



UNIVERSIDADE
ESTADUAL DE LONDRINA

GUILHERME ALMEIDA PESSÔA

**MODELAGEM EM ESPAÇO DE ESTADOS APLICADO À
FONTE Δ DE IMPEDÂNCIA**

Londrina
2022

GUILHERME ALMEIDA PESSÔA

**MODELAGEM EM ESPAÇO DE ESTADOS APLICADO À
FONTE Δ DE IMPEDÂNCIA**

Dissertação apresentada ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Estadual de Londrina como parte dos requisitos necessários para a obtenção do Título de Mestre em Engenharia Elétrica.

Orientador: Prof. Dr. Newton da Silva

Londrina
2022

Ficha Catalográfica

GUILHERME ALMEIDA PESSÔA

Modelagem em espaço de estados aplicado à Fonte Δ de Impedância - Londrina
- PR, 2022 - 124 p., 30 cm.

Orientador: Prof. Dr. Newton da Silva

1. Conversores cc-cc 2. Eletrônica de Potência. 3. Controle digital. 4.
Inversor. 5. Fase não mínima

I. Universidade Estadual de Londrina. Curso de . II. Modelagem em espaço
de estados aplicado à Fonte Δ de Impedância.

GUILHERME ALMEIDA PESSÔA

**MODELAGEM EM ESPAÇO DE ESTADOS APLICADO À
FONTE Δ DE IMPEDÂNCIA**

Dissertação apresentada ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Estadual de Londrina como parte dos requisitos necessários para a obtenção do Título de Mestre em Engenharia Elétrica.

BANCA EXAMINADORA

Orientador: Prof. Dr. Newton da Silva
Universidade Estadual de Londrina – UEL

Prof. Dr. José Alexandre de França
Universidade Estadual de Londrina – UEL

Prof. Dr. Claudinor Bittencourt Nascimento
Universidade Tecnológica Federal do Paraná –
UTFPR - Campus Ponta Grossa

Londrina, 6 de julho de 2022.

PESSÔA, Guilherme Almeida. **Modelagem em espaço de estados aplicado à Fonte Δ de Impedância**. 2022. 124 f. Dissertação (Mestrado em Engenharia Elétrica) – Universidade Estadual de Londrina, Londrina, 2022.

RESUMO

Este trabalho aborda a modelagem matemática da Fonte Δ de Impedância. Inicialmente é apresentado o que é uma fonte de impedância pelo uso de exemplos e aplicações, indicando-se onde a Fonte Δ se destaca entre as demais fontes e também explica-se sua forma de operação. Na modelagem utiliza-se a técnica de espaços de estados médios, aplica à Fonte Δ e se obtém dois pontos principais de destaque: A função de transferência simples e compacta devido ao uso da corrente de magnetização do indutor acoplado como variável de estado, e a análise dos efeitos do resistor em série com o capacitor em relação a tensão média do capacitor. Para a validação do modelo matemático utilizam-se os métodos de simulação e coleta de dados experimentais. Na simulação são realizados os seguintes testes: varredura em frequência, degrau de carga no sistema em malha aberta e malha fechada e varredura no valor da razão cíclica para averiguar os efeitos do resistor em série com o capacitor. Para a coleta de dados experimentais, projetou-se um protótipo e sobre ele efetuaram-se os testes: degraus de carga com o protótipo controlado e uma varredura da razão cíclica com resistor adicional em série com o capacitor. Em ambos os processos de validação os dados teóricos são corroborados.

Palavras-chave: conversores cc-cc; eletrônica de potência; controle digital; inversor; fase não mínima.

PESSÔA, Guilherme Almeida. **State-space modeling applied to Source Δ** . 2022. 124 p. Dissertation (Master's Degree in Electrical Engineering) - Londrina State University, Londrina, 2022.

ABSTRACT

Este trabalho aborda a modelagem matemática da Fonte Δ de Impedância. Inicialmente é apresentado o que é uma fonte de impedância pelo uso de exemplos e aplicações, indicando-se onde a Fonte Δ se destaca entre as demais fontes e também explica-se sua forma de operação. Na modelagem utiliza-se a técnica de espaços de estados médios, aplica à Fonte Δ e se obtém dois pontos principais de destaque: A função de transferência simples e compacta devido ao uso da corrente de magnetização do indutor acoplado como variável de estado, e a análise dos efeitos do resistor em série com o capacitor em relação a tensão média do capacitor. Para a validação do modelo matemático utilizam-se os métodos de simulação e coleta de dados experimentais. Na simulação são realizados os seguintes testes: varredura em frequência, degrau de carga no sistema em malha aberta e malha fechada e varredura no valor da razão cíclica para averiguar os efeitos do resistor em série com o capacitor. Para a coleta de dados experimentais, projetou-se um protótipo e sobre ele efetuaram-se os testes: degraus de carga com o protótipo controlado e uma varredura da razão cíclica com resistor adicional em série com o capacitor. Em ambos os processos de validação os dados teóricos são corroborados.

Key words: dc-dc converters; power electronics; digital controller; inverter; non-minimum phase.

Lista de Figuras

Figura 1 – Fonte Z de Impedância.	26
Figura 2 – Fonte Z na etapa ST.	26
Figura 3 – Fonte Z na etapa NST.	27
Figura 4 – Inversor Trifásico com Fonte Z de Impedância Z.	28
Figura 5 – Sinais para uma modulação em seus estados neutros.	30
Figura 6 – Sinais de tensão de sinais para gerar o ST.	31
Figura 7 – Sinais da modulação modificados.	32
Figura 8 – Sinais para gerar o <i>maximum-boost control</i>	33
Figura 9 – Sinais para o <i>maximum-constant-boost control</i>	34
Figura 10 – Fonte Δ de Impedância.	36
Figura 11 – Fonte Δ de Impedância na etapa ST.	37
Figura 12 – Fonte Δ de Impedância na etapa NST.	37
Figura 13 – Tensão da Fonte Δ	38
Figura 14 – Correntes dos enrolamentos do indutor acoplado da Fonte Δ	39
Figura 15 – Correntes da Fonte Δ	40
Figura 16 – Correntes de magnetização Fonte Δ	40
Figura 17 – Corrente do capacitor e interruptor da Fonte Δ	41
Figura 18 – Forças magnetomotriz do indutor acoplado.	45
Figura 19 – Sinais de entrada e saída de um bloco PWM.	55
Figura 20 – Fonte Δ de impedância	57
Figura 21 – Fonte Δ de impedância na etapa <i>shoot through</i>	59
Figura 22 – Fonte Δ de impedância na etapa <i>not shoot through</i>	61
Figura 23 – Efeito da resistência série do capacitor sobre sua tensão média.	65
Figura 24 – Razão cíclica para máximo ganho possível para um dado valor de R_{cap}	66
Figura 25 – Efeito da resistência série do capacitor sobre a corrente de magnetização média.	67
Figura 26 – Diagrama de Bode obtido para o circuito e o modelo da Fonte Δ	76
Figura 27 – Circuito da Fonte Δ para simulação em malha aberta.	77
Figura 28 – Modelo da Fonte Δ para simulação em malha aberta.	77

Figura 29 – Circuito de degrau no PWM para a simulação.	78
Figura 30 – Resposta do circuito e do modelo para degrau em malha aberta.	78
Figura 31 – Diagrama do controle discreto em malha fechada.	79
Figura 32 – Diagrama de Bode da Fonte Δ	80
Figura 33 – Compensador tipo 3.	81
Figura 34 – Diagrama de Bode do compensador tipo 3 projetado.	83
Figura 35 – Circuito da Fonte Δ utilizado no <i>software</i> de simulação.	84
Figura 36 – Controle utilizado no <i>software</i> de simulação.	84
Figura 37 – Tensão do capacitor da Fonte Δ na simulação.	85
Figura 38 – Detalhe da tensão do capacitor da Fonte Δ	85
Figura 39 – Tensão pulsante na carga da Fonte Δ	86
Figura 40 – Detalhe da tensão pulsante na carga da Fonte Δ	86
Figura 41 – Corrente na carga da Fonte Δ na simulação.	87
Figura 42 – Corrente de magnetização da Fonte Δ na simulação.	87
Figura 43 – Forma de onda do sinal de erro na simulação.	88
Figura 44 – Ganho de tensão média do capacitor para a varredura de razão cíclica.	89
Figura 45 – Tensão média do capacitor para a varredura de razão cíclica teórico.	90
Figura 46 – Esquema dos enrolamentos do indutor acoplado.	97
Figura 47 – Foto do protótipo.	97
Figura 48 – Forma de onda da tensão na carga do protótipo.	98
Figura 49 – Forma de onda da tensão sobre o ânodo do diodo do protótipo.	99
Figura 50 – Forma de onda da corrente do capacitor e da carga do protótipo.	99
Figura 51 – Forma de onda da tensão de <i>gate source</i> do MOSFET do protótipo.	100
Figura 52 – Forma de onda da ressonância presente no chaveamento.	100
Figura 53 – Diagrama do controle discreto em malha fechada.	102
Figura 54 – Diagrama de Bode para o sistema discreto.	104
Figura 55 – Diagrama de Bode compensador discreto.	105
Figura 56 – Imagem do programa em bloco do controle implementado no simulink, parte 1.	106
Figura 57 – Imagem do programa em bloco do controle implementado no simulink, parte 2.	106
Figura 58 – Resposta do controle a degrau de carga	107

Figura 59 – Detalhe da resposta do controle a degrau de carga	108
Figura 60 – Ganho de tensão do capacitor teórico.	109
Figura 61 – Tensão do capacitor com $R_{cap}/R_O = 0,5\%$	110
Figura 62 – Tensão do capacitor com $R_{cap}/R_O = 1\%$	110
Figura 63 – Tensão do capacitor com $R_{cap}/R_O = 1,5\%$	111
Figura 64 – Tensão do capacitor com $R_{cap}/R_O = 3\%$	111
Figura 65 – Esquema elétrico do <i>driver</i> implementado no protótipo.	123
Figura 66 – Esquema elétrico do <i>buffer</i> implementado no protótipo.	124

Lista de tabelas

Tabela 1 – Valores para plotagem das Figuras 23 e 24	64
Tabela 2 – Valores dos componentes da Fonte Δ para a simulação.	74
Tabela 3 – Valores dos componentes para o compensador.	82
Tabela 4 – Máxima tensão do capacitor teórico versus simulado.	90
Tabela 5 – Valores dos componentes do protótipo	94
Tabela 6 – Máxima tensão do capacitor teórico versus prático.	112

Lista de Siglas e Abreviaturas

NS	Sigla <i>Shoot Throught</i> traduzido como Com condução através
NST	Sigla <i>Not Shoot Throught</i> traduzido como Sem condução através
PWM	Sigla <i>Pulse Width Modulation</i> traduzido Modulação por Largura de Pulso
V_{cap}	Tensão sobre o capacitor da Fonte Δ de Impedância
I_{cap}	Corrente do capacitor da Fonte Δ de impedância
V_{mag}	Tensão sobre a indutância de magnetização do indutor acoplado
V_{N1}	Tensão sobre o enrolamento N1 do indutor acoplado
V_{N2}	Tensão sobre o enrolamento N2 do indutor acoplado
V_{N3}	Tensão sobre o enrolamento N3 do indutor acoplado
I_o	Corrente sobre a resistência de carga R_0
R_0	Resistência de carga
V_o	Tensão sobre a resistência de carga R_0
I_1	Corrente no enrolamento N1 do indutor acoplado
I_2	Corrente no enrolamento N2 do indutor acoplado
I_3	Corrente no enrolamento N3 do indutor acoplado
R_1	Resistência do enrolamento N1 do indutor acoplado
R_2	Resistência do enrolamento N2 do indutor acoplado
R_3	Resistência do enrolamento N3 do indutor acoplado
V_i	Tensão da Fonte de entrada
I_i	Valor da corrente média que circula pela fonte de entrada V_i
$I_i(NST)$	Valor da corrente que circula pela fonte de entrada V_i dura a etapa NST
f	Frequência de comutação do conversor
T	Período de comutação do conversor
d	Razão cíclica
C_{cap}	Capacitância do capacitor da Fonte Δ de Impedância
L_{mag}	Indutância de magnetização do indutor acoplado
N1	Número de espiras do enrolamento N1 do indutor acoplado
N2	Número de espiras do enrolamento N2 do indutor acoplado
N3	Número de espiras do enrolamento N3 do indutor acoplado

V_{diodo}	Tensão sobre o diodo D
V_D	Tensão sobre o catodo do diodo D
$I_{mag}(pico)$	Corrente de magnetização de pico do indutor acoplado
δI_{mag}	Amplitude da componente alternada da corrente de magnetização do indutor
δV_{cap}	Amplitude da componente alternada da tensão sobre o capacitor da Fonte Δ
δt	Intervalo de tempo de uma das etapas de chaveamento da Fonte Δ de Impedância
G	Ganho da Fonte <i>Delta</i> de Impedância
X	Vetor de estados do espaço de estados
X'	Vetor com as derivadas dos estados do espaço de estados
A_n	Matriz de estados do espaço de estados
B_n	Matriz de entrada do espaço de estados
C_n	Matriz de saída do espaço de estados
Y_o	Saída do espaço de estados
\bar{X}	Vetor com as componentes contínuas do vetor de estados do espaço de estados
\hat{x}	Vetor com as componentes alternadas do vetor de estados do espaço de estados
\bar{Y}_o	Componente contínua da saída do espaço de estados
\hat{y}_o	Componente alternada da saída do espaço de estados
\bar{D}	Componente contínua da razão cíclica
V_{comp}	Sinal de entrada do bloco PWM
V_s	Valor de pico do sinal triangular de modulação do bloco PWM
$\overline{V_{comp}}$	Componente contínua do sinal de entrada do bloco PWM
\hat{V}_{comp}	Componente alternada do sinal de entrada do bloco PWM
$a_{2.1.}$	Razão entre os números espiras N2 e N1 do indutor acoplado
$a_{3.1.}$	Razão entre os números espiras N3 e N1 do indutor acoplado
V'_{cap}	Derivada da tensão sobre o capacitor da Fonte Δ de Impedância
I'_{mag}	Derivada da corrente de magnetização do indutor acoplado
C_V	Matriz de saída para a tensão do capacitor
C_I	Matriz de saída para a corrente de magnetização do indutor acoplado
C_1	Valor da capacitância do capacitor C_1 do compensador tipo 3
C_2	Valor da capacitância do capacitor C_2 do compensador tipo 3
C_3	Valor da capacitância do capacitor C_3 do compensador tipo 3
R_1	Valor da resistência do resistor R_1 do compensador tipo 3

R_2	Valor da resistência do resistor R_2 do compensador tipo 3
R_3	Valor da resistência do resistor R_3 do compensador tipo 3
G	Ganho do compensador tipo 3
M	Margem de fase para o implementação do controle no fator K
P	Defasagem sistema na frequência a ser controlada
α	Parâmetro para projeto do compensador na técnica do fator K
K	Valor do fator K da técnica do fator K
f_c	Frequência de corte

Sumário

Lista de Figuras	9
Lista de tabelas	13
Lista de Siglas e Abreviaturas	15
Sumário	19
1 INTRODUÇÃO	21
1.1 Objetivos	23
1.2 Estrutura do trabalho	23
2 INTRODUÇÃO À FONTE DE IMPEDÂNCIA	25
2.1 Fonte Z de impedância	25
2.1.1 Inversor com a Fonte Z	28
2.1.2 Modulações para Inversores com Fonte de Impedâncias	29
2.1.3 Outras aplicações de fontes de impedância	34
2.2 Fonte Δ de Impedância	35
2.2.1 Topologia da Fonte Δ	36
2.2.2 Ganho da Fonte Δ	41
2.2.3 Corrente de magnetização da Fonte Δ	44
2.3 Conclusões do capítulo	48
3 MODELAGEM DA FONTE Δ DE IMPEDÂNCIA	51
3.1 Técnica de modelagem de espaço de estados médios	51
3.2 Modelagem do bloco PWM.	55
3.3 Aplicação da técnica de modelagem	56
3.4 Conclusões do capítulo	70
4 RESULTADOS DE SIMULAÇÃO	73
4.1 Dimensionamento da Fonte Δ	73
4.2 Obtenção do Diagrama de Bode	75

4.3	Resposta em malha aberta	76
4.4	Projeto de controle aplicado na modelagem	79
4.5	Efeitos do resistor em série com o capacitor	88
4.6	Conclusões do capítulo	90
5	RESULTADOS EXPERIMENTAIS	93
5.1	Dimensionamento e construção do protótipo	93
5.2	Resultados experimentais em malha aberta	98
5.3	Resultados experimentais em malha fechada	102
5.4	Efeitos do resistor em série com o capacitor	108
5.5	Conclusões do capítulo	112
6	CONCLUSÕES	115
6.1	Sugestão de trabalhos futuros	116
	REFERÊNCIAS	119
6.2	Anexo 1 - Diagramas protótipo	123

1 Introdução

As mais diversas áreas de conhecimento com o passar dos anos ganham alguma inovação, geralmente motivadas por novas demandas ou por avanços graduais que somados levam a novas descobertas. Na área de eletrônica de potência não é diferente. A expansão de dispositivos e aparelhos eletrônicos, sistemas distribuídos de geração de energia, carros elétricos entre outras novidades puxam a demanda por inovações na área.

Dentro da eletrônica de potência a inovação pode vir da elaboração de novas topologia e circuitos, que desta forma possibilita realizar novas aplicações que de outras maneiras não eram possíveis.

Uma das inovações em topologias que ocorreu na área de eletrônica de potência há algum tempo é a criação das fontes de impedância. A primeira topologia proposta por Peng (PENG, 2003), conhecida como a Fonte Z, é a ponto de partida. Peng observou que os inversores trifásicos possuíam algumas limitações. Quando os inversores operavam como fonte de tensão, o valor de pico da tensão de saída fornecida não poderia exceder o valor da tensão de barramento. Portanto, para uma aplicação que exige-se um alto valor de tensão na saída necessitava-se desse valor alto no barramento de alimentação. A solução comum para essa questão era adicionar um conversor de corrente contínua elevador de tensão entre o inversor e fonte de alimentação. A segunda observação é que os inversores não poderiam acionar os dois interruptores do mesmo braço. Caso isso ocorresse, haveria um curto de braço e destruição do inversor. A causa comum deste tipo de curto era interferência eletromagnéticas que causam disparos espúrios nos interruptores. Observações semelhantes segundo Peng também poderia ser feitas para inversores que operassem como fontes de corrente (PENG, 2003).

Em cima das observações feitas, Peng propôs a Fonte Z de Impedância como uma solução às limitações encontradas. A fonte de impedância é uma topologia de indutores, capacitores e outros componentes adicionada entre o inversor e a sua fonte de alimentação, que somado a uma acionamento adequado, resolvia as limitações encontradas. O inversor com Fonte Z podia obter uma tensão de saída maior que a tensão de alimentação fornecida se desejasse e também devido a sua forma de acionamento tornava o inversor resiliente a curtos de braço (PENG, 2003).

Do ponto inicial provido pela Fonte Z novas pesquisas foram realizadas com o intuito de obter novas aplicações e melhorias sobre as fonte de impedância, como observado nos artigos de revisão de (SIWAKOTI et al., 2015a), (SIWAKOTI et al., 2015b), (SUBHANI et al., 2021) e (REDDIVARI; JENA, 2021). Algumas linhas de pesquisa optaram por obter novas aplicações para as topologias, com resultados em conversores de corrente contínua em corrente contínua, conversores de corrente alterna em corrente contínua, conversores bi-direcionai, entre outros tipos de conversores (FOROUZESH et al., 2017), (PADHEE; PATI; MAHAPATRA, 2018), (ZHANG et al., 2018) e (HUSEV et al., 2019). Outras linhas de pesquisa focaram em obter aplicações para as fonte de impedância, como em carros elétricos (MANDE; TROVÃO; TA, 2020) , sistemas de geração distribuída com base solar ou eólico (RAMAPRABHA; REDDY, 2018), fontes ininterruptas de energia (no-break), sistemas de armazenamento de energia baseados em baterias, etc. Dentro das pesquisas sobre inversores com fonte de impedância, também se encontram estudos sobre técnicas de modulação e formas de acionamento (SHEN et al., 2004), (SHEN et al., 2006), (SIWAKOTI et al., 2015b) e (ABDELHAKIM; BLAABJERG; MATTAVELLI, 2018). Buscam-se formas de obter menores perdas no chaveamento, melhor aproveitamento dos intervalos de tempo do acionamento, maior ganho e menor distorção.

Uma das linhas de pesquisa sobre fonte de impedância que obtém muitas publicações e trabalhos é a de elaboração de novas topologias. Nesta linha se propõem melhorias e modificações nas topologias visando obter novas características desejáveis: Como corrente contínua na entrada, número menor de componentes, maior ganho para uma menor razão cíclica, maior eficiência energética, entre outras melhorias. Porém essa condição de elaborar muitas novas topologias deixa as próprias com escassos trabalhos mais aprofundados sobre outros elementos característicos pertencentes a essas topologias. Salvo algumas publicações, como as presentes em (SIWAKOTI et al., 2014), (FOROUZESH et al., 2016) e (KONG; WONG; LAM, 2020). Pouco se aborda sobre elementos parasitas, modelagem e características de controle.

É dentro deste contexto de modelagem e estudos dos elementos parasitas das fontes de impedância que este trabalho se encontra. A fonte de impedância escolhida para o estudo é a Fonte Δ de Impedância (HAKEMI; SANATKAR-CHAYJANI; MONFARED, 2017). Esta topologia é uma das últimas a ser proposta e possui espaço para pesquisa e contribuições. A Fonte Δ pertence a um grupo de fonte de impedância que possui

indutor acoplado como o seu componente de destaque. Com o uso do indutor acoplado é possível reduzir a contagem de componentes. No caso da Fonte Δ há um indutor acoplado de 3 enrolamentos, um capacitor, um diodo e um interruptor ativo (transistor). Com o indutor acoplado também é possível obter alto ganho de tensão para uma pequena razão cíclica, que é ajustável pela proporção de espiras dos enrolamentos do indutor acoplado, dando flexibilidade ao projeto e uso da Fonte Δ . Se comparada a outras fontes de impedância que também utilizam indutor acoplado a Fonte Δ é que possui a menor corrente de magnetização, tornando o indutor acoplado menor e mais eficiente que as demais (HAKEMI; SANATKAR-CHAYJANI; MONFARED, 2017).

1.1 Objetivos

O trabalho aborda a modelagem da Fonte Δ de impedância e analisa os efeitos da resistência em série do capacitor. Para obter a modelagem é necessário conhecer de forma sucinta e clara como a Fonte Δ funciona, suas etapas de operação, formas de onda dos elementos e as equações básicas. Em sequência, aplicar a técnica de espaço de estados médios a topologia da Fonte Δ de impedância, obtendo-se desta forma a função de transferência da topologia e outras equações correlacionadas a modelagem. Sobre o modelo matemático obtido, deve-se realizar uma análise para se ter uma visão de como a Fonte Δ se comporta, observando a localização dos polos e zeros do sistema, quanto os valores dos elementos definem a resposta da topologia. Deve-se também uma análise dos efeitos do valor ôhmico do resistor em série do capacitor, em especial o efeito sobre o valor da tensão do capacitor. Os dados teóricos devem ser validados por meios de simulação e por resultados experimentais.

1.2 Estrutura do trabalho

O **capítulo 2** introduz o que é uma fonte de impedância através do exemplo da fonte Z e sua utilização com inversores. Neste capítulo também se descreve de forma mais detalhada a Fonte Δ de Impedância que será estudada.

O **capítulo 3** apresenta a modelagem da Fonte Δ . Para efetuar a modelagem se utiliza a técnica de espaço de estados médios e a sua aplicação sobre a Fonte Δ . Também são realizadas as análises dos resultados obtidos.

O capítulo 4 aborda a validação do modelo obtido através de simulação. São realizados 3 testes: Obtenção do diagrama de bode para o modelo e o circuito; resposta ao degrau de carga em malha aberta e fechada; simulação dos efeitos do resistor em série com o capacitor sobre curva de tensão média do capacitor.

O capítulo 5 apresenta o projeto e implementação do protótipo utilizado e expõem os dados experimentais obtidos através da construção de um protótipo.

O capítulo das conclusões sintetiza as contribuições do trabalho, discute as análises realizadas sobre a modelagem e as convalidações obtidas na forma de simulação e dos resultados experimentais.

2 Introdução à Fonte de Impedância

Neste capítulo é apresentado o que são as fontes de impedância e também o funcionamento da Fonte Δ de Impedância que. Para a explicação do que é uma fonte de impedância utiliza-se a topologia da Fonte Z proposta por Peng (PENG, 2003), que foi a primeira fonte de impedância proposta na literatura.

O foco deste trabalho é a Fonte Δ de Impedância, e neste capítulo explica-se o seu funcionamento básico através de uma introdução do que é uma fonte de impedância e suas aplicações. Na primeira seção deste capítulo há uma explicação do que é uma fonte de impedância através do exemplo do circuito proposto por Peng. Ainda nesta seção há a exposição das aplicações das fontes de impedância e a linhagem das outras topologias para situar a Fonte Δ de Impedância. Na segunda seção é abordado a Fonte Δ de Impedância propriamente dito, destacando as etapas de funcionamento da topologia, formas de onda e a dedução de equações.

2.1 Fonte Z de impedância

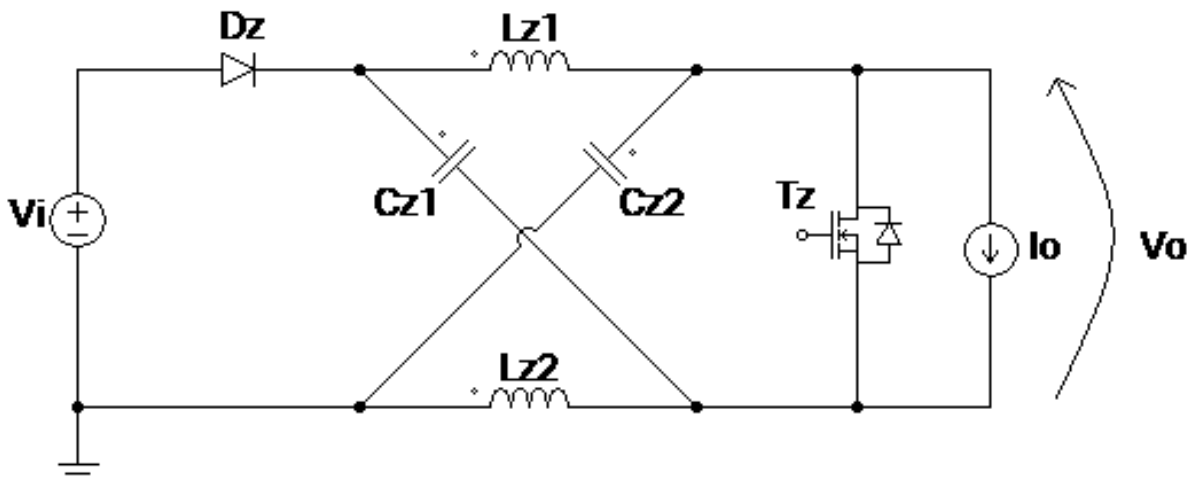
A primeira fonte de impedância a ser proposta foi a Fonte Z, criada por Peng e publicada no artigo (PENG, 2003). O bloco básico da topologia da Fonte Z está na Figura 1. Essa topologia é composta por dois indutores $Lz1$ e $Lz2$, dois capacitores $Cz1$ e $Cz2$, ligados em forma de X, e um diodo. O interruptor Tz junto com a fonte de corrente I_O , forma a carga da fonte de impedância. Dependendo da aplicação o interruptor Tz e a fonte de corrente I_O podem ser substituídas por outras estruturas.

Peng desenvolveu a topologia da Fonte Z presente na Figura 1 no seu artigo, com um objetivo. Eliminar algumas limitações dos tradicionais inversores trifásico possuem: A tensão de saída do inversor não pode exceder a tensão de alimentação do barramento de tensão contínua. E o acionamento simultâneo dos dois interruptores do braço do inversor por um evento indesejado leva ao curto de braço e queima do inversor. Procurando meios de corrigir essas limitações Peng propôs o Inversor Fonte Z.

Para explicar o funcionamento do Inversor Fonte Z, inicia-se o estudo pela Fonte

Z. A topologia da Figura 1 possui duas etapas de funcionamento: A primeira etapa denominada de *Shoot through* (ST), traduzida como "som condução através", e a segunda etapa denominada de *Not shoot through* (NST) traduzida como "sem condução através".

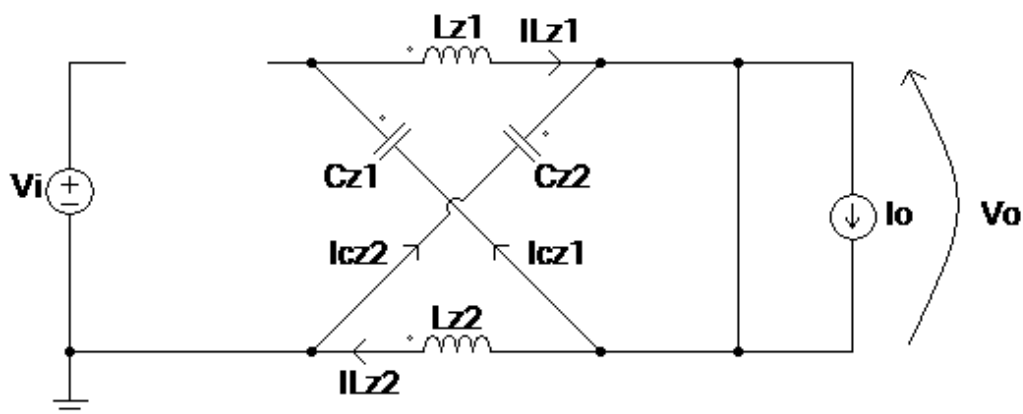
Figura 1 – Fonte Z de Impedância.



Fonte: do autor.

A Figura 2 apresenta a etapa ST onde o interruptor Tz conduz e o diodo Dz fica bloqueado. Nesta etapa o capacitor Cz1 fica em paralelo com indutor Lz1 carregando-o. De forma análoga, o capacitor Cz2 carrega o indutor Lz2 pois está em paralelo com o mesmo. O sentido das correntes nos componentes está apresentado na Figura 2. E a corrente I_O circular pelo diodo em anti-paralelo do interruptor Tz.

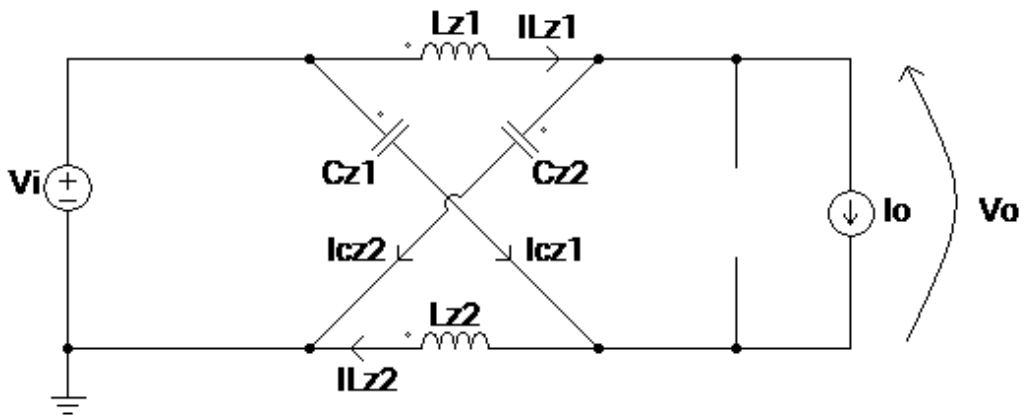
Figura 2 – Fonte Z na etapa ST.



Fonte: do autor.

A etapa NST é apresentada na Figura 3. Nesta etapa o interruptor Tz é bloqueado e o diodo Dz conduz. A corrente da fonte V_i e do indutor Lz1 flui para carga representada por I_O e também carrega o capacitor Cz2. De forma análoga a corrente da fonte V_i e do indutor Lz2 flui pela carga I_O e também carrega o capacitor Cz1. O sentido das correntes pode ser visualizado na Figura 3.

Figura 3 – Fonte Z na etapa NST.



Fonte: do autor.

Considerando que todos os componentes da Fonte Z são ideais e que as capacitâncias dos capacitores Cz1 e Cz2 são iguais, assim como as indutâncias dos indutores Lz1 e Lz2, tem-se a (1):

$$\frac{V_O}{V_i} = \frac{1}{1 - 2 \cdot d} \quad (1)$$

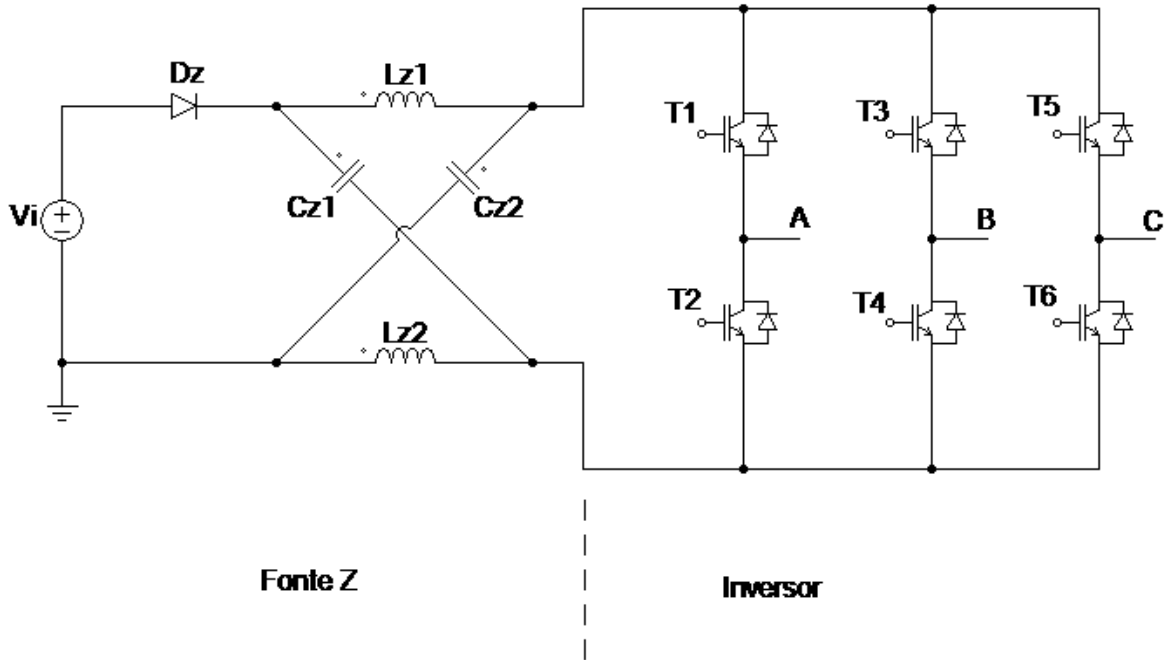
A equação (1) foi retirada do artigo (PENG, 2003) e expressa o ganho de tensão sobre a carga durante a etapa NST. Em (1), V_O é o valor da tensão sobre a fonte de corrente I_O que funciona como carga durante a etapa NST, V_i é o valor da tensão da fonte de alimentação e d é a razão cíclica do tempo de duração da etapa ST sobre o tempo total da modulação.

Analisando a equação (1) se obtém as seguintes conclusões. O valor máximo da tensão na etapa NST é obtido quando o d está o mais próximo de 0.5. Devido os elementos parasitas presentes nos componentes, o valor máximo é atingido em um circuito real é um pouco menor que o valor 0.5. Também deve se levar em conta que a Fonte Z não funciona com valor de d superior a 0.5, portanto os valores práticos de d são sempre menores que 0.5.

2.1.1 Inversor com a Fonte Z

A Figura 4 apresenta o inversor trifásico com Fonte Z de impedância proposto por (PENG, 2003). Ele é a união do circuito do inversor trifásico com a Fonte Z.

Figura 4 – Inversor Trifásico com Fonte Z de Impedância Z.



Fonte: do autor.

O acionamento do inversor com a Fonte Z é realizado da seguinte forma. Aciona-se todos os interruptores do inversor criando a etapa ST. Neste caso as chaves do inversor efetuam a mesma função do interruptor ativo descrito anteriormente. A etapa NST é obtida ao utilizar o inversor com seu acionamento por modulação em largura de pulso senoidal para inversores trifásicos (SPWM).

Como citado no artigo de (PENG, 2003) as relações das modulações SPWM tendem a se manter iguais, pois a etapa ST entra substituindo nestas modulações etapas neutras.

O diferencial de operar o inversor com a fonte Z é permitir que o inversor tenha um valor de tensão de saída maior o valor da tensão do barramento, o que não é possível apenas com inversor tensão comum. Além disso há uma elevada resiliência com curto circuito de braço, pois o acionamento de dois interruptores de um braço de inversor com fonte de impedância cria um estado ST e não um curto circuito de braço. Um dos grandes

problemas dos inversores é o curto circuito de braço, pois interferências eletromagnéticas pode causar acionamentos simultâneos indesejados dos interruptores, mas nas fontes de impedância esse problema é minimizado.

Em contra partida a Fonte Z possui as seguintes limitações: A corrente de entrada é descontínua. Para altos ganhos de saída é necessário grandes intervalos de ST, e por consequência menores intervalos de NST, o que gera alto estresse de tensão nos interruptores do inversor e elevada distorção nas formas de onda de saída. Ainda para altos ganhos são necessários capacitores de alto isolamento na fonte de impedância assim como altos valores de corrente de entrada. A fonte Z de impedância também não compartilha o terra da fonte com inversor, o que pode ser problemático para algumas aplicações.

2.1.2 Modulações para Inversores com Fonte de Impedâncias

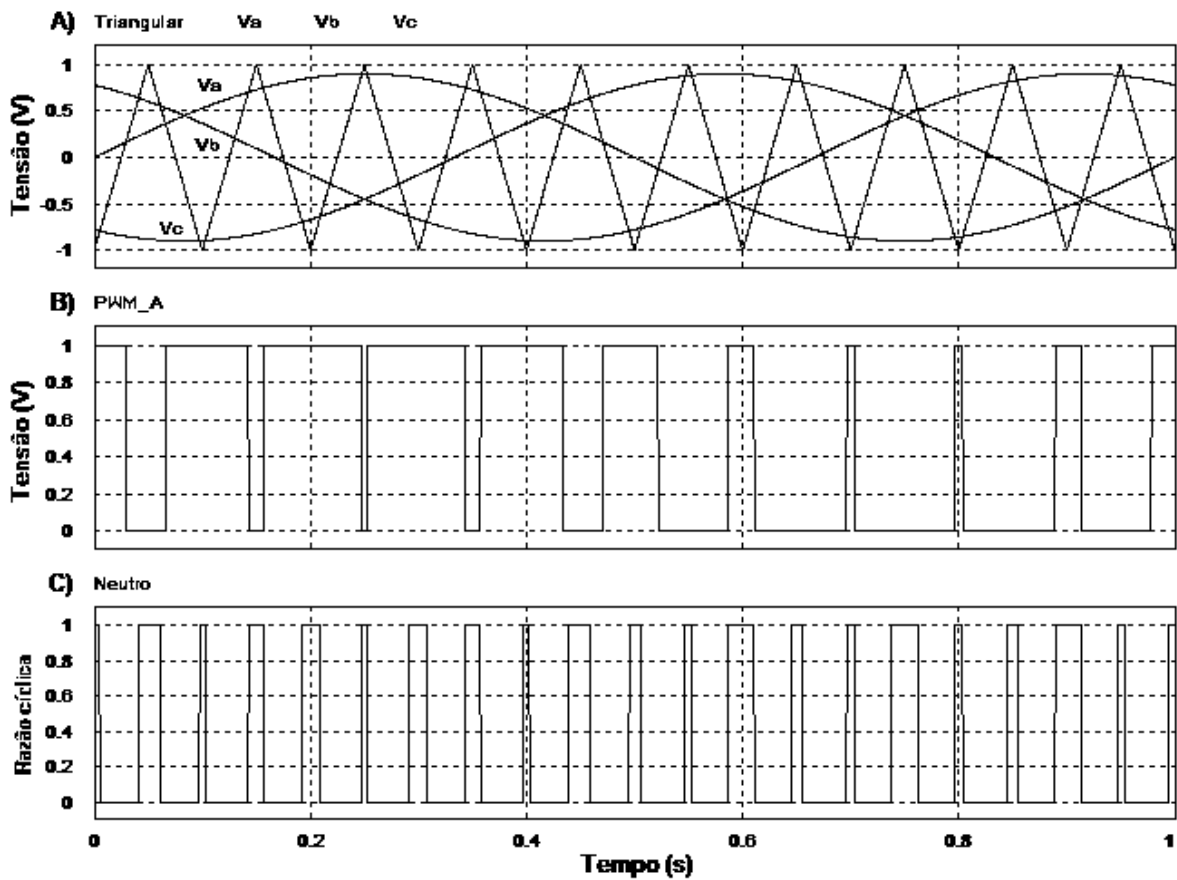
Abordando de forma mais detalhada as técnicas de modulação utilizadas nos inversores com fonte de impedância, tem-se: Na modulação das Fontes de Impedância a etapa ST e a modulação tradicional do inversor ocorrem no mesmo intervalo de tempo, isso é possível pois a etapa ST substitui a parte neutra das modulações quando disponível. Na Figura 5 está um exemplo de modulação PWM para inversor trifásico com índice de modulação menor do que 1. Na Figura 5 A) há o sinal triangular usado para gerar a modulação e os outros 3 sinais senoidais a serem modulados, na Figura 5 B) tem-se um exemplo de sinal PWM gerado por essa modulação. Por fim, na Figura 5 C) são os intervalos de estado neutro presentes na modulação, que ocorrem quando a tensão do inversor durante a modulação é neutra. Por exemplo, quando apenas os interruptores inferiores do inversor estão sendo acionados pela modulação. São esses estados neutro da modulação que podem ser substituídos para *shoot through*, etapa ST, sem prejuízo ao sinal a ser sintetizado pela modulação.

O estado ST é obtido comumente acionando-se todos os interruptores do inversor, pois normalmente a corrente drenada nesta etapa é elevada e portanto acionar todos os interruptores diminui o estresse individual dos mesmos.

Alterando-se o índice de modulação altera-se a presença de estados neutros que podem ser trocados por ST. Um índice de modulação maior, muito próximo de 1, deixa poucos estados neutros disponíveis e portanto limita o ganho que pode-se obter com ST. Um índice de modulação menor traz mais estados neutros que podem ser substituídos por ST,

porém o índice de modulação menor aproveita menos a tensão disponível no barramento c.c. gerando mais estresse nos interruptores do inversor e piorando a forma de onda de saída. O ganho total da modulação é o produto do ganho da modulação, representado pelo índice de modulação, multiplicado pelo ganho da fonte de impedância como é mostrado em (2) e de forma mais direta na (3) para um inversor com fonte Z.

Figura 5 – Sinais para uma modulação em seus estados neutros.



Fonte: do autor.

$$G_{tot} = G_{imp} \cdot G_{mod} \quad (2)$$

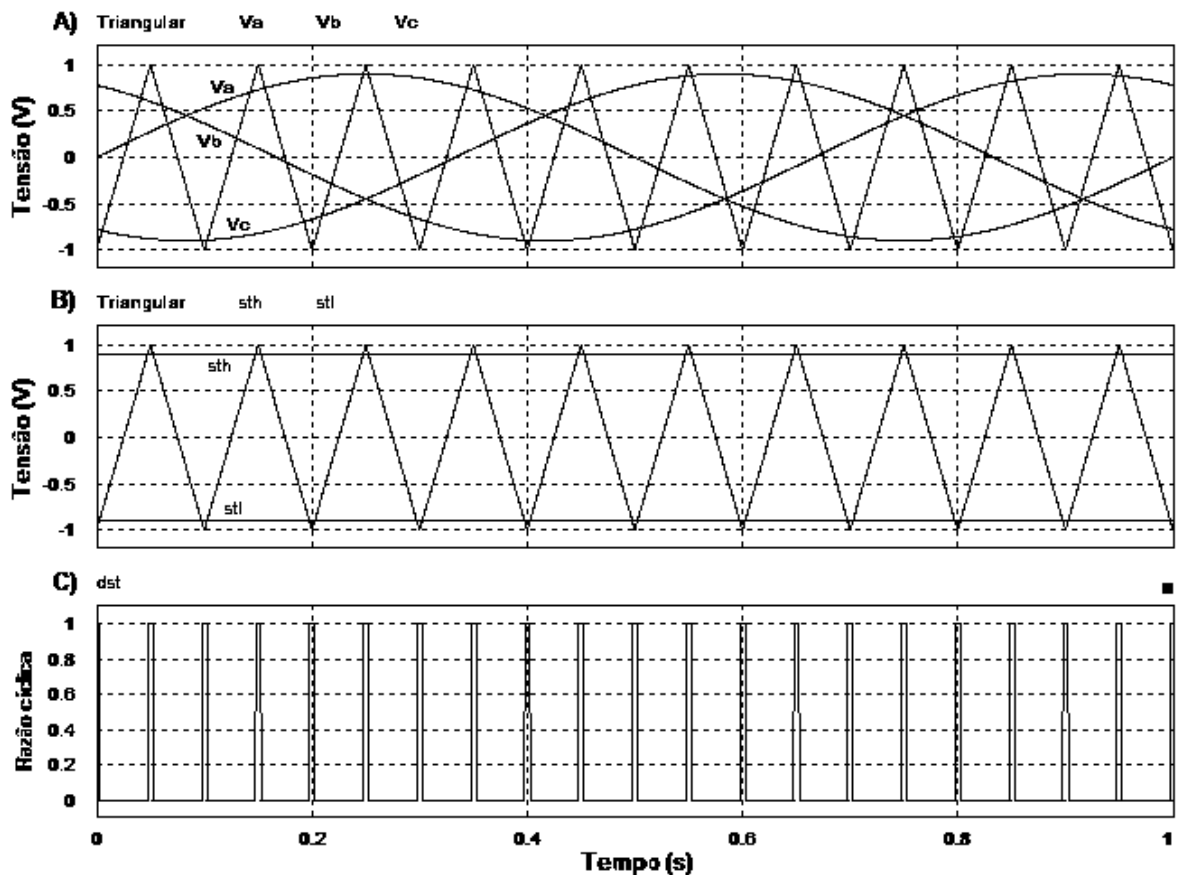
Em (2) G_{imp} representa o ganho da fonte de impedância, onde G_{mod} é o ganho da modulação SPWM comum e G_{tot} o ganho total da modulação modificada para o inversor com fonte de impedância.

$$\frac{V_O}{V_i} = \frac{m}{1 - 2 \cdot d} \quad (3)$$

Em (3) V_0 é a tensão de pico da saída do inversor, V_i a tensão de entrada do inversor, m é o índice de modulação e d é razão cíclica da etapa ST.

Para obtenção do sinal responsável por gerar a etapa ST, usa-se o seguinte método: compara-se o sinal triangular da modulação com dois sinais de referência “sth” e “stl” como no gráfico na Figura 6 B); gera-se um pulso caso a amplitude do sinal triangular seja maior que o sinal sth e um pulso caso a seja menor que o stl. O valor da frequência dos pulsos é o dobro do valor da frequência do sinal triangular. Os pulsos gerados já são os intervalos de tempo para gerar o ST, basta agora somar de forma sobreposta a todos os sinais PWM comuns da modulação como no exemplo da Figura 7.

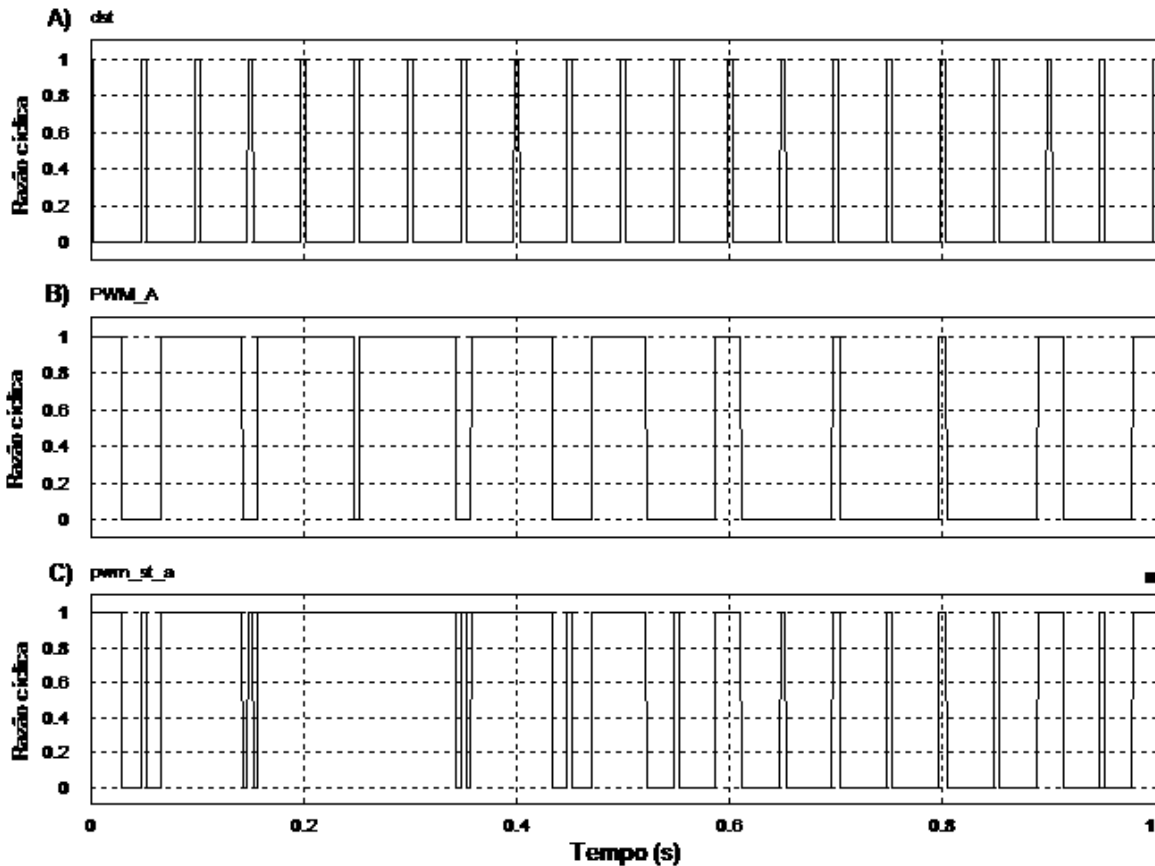
Figura 6 – Sinas de tensão de sinais para gerar o ST.



Fonte: do autor.

Na Figura 6 A) tem-se o sinal de referência triangular para modulação e os três sinais senoidais. Na Figura 6 B) o sinal triangular com os dois sinais contínuos *sth* e *sdl* para o ST. Na Figura 6 C) são mostrados os pulso para ST gerados.

Figura 7 – Sinais da modulação modificados.



Fonte: do autor.

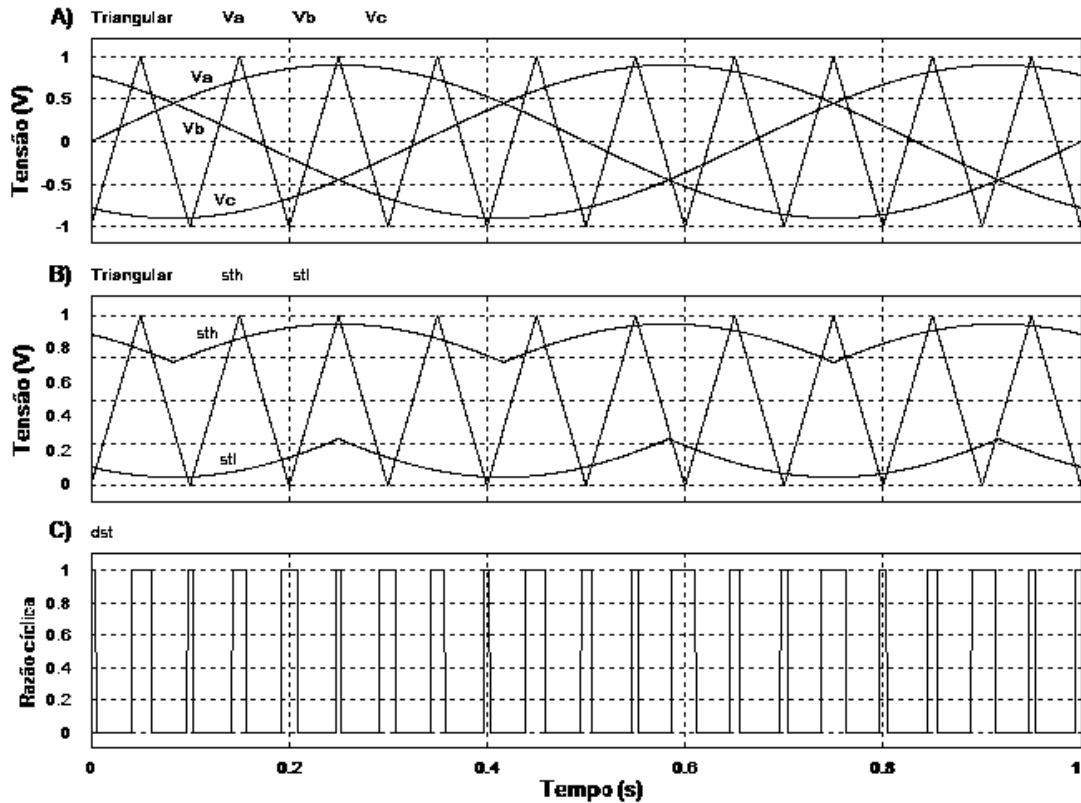
A Figura 7 A) apresenta os pulsos para a etapa ST, a Figura 7 B) um dos sinais PWM gerados pela modulação SPWM e a Figura 7 C) a superposição dos dois sinais criando o novo sinal da modulação.

A modulação da Figura 6 é chamada de *simple boost control*. Neste caso os dois sinais de referência *sth* e *stl* são constantes, portanto, o ganho é constante e produz baixo ruído e distorções na saída. Essa modulação não aproveita todos os estados neutros da modulação SPWM gerando um ganho abaixo do máximo e caso o índice de modulação seja unitário o *simple boost control* ganho é zero.

Outra modulação é a *maximum-boost control* apresentando na Figura 8. Nesta modulação todos os estados neutros da modulação SPWM são substituídos por estados ST, desta forma o máximo ganho possível é gerado, e também pode-se gerar ganho com índice de modulação unitário. Esse método gera muito ruído de baixa frequência na modulação, que para ser corrigido precisa-se usar altos valores de indutores e capacitores. (SHEN et

al., 2004)

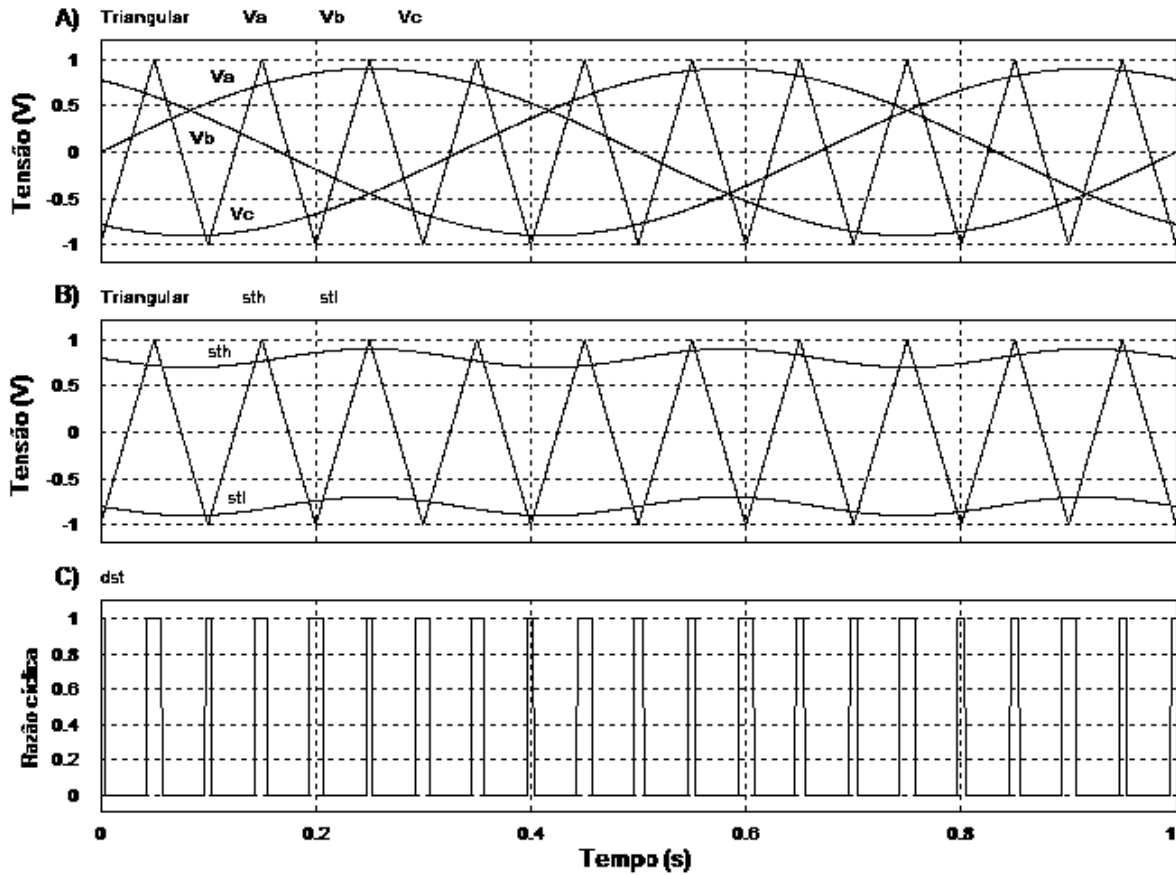
Figura 8 – Sinais para gerar o *maximum-boost control*.



Fonte: do autor.

Na Figura 8 A) apresenta o sinal triangular de referência da modulação com os 3 sinais senoidais para modulação. A Figura 8 B) apresenta os sinais da triangular com sth e stl modificados para gerar o *maximum-boost control*, e a Figura 8 C) o pulso para ST.

Na modulação *maximum-constant-boost control* os sinais de referência sth e stl são senoides com o triplo do valor da frequência senoidal a ser modulada como mostra a Figura 9. Os sinais estão defasados e deslocados de tal modo que formam um envelope em volta do sinal a ser modulado. Nesta modulação há uma mistura das características das duas modulações anteriores. É possível gerar um alto ganho, pois se utiliza muito dos estados neutros, mas um pouco a baixo da modulação *maximum-boost control*, mantendo a característica de gerar ganho até mesmo com índice de modulação unitário, porém com uma quantidade de ruído em baixa frequência menor e com menos distorções na modulação (SHEN et al., 2006).

Figura 9 – Sinais para o *maximum-constant-boost control*.

Fonte: do autor.

A Figura 9 A) mostra os sinais senoidais a serem modulados e o sinal triangular da modulação. A Figura 9 B) apresenta os sinais sth e stl modificados para gerar o *maximum-constant-boost control* e triangular da modulação. Por fim, na Figura 9 C) pode-se visualizar o pulso para ST.

2.1.3 Outras aplicações de fontes de impedância

A criação do inversor com fontes de impedância Z de (PENG, 2003) abriu a área de estudos e elaboração de topologias com fonte de impedância como disponível nos artigos de revisão (SIWAKOTI et al., 2015a), (SIWAKOTI et al., 2015b) e (REDDIVARI; JENA, 2021).

Os novos estudos visavam corrigir os problemas da fonte Z , novas aplicações e também novas fontes de impedância que pudessem substituir a fonte Z de forma a corrigir seus problemas ou trazer novas características. Um exemplo de linha de estudo são os

que visam obter corrente constante na entrada em vez de pulsada da fonte Z, como em (MA et al., 2020), (RAN et al., 2018), (AHRABI; BANAEI, 2016), (REZAZADEH et al., 2021), pois fontes de baixa tensão como baterias e painéis fotovoltaicos possuem melhor desempenho com uma corrente contínua em vez de corrente pulsada. Outro sentido de evolução é aumentar o ganho da fonte de impedância para um mesmo ciclo de trabalho, isso é feito com transformadores ou indutores acoplados como nos artigos (QIAN; PENG; CHA, 2011), (MOSTAAN et al., 2015), (NGUYEN; LIM; KIM, 2013), (QIAN; PENG; CHA, 2011), (SIWAKOTI et al., 2016), (KONG; WONG; LAM, 2019), (HAKEMI; SANATKAR-CHAYJANI; MONFARED, 2017), pois aumentar o ganho para um mesmo ciclo de trabalho, permite o aproveitamento melhor da tensão disponível no barramento c.c. do inversor, desta forma se obtém menor estresse de tensão nos interruptores e menor distorção do sinal de saída. Por outro lado, outras modificações visam a diminuição do número de componentes como nos (SIWAKOTI et al., 2016), (KONG; WONG; LAM, 2019), (SIWAKOTI et al., 2014). Desta forma, o custo de implementação é menor. Além de testar novas aplicações como conversores cc-cc, ca-ca e ca-cc assim como nos artigos (VINNIKOV; ROASTO, 2011). Por fim, estudos e aplicações em fontes de energia distribuída como em (RAMAPRABHA; REDDY, 2018).

2.2 Fonte Δ de Impedância

O foco deste trabalho é modelar a Fonte Δ de Impedância e para isso, deve-se apresentar a topologia, conhecer seu funcionamento, principais formas de onda e os motivos de sua escolha.

A escolha da Fonte Δ deve-se ao fato de ser uma topologia proposta a pouco tempo e ainda há espaço para estudos de suas características e modelagem, que é caso deste trabalho; se comparado a outras fonte de impedância, a Fonte Δ faz parte do grupo das fonte de impedância com indutor acoplado (REDDIVARI; JENA, 2021); o grupo das fonte com indutor acoplado possui em comum um número de componentes menor se comparado as fonte de impedância sem indutor acoplado. Devido a flexibilidade de alterar a proporção entre o número de espiras do indutor é possível obter alto ganho para pequenos valores de razão cíclica, o que é uma boa vantagem, visto que no uso com inversores um ganho elevado com baixo valor de razão cíclica permite utilizar índices de modulação maiores

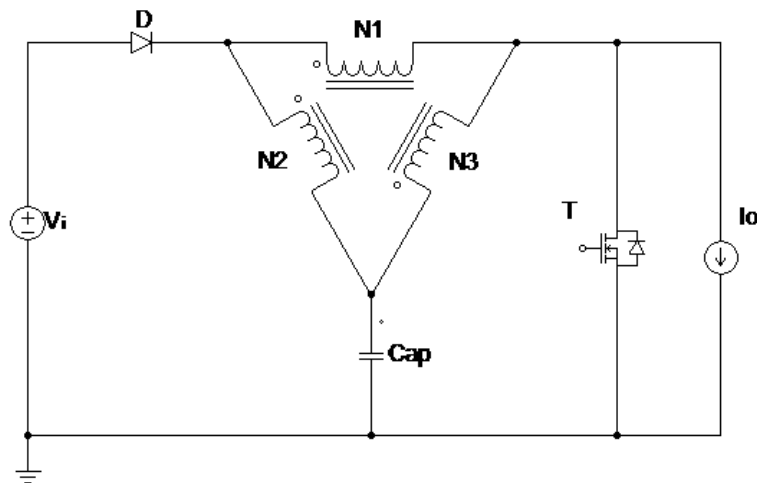
e aproveitar melhor a tensão disponível no barramento c.c. do inversor, com estresse de tensão menores nos interruptores e menores distorções na forma de onda sintetizada.

Se comparada a outra fonte de impedância com indutor acoplado, a Fonte Δ possui um valor de corrente de magnetização menor para as mesmas condições, reduzindo o tamanho físico do indutor. Devido a forma da ligação dos enrolamentos do indutor acoplado menores valores de indutância de dispersão, são obtidos, o que leva a uma redução dos problemas relacionados a não idealidade magnética (HAKEMI; SANATKAR-CHAYJANI; MONFARED, 2017).

2.2.1 Topologia da Fonte Δ

A Fonte Delta de Impedância é composta por um diodo, um capacitor, um indutor acoplado com 3 enrolamentos, um interruptor ativo, uma fonte de entrada denominada de V_i e uma carga de saída representada por uma fonte de corrente I_0 . A Figura 10 apresenta o circuito da Fonte Δ com a disposição dos componentes e suas ligações, onde o sinal V_0 é a tensão aplicado-a carga.

Figura 10 – Fonte Δ de Impedância.

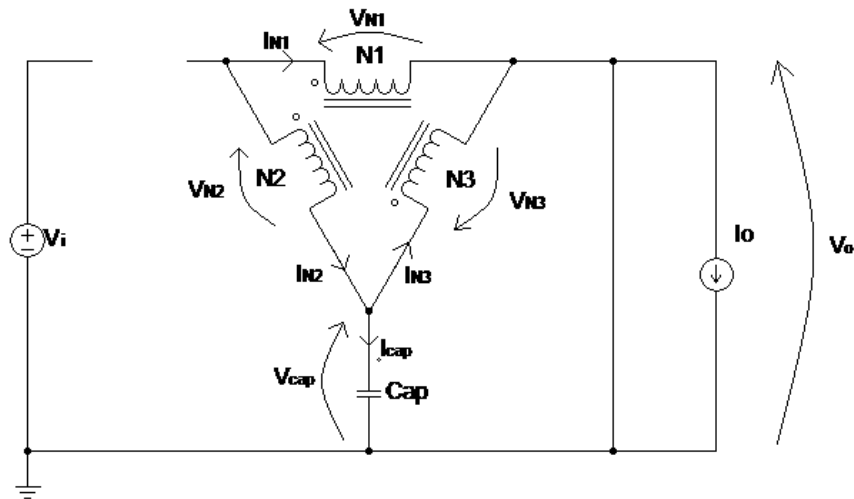


Fonte: do autor.

O princípio de funcionamento da Fonte Δ é o mesmo da Fonte Z, caracterizado pelas duas etapas de operação. A Figura 11 ilustra a etapa ST. Nela, o interruptor T entra em condução conectando o indutor acoplado ao terra. Como o diodo D está bloqueado, não flui corrente pela fonte V_i . Nesta etapa, o capacitor Cap descarrega sua carga no indutor

acoplado. A corrente flui como indicado pelas setas da Figura 11. A corrente da fonte de corrente I_0 flui pelo interruptor.

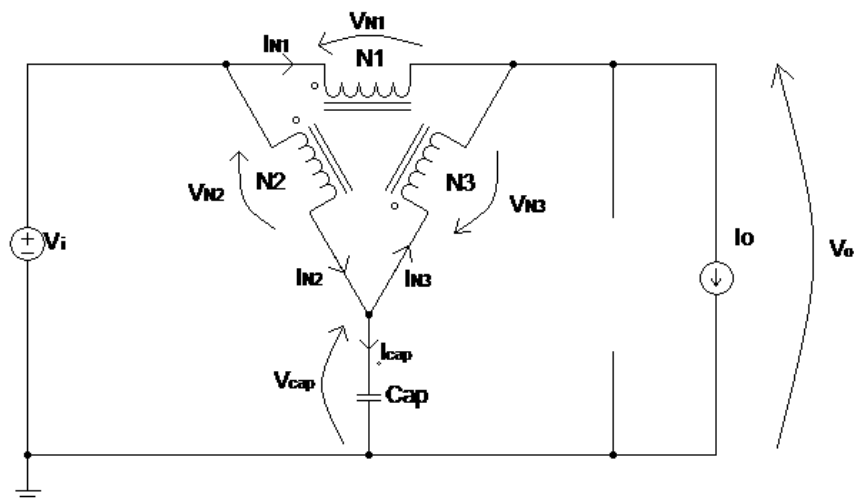
Figura 11 – Fonte Δ de Impedância na etapa ST.



Fonte: do autor.

A etapa NST é ilustrada na Figura 12. Nesta etapa o interruptor T é bloqueado e o diodo D conduz, fluindo corrente pelo diodo e não flui corrente pelo interruptor T. O indutor acoplado fornece energia a carga e o capacitor se descarregando com ajuda da fonte de tensão V_i , os sentidos das correntes são mostrados pela Figura 12.

Figura 12 – Fonte Δ de Impedância na etapa NST.

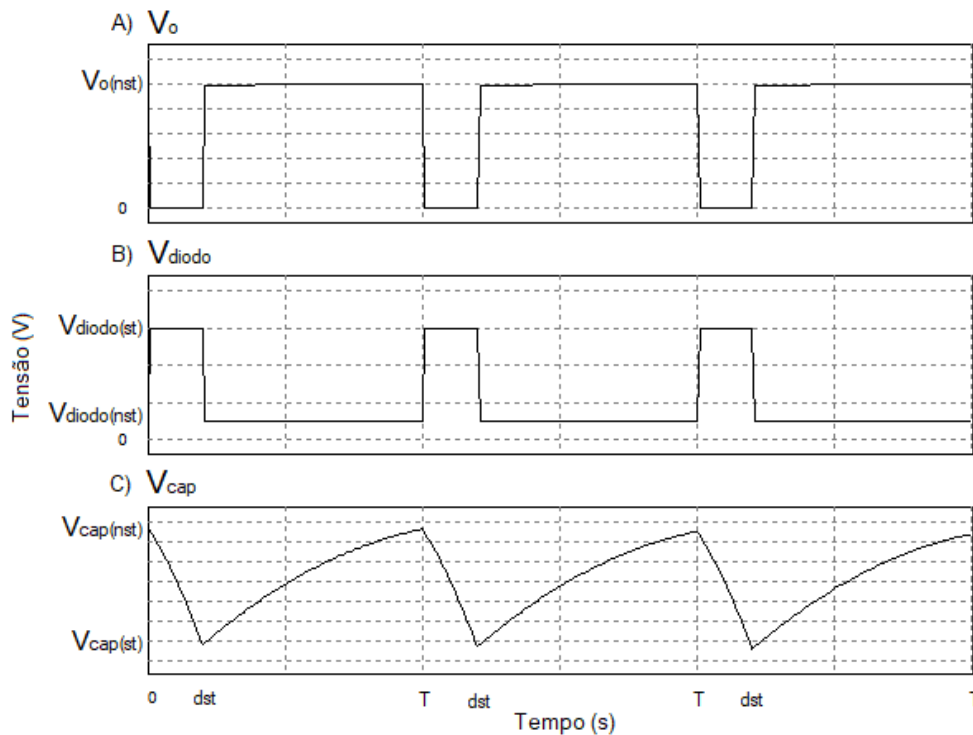


Fonte: do autor.

Conhecendo-se as duas etapas de funcionamento da Fonte Δ , analisam-se os sinais

de tensão e corrente do conversor. A Figura 13 possui três sinais das tensões: Tensão de saída sobre o interruptor T, tensão do cátodo do diodo e a tensão do capacitor Cap . Todas referenciadas ao terra. A Figura 13 A) apresenta a forma de onda da tensão do interruptor T que é a saída da Fonte Δ , durante a etapa ST a tensão é nula, pois o interruptor T está conduzindo, e durante o NST a tensão atinge um valor maior que a entrada. A Figura 13 B) apresenta a forma de onda da tensão do cátodo do diodo, durante a etapa NST a tensão é a mesma da entrada e durante a etapa ST a tensão é um alto valor que polariza reversa mente o diodo. A Figura 13 C) apresenta a forma de onda da tensão do capacitor. Durante a etapa ST o capacitor descarrega rapidamente e durante a etapa NST o capacitor é carregado.

Figura 13 – Tensão da Fonte Δ .



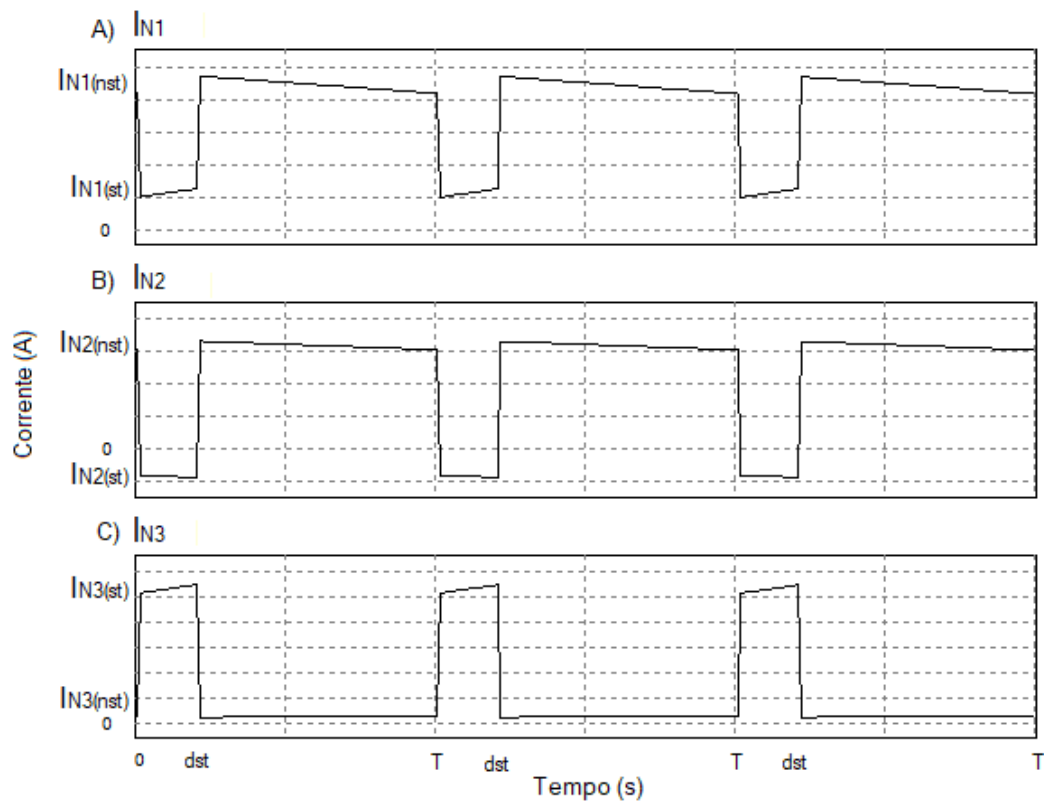
Fonte: do autor.

A Figura 14 mostra as formas de onda da correntes que circulam nos enrolamentos do indutor acoplado, considera-se a corrente que entra pelo ponto de referência dos enrolamentos como sendo positivo e as correntes que saem como negativas. A Figura 14 A) a onda da corrente do enrolamento N1, a Figura 14 B) a onda da corrente do enrolamento N2 e a Figura 14 C) a onda da corrente do enrolamento N3.

Como mostra a Figura 11, durante a etapa ST o capacitor se descarrega no enrolamento N3 e no conjunto em série dos enrolamentos N1 e N2. Como nesta situação os enrolamentos N1 e N2 estão em série, a corrente que circula por eles é a mesma e força que o enrolamento N2 que está ligado de forma reversa tenha corrente negativa circulando por ele.

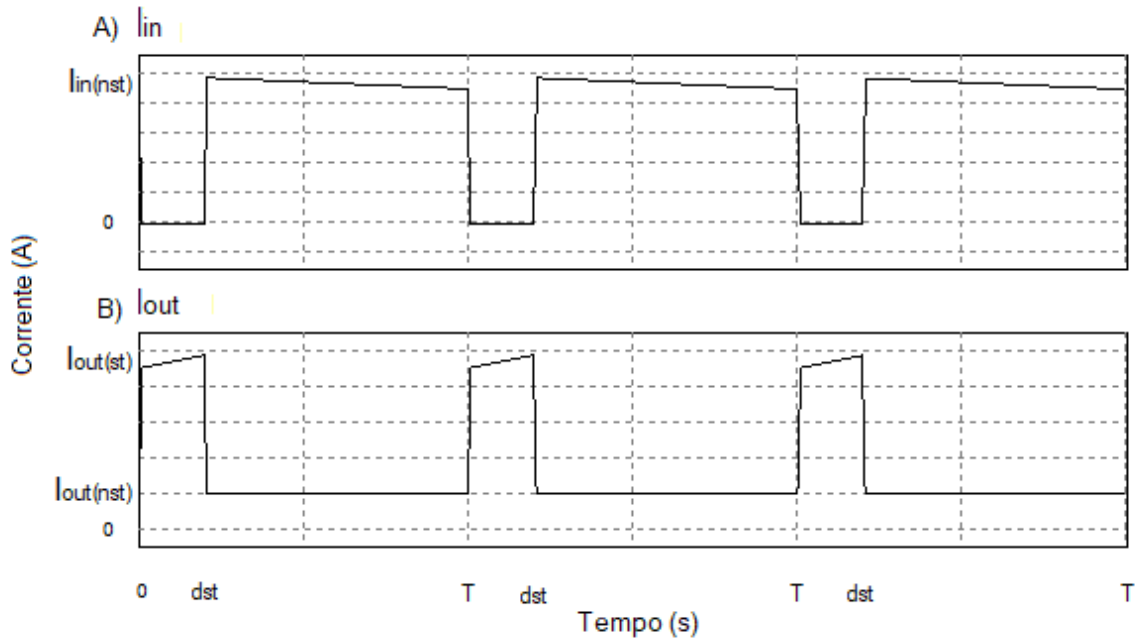
Para a etapa NST mostrada na Figura 12, a corrente de entrada é a soma da corrente do enrolamento N1 com N2, e a corrente de saída é a soma das correntes dos enrolamentos N1 com N3. A diferença de corrente entre os enrolamentos N2 e N3 é a corrente do capacitor.

Figura 14 – Correntes dos enrolamentos do indutor acoplado da Fonte Δ .



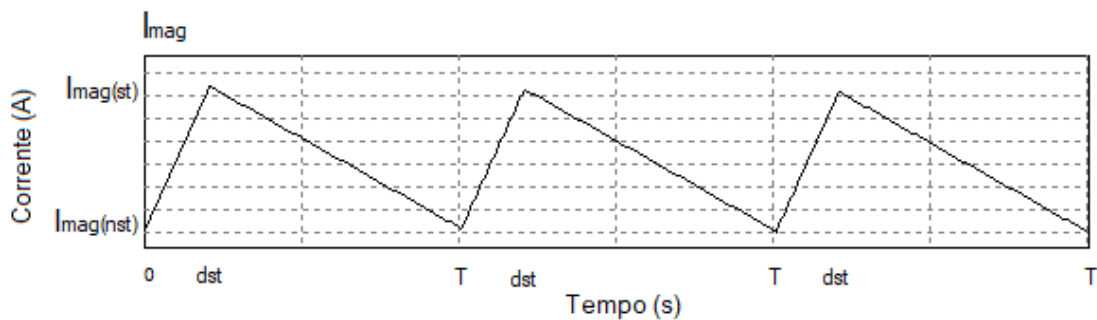
Fonte: do autor.

Na Figura 15 há 3 formas de onda das correntes da Fonte Δ . Na Figura 15 A) a corrente de entrada pulsante da Fonte Δ , na qual só circula corrente durante a etapa NST. Na Figura 15 B) é apresentado a corrente de saída. Para a etapa NST o valor da corrente de saída é o valor aplicado na carga, já para a etapa ST a corrente de saída é o valor da descarga do capacitor.

Figura 15 – Correntes da Fonte Δ .

Fonte: do autor.

A Figura 16 é a corrente de magnetização, o calculo para obtê-la será abordado na sessão 2.2.3 mais a frente, mas ela é obtida das outras 3 corrente do indutor acoplado, basta citar que durante a etapa ST o indutor acoplado é carregado pelo capacitor e durante a etapa NST o indutor acoplado descarra.

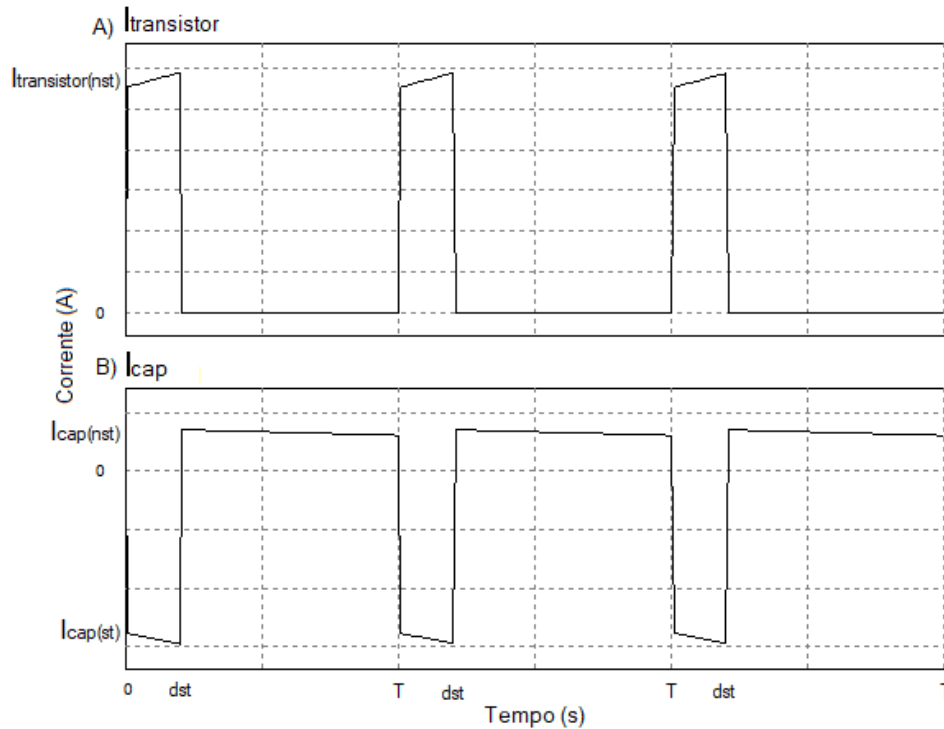
Figura 16 – Correntes de magnetização Fonte Δ .

Fonte: do autor.

A Figura 17 possui duas formas de onda da Fonte Δ , a Figura 17 A) é a corrente da chave T, para qual, durante a etapa ST circula a corrente de descarga do capacitor e na etapa NST não circula corrente. A Figura 17 B) é a corrente que circula pelo capacitor.

Na etapa ST a corrente assume o alto valor de descarga do capacitor e na etapa NST a corrente é o valor de carga do capacitor.

Figura 17 – Corrente do capacitor e interruptor da Fonte Δ .



Fonte: do autor.

2.2.2 Ganho da Fonte Δ

Para o cálculo do ganho da fonte de impedância é necessário definir como será tratado o indutor acoplado. A tensão V_{mag} da indutância de magnetização do indutor acoplado será referência no enrolamento N1. As demais tensões dos enrolamento N2 e N3 serão expressas em termos de proporção de espiras com o enrolamento N1. Na etapa ST o capacitor Cap está em paralelo com o enrolamento N2 portanto a relação de tensões nesta etapa pode ser escrita como na equação (4), para qual $N3/N1$ é a relação entre as espiras das bobinas N1 e N3.

$$V_{cap} = V_{mag} \cdot \frac{N3}{N1} \quad (4)$$

Na etapa NST o capacitor é carregado pela fonte e pelo indutor acoplado como indica

a Figura 11. As tensões neste caso são indicadas como na equação (5).

$$V_{mag} \cdot \frac{N2}{N1} + V_{cap} = V_i \quad (5)$$

Considerado-se que a variação de tensão do indutor acoplado em um intervalo de operação seja nula e isolando a tensão V_{mag} em (4) e (5) pode-se chegar em (6). Nesta equação d é o intervalo de ST e seu completo $(1 - d)$ o intervalo de NST.

$$d \cdot V_{cap} \cdot \frac{N1}{N3} + (1 - d) \cdot (V_i - V_{cap}) \cdot \frac{N1}{N2} = 0 \quad (6)$$

Isolando-se V_{cap} da equação (6) e considerando que $N1 = N2 + N3$ chega-se em (7). Essa simplificação é possível pois os enrolamentos $N2$ e $N3$ que estão em série, também estão em paralelo com o enrolamento $N1$, e para manter a relação de tensão válida deve-se ter o número de voltas dos enrolamentos na proporção $N1 = N2 + N3$ no indutor acoplado.

$$V_{cap} = V_i \cdot \frac{N3 \cdot (1 - d)}{N3 - N1 \cdot d} \quad (7)$$

Da equação (7) se obtém a tensão média do capacitor durante o intervalo de funcionamento da fonte de impedância. Esse valor será útil para calcular outras tensões, como a de saída da Fonte Δ durante a etapa NST. A (8) define a tensão de saída da Fonte Δ durante a etapa NST.

$$V_o = V_i - V_{mag} \quad (8)$$

Substituído o valor de V_{mag} de (8) pelo valor de V_{mag} em (5) obtém-se a (9).

$$V_o = V_i - \left(V_i - V_{cap} \cdot \frac{N1}{N2} \right) \quad (9)$$

De (9) se substitui o valor de V_{cap} pelo de (7) para obter a (10).

$$V_o = V_i - \left(V_i - V_i \cdot \frac{N3 \cdot (1 - d)}{N3 - N1 \cdot d} \cdot \frac{N1}{N2} \right) \quad (10)$$

Simplificando (10) chega-se a (11)

$$V_o = V_i \cdot \frac{N3}{(N3 - N1 \cdot d)} \quad (11)$$

Rearranjando a (11) se obtém (12), que é a relação de tensão de saída durante a etapa NST. Pode-se concluir que uma relação de espiras $N1/N3$ elevada é possível atingir altos valores de ganho de tensão para um pequeno valor de d , o que é uma vantagem para aplicações com inversores. Porém assim como visto para a Fonte Z os valores de d estão limitados a um intervalo. Neste caso o valor de d deve ser menor que o valor de $N3/N1$, que em contra partida por ser um intervalo pequeno exige um controle exato do valor de d para evitar variações bruscas da tensão de saída (HAKEMI; SANATKAR-CHAYJANI; MONFARED, 2017).

$$\frac{V_o}{V_i} = \frac{1}{1 - \frac{N1}{N3} \cdot d} \quad (12)$$

Seguindo com as deduções, também é possível se obter a tensão reversa do diodo durante a etapa ST da Fonte Δ . Para isso, considera-se que a tensão sobre o diodo é definido em (13), de modo que V_{diodo} é a tensão reversa aplicada ao diodo e V_D é a tensão do cátodo do diodo durante a etapa ST.

$$V_{diodo} = V_D - V_i \quad (13)$$

A tensão V_D por sua vez é a tensão do enrolamento N1 durante a etapa ST como na equação (14).

$$V_D = V_{mag} \quad (14)$$

A tensão V_{mag} possui o valor de (15).

$$V_{mag} = \frac{N1}{N3} \cdot V_{cap} \quad (15)$$

Efetuando as substituições necessárias de (14) e (15) em (13) obtém-se a equação (16).

$$V_{diodo} = \frac{N1}{N3} \cdot V_{cap} - V_i \quad (16)$$

De (16) se substitui o valor de V_{cap} por (7) obtendo a 17:

$$V_{diodo} = \frac{N1}{N3} \cdot V_i \cdot \frac{N3 \cdot (1 - d)}{N3 - N1 \cdot d} - V_i \quad (17)$$

Rearranjando a (17) obteve-se (18) que é a tensão reversa aplicada no diodo durante a etapa ST.

$$V_{diodo} = V_i \cdot \left(\frac{N2}{N3 - N1 \cdot d} \right) \quad (18)$$

2.2.3 Corrente de magnetização da Fonte Δ

Quando se trabalha com indutores acoplados, sabe-se que a corrente que circula por um dos enrolamentos do indutor contribui para o fluxo comum do indutor, disso também se observa que essa corrente gera tensão em outros enrolamentos. Para lidar com as contribuições de várias correntes em um único núcleo de indutor se atribui essa função a uma indutância de magnetização L_{mag} responsável por esses efeitos do fluxo magnético comum a todos os enrolamentos. Dessa indutância de magnetização se deduz uma corrente de magnetização.

A corrente de magnetização do indutor acoplado da Fonte Δ pode ser dividida em duas componentes I_{mag} e δI_{mag} que são as amplitudes das componentes contínua e alternada da corrente do indutor. A Corrente de magnetização de pico é apresentada na equação (19).

$$I_{mag}(pico) = I_{mag} + \frac{\delta I_{mag}}{2} \quad (19)$$

A corrente magnetização contínua I_{mag} é determinada por (20), essa equação é obtida considerando que: Cada um dos enrolamentos do indutor acoplado cria uma força magnetomotriz (F_{MM}) que contribui para o fluxo Φ de magnetização, como disposto na Figura 18.

$$N1 \cdot I_{mag} = N1 \cdot I_1 + N2 \cdot I_2 + N3 \cdot I_3 \quad (20)$$

Pode-se então obter a equação (21) da Figura 18, na qual Φ é o fluxo de magnetização, R_{mag} é a resistência do núcleo ao fluxo magnético ou relutância magnética do núcleo. E os produtos N por I as forças magnetomotrizes dos enrolamentos.

$$N1 \cdot I_1 + N2 \cdot I_2 + N3 \cdot I_3 = \Phi \cdot R_{mag} \quad (21)$$

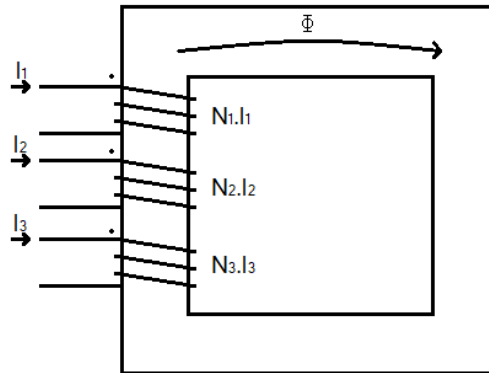
As forças magnetomotrizes dos enrolamentos podem ser descritas como sendo uma única força magnetomotriz como na equação (22). Se escolheu o enrolamento N_1 para receber os enrolamentos refletidos e I_{mag} como a corrente de magnetização necessária para gerar o fluxo magnético.

$$N_1 \cdot I_{mag} = \Phi \cdot R_{mag} \quad (22)$$

Como o produto $\Phi \cdot R_{mag}$ é o mesmo em (21) e (22), pode-se combina-las para obter a (23), que é a equação 20.

$$N_1 \cdot I_{mag} = N_1 \cdot I_1 + N_2 \cdot I_2 + N_3 \cdot I_3 = \Phi \cdot R_{mag} \quad (23)$$

Figura 18 – Forças magnetomotriz do indutor acoplado.



Fonte: do autor.

Durante a etapa ST representada na Figura 11 a (20) pode ser escrita como em (24) considerando $N1 = N2 + N3$.

$$I_{mag} = I_1 + \frac{N2}{N1} \cdot I_2 + \frac{N3}{N1} \cdot I_3 = \frac{N2 - N1}{N1} \cdot I_2 + \frac{N3}{N1} \cdot I_3 \quad (24)$$

Que simplificando fica:

$$I_{mag} = \frac{N3}{N1} \cdot (I_3 - I_2) \quad (25)$$

Ainda na etapa ST pode-se expressar a corrente do capacitor da Fonte Δ em termos de corrente de magnetização como:

$$I_{cap} = I_2 - I_3 = -\frac{N1}{N3} \cdot I_{mag} \quad (26)$$

Durante a etapa de NST representada na Figura 12, pode-se fazer as seguintes considerações:

$$I_i(NST) = I_1 + I_2 \quad e \quad I_0 = I_1 + I_3 \quad (27)$$

A corrente de entrada durante a etapa NST é $I_i(NST)$, e a corrente de saída é I_o .

Considerando-se (27), a (20) é rescrita como na (28) da etapa NST.

$$I_{mag} = I_1 + \frac{N2}{N1} \cdot (I_i(NST) - I_1) + \frac{N3}{N1} \cdot I_3 \quad (28)$$

A (28) pode ser rearranjada como em (29).

$$(I_1 + I_3) = \frac{N1 \cdot I_{mag} - N2 \cdot I_i(NST)}{N3} \quad (29)$$

Sabe-se que a corrente do capacitor é:

$$I_{cap} = I_2 - I_3 = I_i(NST) - I_0 \quad (30)$$

Fazendo-se a substituição das considerações de (27) em (30) tem-se:

$$I_{cap} = I_i(NST) - (I_1 + I_3) \quad (31)$$

De forma semelhante a etapa anterior, a corrente no capacitor da Fonte Δ pode ser descrita em termos da corrente de magnetização e da corrente de entrada nesta etapa fazendo a substituição de (29) em (31).

$$I_{cap} = I_i(NST) - \frac{N1 \cdot I_{mag} - N2 \cdot I_i(NST)}{N3} \quad (32)$$

Rearranjada a (32) obtém-se:

$$I_{cap} = \frac{N1}{N3} \cdot (I_i(NST) - I_{mag}) \quad (33)$$

Conhecendo (26) e (33), que são as correntes do capacitor nas duas etapas, basta considerar que a valor médio da corrente do capacitor durante um intervalo de comutação é zero e então pode-se escrever a (34)

$$-\frac{N1}{N3} \cdot I_{mag} \cdot d + \frac{N1}{N3} \cdot (I_i(NST) - I_{mag}) \cdot (1 - d) = 0 \quad (34)$$

rescrevendo a (34) tem-se:

$$I_{mag} = (1 - d) \cdot I_i(NST) = I_i \quad (35)$$

Na equação (35), I_i é a corrente média de entrada do conversor.

Conhecendo a corrente de magnetização em termos de corrente de entrada, é possível se obter as correntes do capacitor também em termos da corrente de entrada. Basta fazer a substituição da corrente de magnetização em (26), para se obter (36) na etapa ST.

$$I_{cap} = -\frac{N1}{N3} \cdot (1 - d) \cdot I_i(NST) \quad (36)$$

Substituindo-se a corrente de magnetização em (33) obtém-se a corrente de carregamento na etapa NST conforme (37).

$$I_{cap} = \frac{N1}{N3} \cdot dst \cdot I_i(NST) \quad (37)$$

De (36) ou (37) pode-se obter a variação de tensão no capacitor ao se fazer a substituição em (38).

$$I_{cap} \cdot \delta t = \delta V_{cap} \cdot C_{cap} \quad (38)$$

Em (38), I_{cap} é corrente que circula no capacitor, δt o intervalo de tempo que essa corrente circula, δV_{cap} a variação de tensão no capacitor no intervalo e C_{cap} a capacitância do capacitor.

$$-\frac{N1}{N3} \cdot (1 - d) \cdot I_i(NST) \cdot d \cdot T = \delta V_{cap} \cdot C_{cap} \quad (39)$$

Através de (39) é possível obter a capacitância C_{cap} ou a variação de tensão δV_{cap} do capacitor durante o funcionamento da Fonte Δ . Basta conhecer a corrente de entrada, a relação de espiras dos enrolamentos do indutor acoplado e o intervalo de tempo de comutação da Fonte Δ .

Seguindo com a dedução, a componente alterna δI_{mag} da corrente de magnetização pode ser calculada como na equação (40)

$$V_{mag} = L_{mag} \cdot \frac{\delta I_{mag}}{\delta t} \quad (40)$$

A (40) pode ser rearranjada como:

$$\frac{V_{mag} \cdot \delta t}{L_{mag}} = \delta I_{mag} \quad (41)$$

De (41) chega-se em (42) fazendo as seguintes substituições. A tensão V_L foi trocada por $V_i \cdot (G - 1)$, para qual G é o ganho da f Fonte Δ definida em (12). O intervalo de tempo δt foi substituído por $(1 - dst) \cdot T$, para qual T é o período de comutação e $(1 - dst)$ a razão cíclica da etapa NST.

$$\frac{V_i \cdot (G - 1) \cdot (1 - d) \cdot T}{L_{mag}} = \delta I_{mag} \quad (42)$$

A equação (42) permite também calcular a indutância de magnetização L_{mag} desejada conhecendo a variação δI_{mag} da corrente de magnetização.

2.3 Conclusões do capítulo

Este capítulo apresentou o que são fontes de impedância pelo exemplo da Fonte Z, explicado como elas operam e sua principal aplicação com inversores, para qual foram elaboradas. Da explicação do funcionamento das fonte de impedância se observa que uma topologia como a Fonte Δ , que é estudada neste trabalho, possui vantagem sobre as demais fonte de impedância.

Sobre a Fonte Δ , apresentaram-se as formas de onda das correntes e tesões dos componentes e as equações associadas a elas. Se observou que durante a etapa ST da Fonte Δ um alto valor de corrente circula pelos enrolamentos do indutor acoplado e pelo interruptor, e também um alto valor de tensão reversa é aplicado no diodo. Mostrou-se que a Fonte Δ é capaz de gerar alto ganho de tensão na sua saída para um pequeno valor de razão cíclica, essa capacidade é desejável para aplicações que a fonte de impedância é acoplada a um inversor.

Para as diversas utilizações que a Fonte Δ possa ter, o bloco formado pelo indutor acoplado, capacitor e os interruptores pode-se considerar a topologia de fonte de impedância

um bloco a parte do circuito, e desta maneira modelado separadamente do restante do circuito.

No próximo capítulo o assunto será a modelagem da Fonte Δ de impedância, para isso, será apresentado e aplicado a técnica de modelagem por espaço de estados médios.

3 Modelagem da Fonte Δ de Impedância

Neste capítulo será obtido o modelo dinâmico de pequenos sinais para a Fonte Δ de Impedância. Para isso, é utilizado a técnica de espaço de estados médios de Middlebrook e Cuk na topologia da Fonte Δ . Inicialmente no capítulo é descrito a técnica e em seguida ela é aplicada. Obtendo-se a função de transferência desejada para a modelagem da Fonte Δ .

3.1 Técnica de modelagem de espaço de estados médios

Middlebrook e Cuk, (MIDDLEBROOK; CUK, 1976) e (ĆUK; MIDDLEBROOK, 2015), desenvolveram uma técnica para modelar conversores chaveados em espaço de estados. A modelagem trabalha com as variáveis médias do espaço de estado que representam os valores médios dos componentes, no caso, corrente para o indutor e tensão para o capacitor. Ou seja, nesta modelagem se desconsidera o *ripple* de chaveamento, representado apenas a dinâmica do valor média das variáveis em um modelo linear do conversor chaveado.

Para a técnica de espaço médios o conversor chaveado pode ser simplificado da seguinte forma: considera-se que o conversor pode assumir duas ou mais topologias durante seu funcionamento, de modo que, nessas etapas é possível assumir que as topologias são circuitos lineares formados por indutores, capacitores e resistências, e as não linearidades das chaves podem ser ignoradas.

O modelo em espaço de estados é apresentado de acordo com equações (43) e (44). Neste espaço de estados X é o vetor de estados que possui a tensão média dos capacitores e a corrente média dos indutores e X' é o vetor com as derivadas do vetor de estados. A matriz de estado é A_n e a matriz de entrada é B_n . A matriz de entrada é associada a variável de entrada u_i , que por exemplo pode ser a tensão de alimentação do conversor. Y_o é saída escolhida para a modelagem, que é definida pela matriz de saída C_n . A matriz

D_n de alimentação é ausente, pois seu valor é nulo. Para o modelo existe um conjunto de matrizes A_n , B_n e C_n para cada etapa de funcionamento do conversor.

$$X' = A_n \cdot X + B_n \cdot u_i \quad (43)$$

$$Y_o = C_n \cdot X \quad (44)$$

O modelo em espaço de estado médios é a média de todos os espaços de estado referentes as etapas do conversor chaveado e ponderados pela duração de cada etapa. (45) e (46) são o espaço de estado médio. Para obter as equações (45) e (46) foi considerado um modelo com duas etapas de funcionamento, para qual a razão cíclica d é utilizada como fator de ponderamento para a média.

$$X' = [A_1 \cdot d + A_2 \cdot (1 - d)] \cdot X + [B_1 \cdot d + B_2 \cdot (1 - d)] \cdot V_i \quad (45)$$

$$Y_O = [C_1 \cdot d + C_2 \cdot (1 - d)] \cdot X \quad (46)$$

Na técnica de Middlebrook e Cuk no espaço de estados médios se separam as variáveis em duas componentes, uma componente alternada e outra contínua. Essa separação é descrita como nas equações (47), (48) e (49). As Componentes contínuas são escritas com letras maiúsculas e sinal diacrítico de barra sobre a letra e as componentes alternadas são escritas com letras minúsculas e sinal diacrítico de circunflexo.

$$X = \bar{X} + \hat{x} \quad (47)$$

$$Y_0 = \bar{Y}_O + \hat{y}_o \quad (48)$$

$$d = \bar{D} + \hat{d} \quad (49)$$

Pode haver também $u_i = \bar{U}_i + \hat{u}_i$, porém as relações desejadas são sobre os valores de Y_0 e d , então se considera a variação de entrada u_i nula. Inserindo a distinção de

componentes alternada e contínua das equações (47), (48) e (49) na equação (45) do espaço de estado médio tem-se a equação (50).

$$\hat{x}' = A \cdot \bar{X} + B \cdot u_i + A \cdot \hat{x} + [(A_1 - A_2) \cdot \bar{X} + (B_1 - B_2) \cdot u_i] \cdot \hat{d} \quad (50)$$

Como X' é a derivada de X foi considerado apenas a presença de \hat{x} na equação (50). E também há termos de (50) que são produto de \hat{x} com \hat{d} que são desprezíveis pois são produtos de valores muito pequenos por definição. Considerando-se também na equação (50) que:

$$A = A_1 \cdot \bar{D} + A_2 \cdot (1 - \bar{D}) \quad (51)$$

$$B = B_1 \cdot \bar{D} + B_2 \cdot (1 - \bar{D}) \quad (52)$$

Da equação (50) pode-se separar a parte contínua da alternada para obter o comportamento médio do conversor em regime permanente, basta tornar nulo os componentes alternados, obtendo a equação (53) ou (54).

$$A \cdot \bar{X} + B \cdot u_i = 0 \quad (53)$$

$$\bar{X} = -A^{-1} \cdot B \cdot u_i \quad (54)$$

Da mesma forma é possível obter de (50) o comportamento alternado fazendo nulo a parte contínua como na equação (55).

$$\hat{x}' = A \cdot \hat{x} + [(A_1 - A_2) \cdot \bar{X} + (B_1 - B_2) \cdot u_i] \cdot \hat{d} \quad (55)$$

Seguindo com a dedução. Da equação (46) se insere as equações (47), (48) e (49) para se obter a equação (56).

$$\bar{Y}_o + \hat{y}_o = C \cdot \bar{X} + C \cdot \hat{x} + [(C_1 - C_2) \cdot \bar{X}] \cdot \hat{d} \quad (56)$$

sendo:

$$C = C_1 \cdot \bar{D} + C_2 \cdot (1 - \bar{D}) \quad (57)$$

De forma análoga de (56) se obtém para os valores contínuos a equação (58) e para os valores alternados a equação (59).

$$\bar{Y}_o = C \cdot \bar{X} \quad (58)$$

$$\hat{y}_o = C \cdot \hat{x} + [(C_1 - C_2) \cdot \bar{X}] \cdot \hat{d} \quad (59)$$

Substituindo (54) na equação (58) obtém-se a equação (60) que é a relação de entrada por saída em regime permanente para o conversor.

$$\frac{\bar{Y}_o}{u_i} = -C \cdot A^{-1} \cdot B \quad (60)$$

Das equações referentes as componentes alternadas (55) e (59) se obtém a função de transferência no domínio da frequência aplicando a transformada de Laplace, obtendo as equações (61) e (62).

$$s \cdot \hat{x}(s) = A \cdot \hat{x}(s) + [(A_1 - A_2) \cdot \bar{X} + (B_1 - B_2) \cdot u_i] \cdot \hat{d}(s) \quad (61)$$

$$\hat{y}_o(s) = C \cdot \hat{x}(s) + [(C_1 - C_2) \cdot \bar{X}] \cdot \hat{d}(s) \quad (62)$$

Rearranjando a equação (61) se obtém a equação (63), para qual I é a matriz identidade com as mesma dimensões da matriz A .

$$\hat{x}(s) = [s \cdot I - A]^{-1} \cdot [(A_1 - A_2) \cdot \bar{X} + (B_1 - B_2) \cdot u_i] \cdot \hat{d}(s) \quad (63)$$

E substituindo (63) em (62) encontra-se:

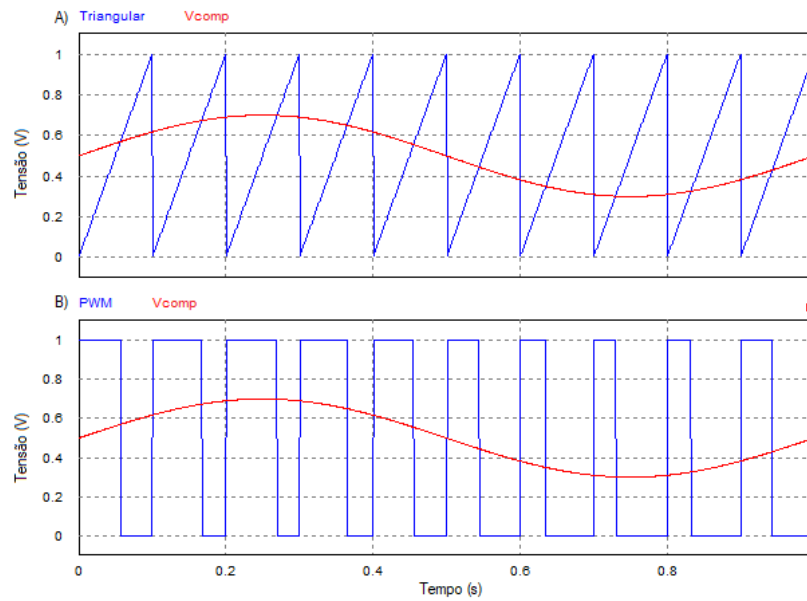
$$\frac{\hat{y}_o(s)}{\hat{d}(s)} = C \cdot [s \cdot I - A]^{-1} \cdot [(A_1 - A_2) \cdot \bar{X} + (B_1 - B_2) \cdot u_i] + (C_1 - C_2) \cdot \bar{X} \quad (64)$$

Da equação (64) se obtém a função de transferência para o conversor chaveado. Para isso é necessário conhecer as matrizes A , B e C e também o vetor \bar{X} referente aos valores médios das variáveis de estado, assim como valor de u_i e do \bar{X} .

3.2 Modelagem do bloco PWM.

Para a modelagem do bloco de PWM considera-se que ele recebe um sinal $V_{comp}(t)$ para ser modulado. Esse sinal é comparado com um outro sinal dente de serra $V_s(t)$ de referência como mostra a Figura 19a, o resultado e mostrada também na Figura 19b como um sinal PWM.

Figura 19 – Sinais de entrada e saída de um bloco PWM.



Fonte: do autor.

Esse sinal PWM é definido como nas equações (65) e (66) a seguir:

$$d(t) = 1 \quad \text{se} \quad V_{comp}(t) \geq V_s(t) \quad (65)$$

$$d(t) = 0 \quad \text{se} \quad V_{comp}(t) < V_s(t) \quad (66)$$

para qual se pode aproximar como na equação (67), na qual V_s é o valor de pico do sinal triangular $V_s(t)$.

$$d(t) = \frac{V_{comp}(t)}{V_s} \quad (67)$$

O sinal $V_{comp}(t)$ por sua vez pode ser dividi como:

$$V_{comp}(t) = \overline{V_{comp}} + v_{\hat{comp}}(t) \quad (68)$$

Para qual, $\overline{V_{comp}}$ é o valor médio do sinal e $v_{\hat{comp}}(t)$ é uma componente alternada, como uma senoide por exemplo. O sinal $d(t)$ também pode ser separado como duas componente, uma continua \overline{D} e outras alternada \hat{d} como na equação (69) a seguir:

$$d(t) = \overline{D} + \hat{d} \quad (69)$$

Desforma pode-se rearranjar a equação (67) como sendo as seguintes equações (70) e (71):

$$\overline{D} = \frac{\overline{V_{comp}}}{V_s} \quad (70)$$

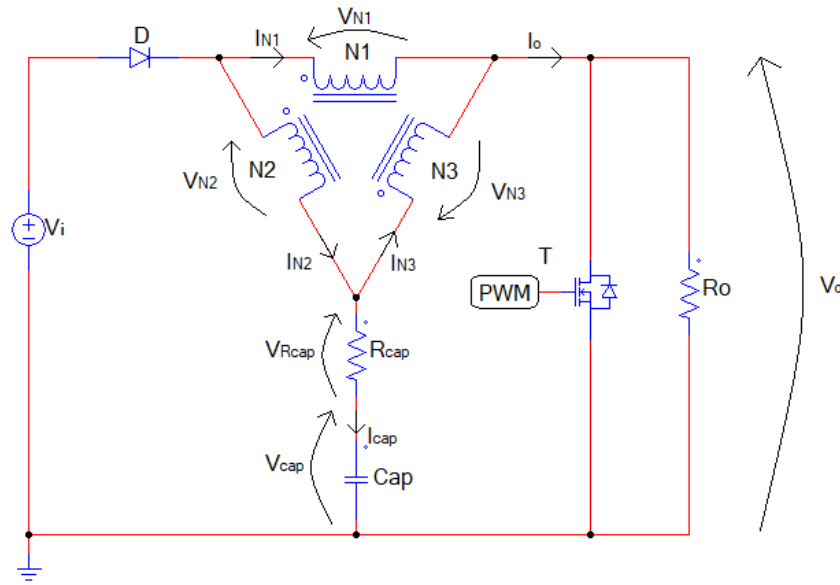
$$\hat{d} = \frac{V_{\hat{comp}}(t)}{V_s} \quad (71)$$

Como se pode verificar nas equações (70) e (71) o bloco PWM apenas aplica um ganho sobre o sinal de entrada, tanto para a componente continua com para a componente alternada, desta forma a função de transferência para o bloco PWM pode ser atribuída como na equação (72).

$$G_{pwm}(s) = \frac{\hat{d}(s)}{v_{\hat{comp}}(s)} = \frac{1}{V_s} \quad (72)$$

3.3 Aplicação da técnica de modelagem

Conhecendo a técnica de modelagem em espaço de estados médios de (MIDDLEBROOK; CUK, 1976) e (ĆUK; MIDDLEBROOK, 2015) apresentada na sessão anterior, aplica-se a metologia na Fonte Δ de Impedância. A Figura 20 ilustra a topologia da Fonte Δ de Impedância que será usada para a modelagem. Observa-se que a carga é um resistor denominado R_o e a também está adicionado o resistor em série do capacitor R_{cap} . Para a aplicação da modelagem se observa no circuito quais podem ser as variáveis de estado do circuito.

Figura 20 – Fonte Δ de impedância**Fonte:** do autor.

O circuito da Fonte Δ de Impedância é composto por um capacitor e um indutor acoplado de 3 enrolamentos. A tensão do capacitor será a variável de estado do capacitor. Já para o indutor acoplado uma abordagem diferente é adotada.

Quando se trabalha com um indutor acoplado, a corrente que flui por um dos enrolamentos interfere nos demais enrolamentos. Para esta questão se considera que todas as correntes que fluem no indutor contribuem para um único fluxo de magnetização. Então as tensões e correntes do indutor acoplado podem ser relacionadas a esse único fluxo de magnetização ponderadas pelo número de espiras dos enrolamentos. No caso da Fonte Δ com um indutor acoplado de 3 enrolamento, as relações estão expressas em (73) e (74), como descrito na seção 2.2 do capítulo 2:

$$\frac{V_{mag}}{N1} = \frac{V_{N1}}{N1} = \frac{V_{N2}}{N2} = \frac{V_{N3}}{N3} \quad (73)$$

$$I_{mag} \cdot N1 = I_1 \cdot N1 + I_2 \cdot N2 + I_3 \cdot N3 \quad (74)$$

De (73) e (74), tem-se que $N1$, $N2$ e $N3$ são os números de espiras dos enrolamentos do indutor acoplado. I_1 , I_2 e I_3 são as correntes que fluem nos enrolamentos e V_{N1} , V_{N2} e V_{N3} as tensões sobre os enrolamentos. A tensão V_{mag} é a tensão de magnetização e I_{mag}

a corrente de magnetização, ambas referenciadas em paralelo a bobina N1 do indutor acoplado.

A vantagem de se trabalhar no indutor acoplado com corrente de magnetização é utilização de apenas essa corrente como varável de estado em vez das 3 correntes dos enrolamentos, e também não seria possível obter um modelo por valores médios. Desta forma a modelagem é simplificada, reduzindo de 4 para 2 o número de variáveis de estado e por consequência reduzindo as dimensões das matriz do modelo. Com as relações do indutor acoplado dispostas de forma compacta e não dispersas na matriz.

Definido as duas variáveis de estado v_{cap} e i_{mag} são necessárias também as equações (75) e (76) que definem a derivada das duas variáveis de estado que serão utilizadas durante a modelagem. C_{cap} é o valor da capacitância do capacitor da Fonte Δ de Impedância, $v'_{cap}(t)$ a derivada do valor da tensão sobre o capacitor e i_{cap} a corrente que circula pelo capacitor. L_{mag} é o valor da indutância de magnetização do indutor acoplado da Fonte Δ , $i'_{mag}(t)$ é a derivada da corrente de magnetização e v_{mag} é a tensão sobre a indutância de magnetização.

$$i_{cap}(t) = v'_{cap} \cdot C_{cap} \quad (75)$$

$$v_{mag}(t) = i'_{mag} \cdot L_{mag} \quad (76)$$

Na técnica de modelagem (MIDDLEBROOK; CUK, 1976) e (ĆUK; MIDDLEBROOK, 2015) se constrói o espaço de estado através das equações obtidas da topologia. Como o circuito da Fonte Δ conta com um indutor acoplado de 3 enrolamentos é inevitável que as razões entre as espiras apareça nas equações. Desta forma adotar uma simplificação na notação é desejável. A (77) possui as definições para simplificar a relação de espiras do indutor acoplado que será adotada adiante no trabalho.

Aplicando a simplificação da equação (77) nas equações (73) e (74), que define a indutância de magnetização, obtém-se as equações (78) e (79).

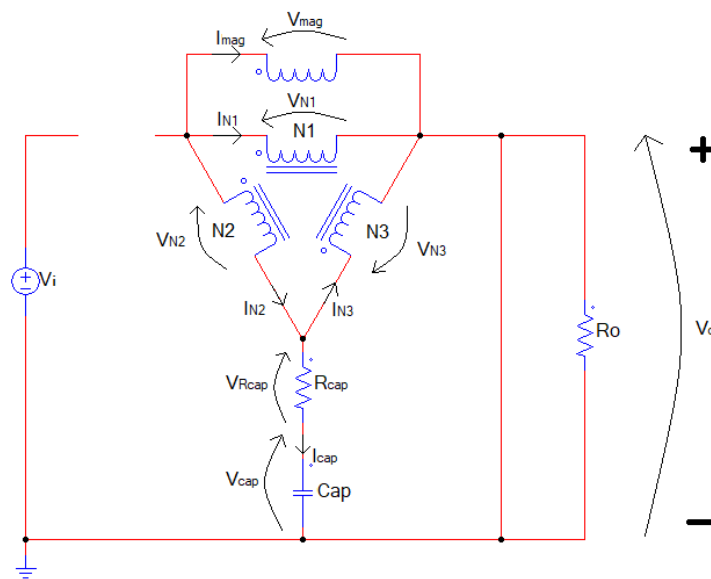
$$\frac{N2}{N1} = a_{2.1} \quad , \quad \frac{N3}{N1} = a_{3.1} \quad e \quad 1 = a_{2.1} + a_{3.1} \quad (77)$$

$$V_{mag} = V_{N1} = \frac{V_{N2}}{a_{2.1}} = \frac{V_{N3}}{a_{3.1}} \quad (78)$$

$$I_{mag} = I_1 + I_2 \cdot a_{2.1} + I_3 \cdot a_{3.1}. \quad (79)$$

Prosseguindo com a técnica de modelagem em espaço de estado médio, obtém-se as equações diferenciais da Fonte Δ de Impedância durante a etapa *Shoot through*. A Figura 21 apresenta a topologia assumida pela Fonte Δ durante a etapa *Shoot through*. Observe-se na Figura 21 que os interruptores já foram substituídas por curto circuito ou circuito aberto e as tensões e correntes dos componentes estão devidamente nomeados.

Figura 21 – Fonte Δ de impedância na etapa *shoot through*.



Fonte: do autor.

Observando-se a Figura 21, a primeira das equações de estado pode ser obtida através do fluxo das correntes do nó que conecta a resistência do capacitor aos enrolamentos N2 e N3 do indutor acoplado, equação (80).

$$I_{cap} = I_2 - I_3 \quad (80)$$

Substituindo I_{cap} da equação (80) pela relação da equação (75) se obtém a equação (81).

$$V'_{cap} = \frac{I_2 - I_3}{C_{cap}} \quad (81)$$

O termo $(I_2 - I_3)$ da equação (81) precisa ser substituído em termo de corrente de magnetização I_{mag} . Durante a etapa *Shoot through* da Fonte Δ de Impedância a corrente

que flui pelo enrolamento N1 é a mesma do enrolamento N2, porém com sentido contrário. Pode-se rescrever a equação (79) como na equação (82).

$$\frac{-I_{mag}}{a_{3.1}} = I_2 - I_3 \quad (82)$$

Substituindo a equação (82) na equação (81) se obtém a equação (83).

$$V'_{cap} = \frac{-I_{mag}}{C_{cap} \cdot a_{3.1}} \quad (83)$$

A equação (83) é a equação diferencial para a tensão do capacitor, passa-se agora á trabalhar na equação de corrente de magnetização. Observando o circuito da Figura 21 pode-se obter a equação (84).

$$V_{cap} + R_{cap} \cdot I_{cap} = V_{N3} \quad (84)$$

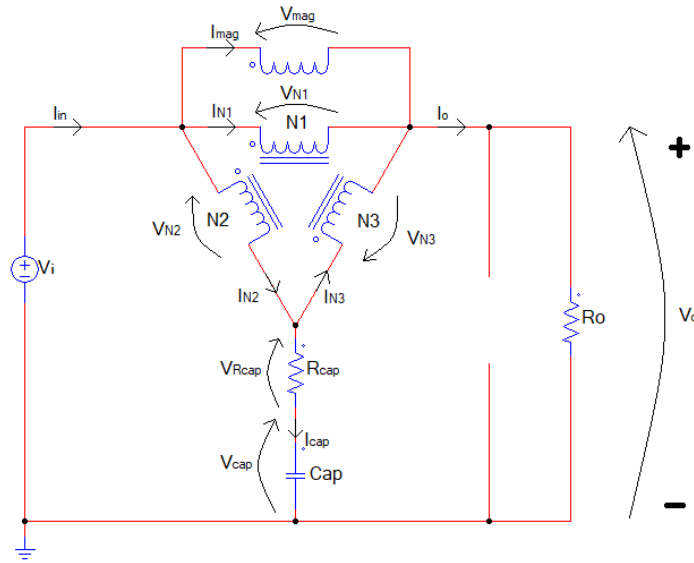
Na equação (84) se substitui V_{N3} pelas equações (78) e (76), e também se isola o termo I'_{mag} para obter a equação (85).

$$I'_{mag} = \frac{V_{cap}}{L_{mag} \cdot a_{3.1}} + \frac{R_{cap} \cdot C_{cap} \cdot V'_{cap}}{L_{mag} \cdot a_{3.1}} \quad (85)$$

Em seguida se substitui o termo V'_{cap} pelo seu equivalente da equação (83) para se obter a equação (86).

$$I'_{mag} = \frac{V_{cap}}{L_{mag} \cdot a_{3.1}} + \frac{-R_{cap} \cdot I_{mag}}{L_{mag} \cdot a_{3.1}} \quad (86)$$

A equação (86) é a equação diferencial para a corrente de magnetização para a etapa *Shoot through* da Fonte Δ . Com as equações (83) e (86), é possível montar um dos espaços de estado. Passa-se agora para a segunda etapa *Not shoot through*. A Figura 22 possui a topologia assumida pela Fonte Δ durante a etapa *Not shoot through*. Da mesma forma como na Figura 22, os interruptores foram substituídos por curto circuito ou circuito aberto e as tensões e correntes dos componentes devidamente nomeadas.

Figura 22 – Fonte Δ de impedância na etapa *not shoot through*.**Fonte:** do autor.

Observando o circuito da Figura 22 pode-se obter (87). Onde V_i é a tensão de entrada, V_{N3} é a tensão do enrolamento N3, V_O a tensão sobre R_O e V_{cap} é a tensão do capacitor.

$$V_{cap} + R_{cap} \cdot I_{cap} = V_{N3} + V_O \quad (87)$$

De (87) é possível obter (88), aplicado as substituições de (78) e (76).

$$V_{cap} + R_{cap} \cdot V'_{cap} \cdot C_{cap} = I'_{mag} \cdot L_{mag} \cdot a_{3.1} + V_O \quad (88)$$

Sabe-se que $V_O = I_O \cdot R_O$, então se substitui na equação (88) e isola-se a termo I_O para obter a equação (89).

$$\frac{V_{cap}}{R_O} + \frac{V'_{cap} \cdot R_{cap} \cdot C_{cap}}{R_O} - \frac{I'_{mag} \cdot L_{mag} \cdot a_{3.1}}{R_O} = I_O \quad (89)$$

Para a equação (79) da corrente de magnetização, pode-se substituir o termo I_2 pelo equivalente da equação (90), referentes ao fluxo de corrente no nó que conecta os enrolamentos N2 e N3 e o capacitor. Chega-se então a equação (91).

$$I_2 = I_{cap} + I_3 = V'_{cap} \cdot C_{cap} + I_3 \quad (90)$$

$$I_{mag} = I_1 + I_3 + V'_{cap} \cdot C_{cap} \cdot a_{2.1} \quad (91)$$

Sabe-se que $I_1 + I_3 = I_O$ e substituindo na equação (91) se obtém a equação (92).

$$I_{mag} - V'_{cap} \cdot C_{cap} \cdot a_{2.1} = I_O \quad (92)$$

Da equação (92) se substitui o termo I_O pela o da equação (89) para obter a equação (93).

$$\frac{I_{mag} \cdot R_O}{C_{cap} \cdot (R_{cap} + R_O \cdot a_{2.1})} - \frac{V_{cap}}{C_{cap} \cdot (R_{cap} + R_O \cdot a_{2.1})} + \frac{I'_{mag} \cdot L_{mag} \cdot a_{3.1}}{C_{cap} \cdot (R_{cap} + R_O \cdot a_{2.1})} = V'_{cap} \quad (93)$$

Da Figura 22 também se pode obter a equação (94).

$$V_i + V_{N2} = R_{cap} \cdot I_{cap} + V_{cap} \quad (94)$$

Efetuando-se a substituição dos termos das equação (75) e (76) presentes na equação (94) para obter a equação (95).

$$V_i + I'_{mag} \cdot L_{mag} \cdot a_{2.1} = R_{cap} \cdot V'_{cap} \cdot C_{cap} + V_{cap} \quad (95)$$

Da equação (95) se o termo V'_{cap} pelo da equação (93) para obter a equação (96).

$$I'_{mag} = \frac{V_i \cdot (R_{cap} + R_O \cdot a_{2.1})}{L_{mag} \cdot (R_{cap} + R_O \cdot a_{2.1}^2)} - \frac{V_{cap} \cdot R_O \cdot a_{2.1}}{L_{mag} \cdot (R_{cap} + R_O \cdot a_{2.1}^2)} - \frac{I_{mag} \cdot R_O \cdot R_{cap}}{L_{mag} \cdot (R_{cap} + R_O \cdot a_{2.1}^2)} \quad (96)$$

A equação (96) é a equação diferencial para a corrente de magnetização durante a etapa *Not shoot through*. A equação diferencial para a tensão do capacitor pode ser obtida substituindo o termo I'_{mag} da equação (93) pelos termos da equação (96), obtendo assim a equação (97).

$$V'_{cap} = \frac{V_i \cdot a_{3.1}}{C_{cap} \cdot (R_{cap} + R_O \cdot a_{2.1}^2)} - \frac{V_{cap}}{C_{cap} \cdot (R_{cap} + R_O \cdot a_{2.1}^2)} - \frac{I_{mag} \cdot R_O \cdot a_{2.1}}{C_{cap} \cdot (R_{cap} + R_O \cdot a_{2.1}^2)} \quad (97)$$

Com as equações de estado (83), (86), (96) e (97) monta-se os espaços de estados das equações (98) para a etapa *Shoot through* e (99) para a etapa *Not shoot through*, como o proposto na técnica de modelagem das referencias (MIDDLEBROOK; CUK, 1976) e (ĆUK; MIDDLEBROOK, 2015).

$$\begin{bmatrix} I'_{mag} \\ V'_{cap} \end{bmatrix} = \begin{bmatrix} \frac{-R_{cap}}{L_{mag} \cdot a_{3.1}^2} & \frac{1}{L_{mag} \cdot a_{3.1}} \\ \frac{-1}{C_{cap} \cdot a_{3.1}} & 0 \end{bmatrix} \cdot \begin{bmatrix} I_{mag} \\ V_{cap} \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \end{bmatrix} \cdot V_i \quad (98)$$

$$\begin{bmatrix} I'_{mag} \\ V'_{cap} \end{bmatrix} = \begin{bmatrix} \frac{-R_O \cdot R_{cap}}{L_{mag} \cdot (R_{cap} + R_O \cdot a_{2,1}^2)} & \frac{-R_O \cdot a_{2,1}}{L_{mag} \cdot (R_{cap} + R_O \cdot a_{2,1}^2)} \\ \frac{R_O \cdot a_{2,1}}{C_{cap} \cdot (R_{cap} + R_O \cdot a_{2,1}^2)} & \frac{-1}{C_{cap} \cdot (R_{cap} + R_O \cdot a_{2,1}^2)} \end{bmatrix} \cdot \begin{bmatrix} I_{mag} \\ V_{cap} \end{bmatrix} + \begin{bmatrix} \frac{R_{cap} + R_O \cdot a_{2,1}}{L_{mag} \cdot (R_{cap} + R_O \cdot a_{2,1}^2)} \\ \frac{a_{3,1}}{C_{cap} \cdot (R_{cap} + R_O \cdot a_{2,1}^2)} \end{bmatrix} \cdot V_i \quad (99)$$

As matrizes A_1 , A_2 , B_1 e B_2 dos espaços de estados são usadas para determinar as matrizes A e B médios utilizadas para a técnica de modelagem. A matriz A média está na equação (100) e a matriz B média na equação (101).

$$A = A_1 \cdot d + A_2 \cdot (1-d) \begin{bmatrix} \frac{-R_{cap} \cdot ((R_{cap} + R_O \cdot a_{2,1}^2) \cdot d + R_O \cdot a_{3,1}^2 \cdot (1-d))}{L_{mag} \cdot a_{3,1}^2 \cdot (R_{cap} + R_O \cdot a_{2,1}^2)} & \frac{R_{cap} \cdot d - R_O \cdot a_{2,1} \cdot (a_{3,1} - d)}{L_{mag} \cdot a_{3,1} \cdot (R_{cap} + R_O \cdot a_{2,1}^2)} \\ \frac{-R_{cap} \cdot d + R_O \cdot a_{2,1} \cdot (a_{3,1} - d)}{C_{cap} \cdot a_{3,1} \cdot (R_{cap} + R_O \cdot a_{2,1}^2)} & \frac{-(1-d)}{C_{cap} \cdot (R_{cap} + R_O \cdot a_{2,1}^2)} \end{bmatrix} \quad (100)$$

$$B = d \cdot B_1 + (1-d) \cdot B_2 = \begin{bmatrix} \frac{(R_{cap} + R_O \cdot a_{2,1}) \cdot (1-d)}{L_{mag} \cdot (R_{cap} + R_O \cdot a_{2,1}^2)} \\ \frac{a_{3,1} \cdot (1-d)}{C_{cap} \cdot (R_{cap} + R_O \cdot a_{2,1}^2)} \end{bmatrix} \quad (101)$$

Para prosseguir na modelagem é necessário conhecer os valores médios das variáveis de estado V_{cap} e I_{mag} , eles serão usados na matriz \bar{X} de estados médios. Para obter os valores será utilizado o seguinte processo: A equação 60 da seção anterior permite obter o valor médio para a saída Y_o , através de uma matriz C adequada. Para se obter o valor médio da variável V_{cap} basta utilizar a matriz da equação (102) na equação (60), e de forma análoga para se obter a variável I_{mag} se utiliza a matriz da equação (103) na equação (60).

$$C_{vcap} = \begin{bmatrix} 0 & 1 \end{bmatrix} \quad (102)$$

$$C_{imag} = \begin{bmatrix} 1 & 0 \end{bmatrix} \quad (103)$$

Observa-se ainda na equação (60) que é necessário obter a matriz A inversa como disposto nas equações (104) e (105).

$$\det(A) = \frac{R_{cap} \cdot d + R_O \cdot (a_{3,1} - d)^2}{L_{mag} \cdot C_{cap} \cdot a_{3,1}^2 \cdot (R_{cap} + R_O \cdot a_{2,1}^2)} \quad (104)$$

$$A^{-1} = \frac{1}{\det(A)} \cdot \begin{bmatrix} \frac{-(1-d)}{C_{cap} \cdot (R_{cap} + R_O \cdot a_{2,1}^2)} & \frac{-R_{cap} \cdot d + R_O \cdot a_{2,1} \cdot (a_{3,1} - d)}{L_{mag} \cdot a_{2,1} \cdot (R_{cap} + R_O \cdot a_{2,1}^2)} \\ \frac{R_{cap} \cdot d - R_O \cdot a_{2,1} \cdot (a_{3,1} - d)}{C_{cap} \cdot a_{3,1} \cdot (R_{cap} + R_O \cdot a_{2,1}^2)} & \frac{-R_{cap} \cdot ((R_{cap} + R_O \cdot a_{2,1}^2) \cdot d + R_O \cdot a_{3,1}^2 \cdot (1-d))}{L_{mag} \cdot a_{3,1}^2 \cdot (R_{cap} + R_O \cdot a_{2,1}^2)} \end{bmatrix} \quad (105)$$

Com as matrizes A inversa da equação (105), a matriz B da equação (101) e também a matriz C da equação (102). Monta-se a equação (106) do valor médio da variável de estado V_{cap} .

$$\overline{V_{cap}} = -V_i \cdot \begin{bmatrix} 0 & 1 \end{bmatrix} \cdot [A^{-1}] \cdot [B] \quad (106)$$

Sintetizando a equação (106) se obtém a equação (107) para o valor médio da variável V_{cap} , que é a tensão média sobre o capacitor da Fonte Δ de Impedância.

$$\overline{V_{cap}} = \frac{V_i \cdot a_{3.1} \cdot R_O \cdot (1 - d) \cdot (a_{3.1} - d)}{R_{cap} \cdot d + R_O \cdot (a_{3.1} - d)^2} \quad (107)$$

O mesmo processo é aplicado a variável I_{mag} , usa-se as matriz da equação (103), a matriz A inversa da equação (105) e matriz B da equação (101) para substituir os termos da equação (60). Obtém-se então a equação (108)

$$\overline{I_{mag}} = -V_i \cdot \begin{bmatrix} 1 & 0 \end{bmatrix} \cdot [A^{-1}] \cdot [B] \quad (108)$$

Simplificando a equação (108) se obtém a equação (109) que é o valor médio da variável I_{mag} da corrente de magnetização do indutor acoplado.

$$\overline{I_{mag}} = \frac{V_i \cdot a_{3.1}^2 \cdot (1 - d)}{R_{cap} \cdot d + R_O \cdot (a_{3.1} - d)^2} \quad (109)$$

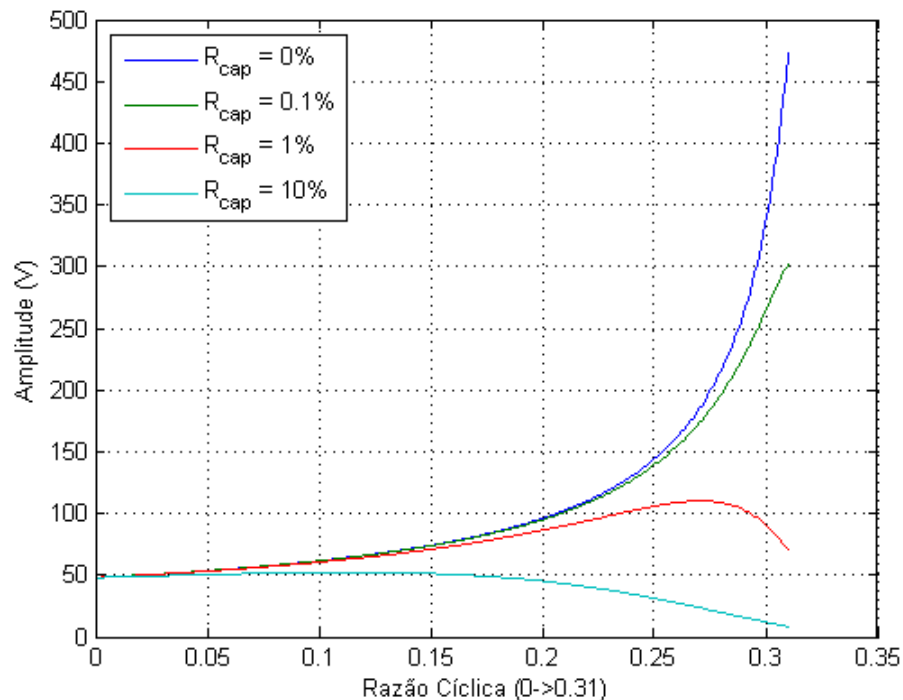
As duas equações (107) e (109) obtidas são muito importantes e vale comentar sobre elas. Das equações (107) e (109) obtém-se o valor médio da tensão do capacitor e da corrente do indutor acoplado. É possível através destas equações estimar o efeito da resistência serie do capacitor, R_{cap} , sobre essas variáveis. Para visualizar esse efeito considere plotar dois gráficos, Figuras 23 e 25, seguindo os parâmetros da Tabela 1. Os valores da Tabela 1 foram definidos de forma arbitrária, porém que permitam visualizar os efeitos da resistência serie do capacitor.

Tabela 1 – Valores para plotagem das Figuras 23 e 24

Variável	função	Valores
d	razão cíclica	0->0.31
$a_{3.1}$	proporção entre enrolamentos N3 e N1	$\frac{1}{3}$
R_O	resistência de carga	200 Ω
V_i	Tensão de alimentação	48 V
R_{cap}	Resistência serie capacitor	0 / 0.2 / 2 / 20 Ω

A Figura 23 é sobre os efeitos da resistência série do capacitor sobre o sua própria tensão média. O gráfico da Figura 23 no eixo horizontal representa a variação dos valores de razão cíclica e na vertical a amplitude máxima de tensão obtida na equação (107). Na Figura 23 há 4 curvas, uma para cada valor de R_{cap} , os valores escolhidos são porcentagem da resistência de carga R_O . Essa abordagem permite avaliar de forma genérica os efeitos da resistência R_{cap} . Observa-se na Figura 23 que conforme a resistência R_{cap} cresce o ganho possível de tensão no capacitor decai, Esse comportamento já possui um efeito acentuado para uma resistência R_{cap} de apenas 1% da resistência de carga R_O . A perda acentuada de ganho para uma resistência R_{cap} , baixa como 1%, pode ser atribuída ao próprio princípio de funcionamento da Fonte Δ , esse circuito depende da transferência de energia do capacitor para o indutor em um intervalo muito curto de razão cíclica e com altos valores de corrente, portanto um pequena variação na resistência série do capacitor pode gerar muitas perdas no circuito.

Figura 23 – Efeito da resistência série do capacitor sobre sua tensão média.



Fonte: do autor.

Ainda sobre a Figura 23, nota-se que o ganho na tensão do capacitor possui um valor máximo em uma razão cíclica específica. Pode-se obter esse valor de razão cíclica para

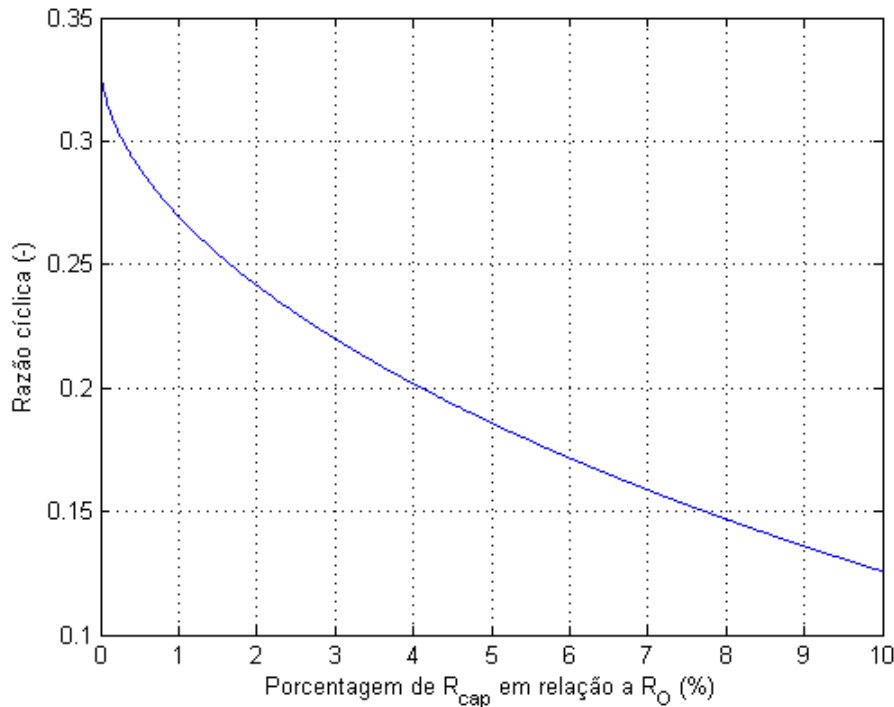
qual há o máximo ganho, basta derivar a equação (107) e igualar a zero. O resultado está na equação (110).

$$d_{max} = \frac{R_O \cdot a_{2.1} \cdot a_{3.1} - \sqrt{R_{cap} \cdot a_{3.1} \cdot (R_{cap} + R_O \cdot a_{2.1}^2)}}{R_{cap} + R_O \cdot a_{2.1}} \quad (110)$$

Da equação (110) plota-se o gráfico da Figura 24. O eixo vertical representa o valor da razão cíclica para qual ocorre o maior ganho e no eixo horizontal a porcentagem do valor da resistência R_{cap} se comparada a resistência de carga R_O . O gráfico plotado considera os valores $a_{3.1} = \frac{1}{3}$ e $a_{2.1} = \frac{2}{3}$.

Como o esperado na Figura 24, quando o valor de R_{cap} cresce, a razão cíclica onde ocorre o ganho máximo diminui, sinalizando assim que quanto maior for o R_{cap} em relação a R_O menor será a tensão média atingida no capacitor.

Figura 24 – Razão cíclica para máximo ganho possível para um dado valor de R_{cap} .



Fonte: do autor.

Da equação (107) também se pode obter outra equação. Quando se considera que $R_{cap} = 0$ tem-se o caso ideal. Desta forma chega-se na equação (111), que é a mesma equação (7), obtida do artigo (HAKEMI; SANATKAR-CHAYJANI; MONFARED, 2017),

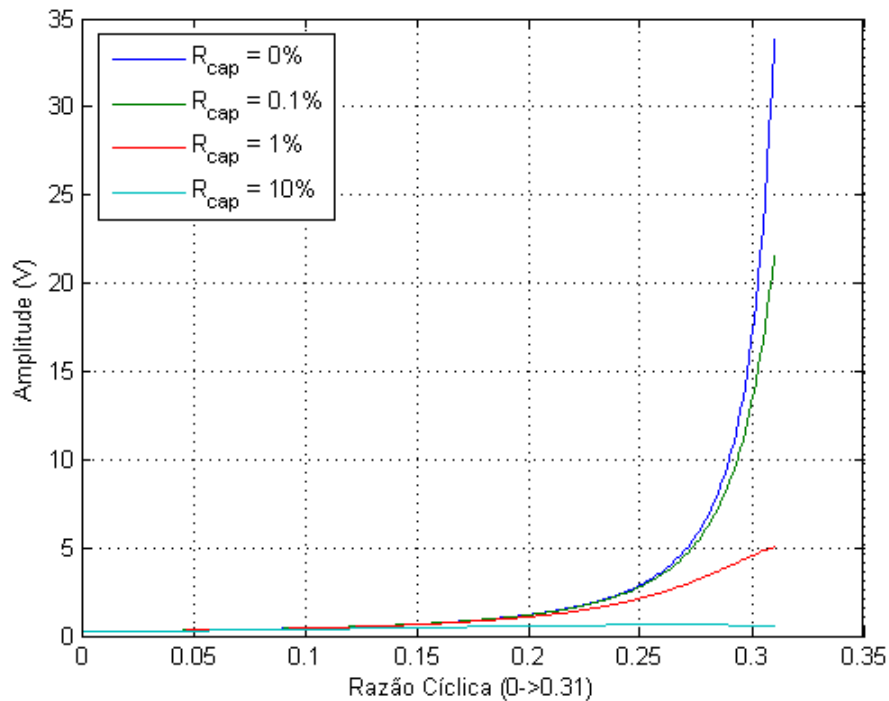
e simplificada pelos termos da equação (77). Desta forma a modelagem aqui proposta está coerente com o artigo que propôs a Fonte Δ .

Como a equação (111) é possível calcular o valor da tensão do capacitor da Fonte Δ , e também é útil para se obter de forma rápida o valor de isolamento do capacitor para o projeto do conversor.

$$\overline{V}_{cap} = \frac{V_i \cdot a_{3.1} \cdot (1 - d)}{(a_{3.1} - d)^2} \quad (111)$$

O gráfico da Figura 25 foi plotado seguindo os parâmetros da Tabela 1 para a equação (109). O gráfico da Figura 25 representa no eixo vertical a corrente média do indutor acoplado e no eixo horizontal o valor da razão cíclica. De forma análoga a tensão média do capacitor a corrente média do indutor também atinge valores menores para resistências R_{cap} maiores. E como no caso anterior da tensão do capacitor, o valor do resistor R_{cap} percentualmente grande em comparação a R_O , produz muitas perdas.

Figura 25 – Efeito da resistência série do capacitor sobre a corrente de magnetização média.



Fonte: do autor.

Considerado-se $R_{cap} = 0$, caso ideal, para a equação (109) chega-se a equação (112). Que permite calcular o valor médio da corrente de magnetização, muito útil para projetar

o indutor acoplado na construção de um protótipo.

$$\frac{I_{mag}}{V_i} = \left(\frac{a_{3.1.}}{(a_{3.1.} - d)} \right)^2 \cdot \frac{(1-d)}{R_o} \quad (112)$$

Conhecendo os espaços de estado das equações (98) e (99) e os valores médios das variáveis de estado V_{cap} e I_{mag} das equações (107) e (109) respectivamente. É possível obter a função de transferência para a Fonte Δ de Impedância. Para isso será adotada o procedimento de obter os termos de forma gradual tendo como referência a equação (64) da técnica de modelagem.

Inicialmente se monta a as matriz \bar{X} na equação (113), a matriz $(A_1 - A_2)$ na equação (114) e matriz $(B_1 - B_2)$ na equação (115):

$$\bar{X} = \begin{bmatrix} \frac{V_i \cdot a_{3.1.} \cdot R_O \cdot (1-d) \cdot (a_{3.1.} - d)}{R_{cap} \cdot d + R_O \cdot (a_{3.1.} - d)^2} \\ \frac{V_i \cdot a_{3.1.}^2 \cdot (1-d)}{R_{cap} \cdot d + R_O \cdot (a_{3.1.} - d)^2} \end{bmatrix} \quad (113)$$

$$A_1 - A_2 = \begin{bmatrix} \frac{-R_{cap} \cdot (R_{cap} + R_O \cdot a_{2.1.}^2) + R_{cap} \cdot R_O \cdot a_{3.1.}^2}{L_{mag} \cdot a_{3.1.} \cdot (R_{cap} + R_O \cdot a_{2.1.}^2)} & \frac{R_{cap} + R_O \cdot a_{2.1.}}{L_{mag} \cdot a_{3.1.} \cdot (R_{cap} + R_O \cdot a_{2.1.}^2)} \\ \frac{-(R_{cap} + R_O \cdot a_{2.1.})}{C_{cap} \cdot a_{3.1.} \cdot (R_{cap} + R_O \cdot a_{2.1.}^2)} & \frac{1}{C_{cap} \cdot (R_{cap} + R_O \cdot a_{2.1.}^2)} \end{bmatrix} \quad (114)$$

$$B_1 - B_2 = \begin{bmatrix} \frac{-(R_{cap} + R_O \cdot a_{2.1.})}{L_{mag} \cdot (R_{cap} + R_O \cdot a_{2.1.}^2)} \\ \frac{-a_{3.1.}}{C_{cap} \cdot (R_{cap} + R_O \cdot a_{2.1.}^2)} \end{bmatrix} \quad (115)$$

Das matriz (113), (114) e 115 se calcula a matriz da equação 116.

$$(A_1 - A_2) \cdot \bar{X} + (B_1 - B_2) \cdot V_i = \begin{bmatrix} \frac{(R_O \cdot (a_{3.1.} - d) - R_{cap}) \cdot V_i}{L_{mag} \cdot (R_{cap} \cdot d + R_O \cdot (a_{3.1.} - d)^2)} \\ \frac{-a_{3.1.} \cdot V_i}{C_{cap} \cdot (R_{cap} \cdot d + R_O \cdot (a_{3.1.} - d)^2)} \end{bmatrix} \quad (116)$$

Também é necessário obter a matriz $(s \cdot I - A)^{-1}$ disponível na equação (119), para isso foram usadas as matriz intermediarias das equações (117) e (118).

$$[s \cdot I - A] = \begin{bmatrix} s + \frac{R_{cap} \cdot ((R_{cap} + R_O \cdot a_{2.1.}^2) \cdot d + R_O \cdot a_{3.1.}^2 \cdot (1-d))}{L_{mag} \cdot a_{3.1.} \cdot (R_{cap} + R_O \cdot a_{2.1.}^2)} & \frac{-R_{cap} \cdot d + R_O \cdot a_{2.1.} \cdot (a_{3.1.} - d)}{L_{mag} \cdot a_{3.1.} \cdot (R_{cap} + R_O \cdot a_{2.1.}^2)} \\ \frac{R_{cap} \cdot d - R_O \cdot a_{2.1.} \cdot (a_{3.1.} - d)}{C_{cap} \cdot a_{3.1.} \cdot (R_{cap} + R_O \cdot a_{2.1.}^2)} & s + \frac{(1-d)}{C_{cap} \cdot (R_{cap} + R_O \cdot a_{2.1.}^2)} \end{bmatrix} \quad (117)$$

$$\begin{aligned} \det(s \cdot I - A) &= s^2 + \\ s \cdot \frac{R_{cap} \cdot C_{cap} \cdot ((R_{cap} + R_O \cdot a_{2.1.}^2) \cdot d + R_O \cdot a_{3.1.}^2 \cdot (1-d)) + a_{3.1.}^2 \cdot (1-d) \cdot L_{mag}}{L_{mag} \cdot C_{cap} \cdot a_{3.1.} \cdot (R_{cap} + R_O \cdot a_{2.1.}^2)} & \\ + \frac{R_{cap} \cdot d + R_O \cdot (a_{3.1.} - d)^2}{L_{mag} \cdot C_{cap} \cdot a_{3.1.} \cdot (R_{cap} + R_O \cdot a_{2.1.}^2)} & \end{aligned} \quad (118)$$

$$[s \cdot I - A]^{-1} = \frac{1}{\det(s \cdot I - A)} \cdot \begin{bmatrix} s + \frac{(1-d)}{C_{cap} \cdot (R_{cap} + R_O \cdot a_{2.1}^2)} & \frac{R_{cap} \cdot d - R_O \cdot a_{2.1} \cdot (a_{3.1} - d)}{L_{mag} \cdot a_{3.1} \cdot (R_{cap} + R_O \cdot a_{2.1}^2)} \\ \frac{-R_{cap} \cdot d + R_O \cdot a_{2.1} \cdot (a_{3.1} - d)}{C_{cap} \cdot a_{3.1} \cdot (R_{cap} + R_O \cdot a_{2.1}^2)} & s + \frac{R_{cap} \cdot ((R_{cap} + R_O \cdot a_{2.1}^2) \cdot d + R_O \cdot a_{3.1}^2 \cdot (1-d))}{L_{mag} \cdot a_{3.1}^2 \cdot (R_{cap} + R_O \cdot a_{2.1}^2)} \end{bmatrix} \quad (119)$$

A ultima matriz a ser obtida é a matriz C , que determina qual é a saída do modelo. A matriz escolhida é a da equação (120). Para essa matriz a saída obtida será $\frac{\hat{V}_{cap}}{\hat{d}}$ que é a perturbação no valor da tensão do capacitor para uma pequena variação da razão cíclica. A escolha desta saída tem dois motivos: O valor da tensão do capacitor da Fonte Δ é o único que assume valor contínuo. As tensões sobre os enrolamentos do indutor acoplado assumem valor alternado com valor médio nulo, já a tensão V_o sobre a carga e a tensão sobre o diodo possuem valor pulsado. O segundo motivo é que a tensão V_o média, que é obtida sobre a resistência R_o , possui o mesmo valor numérico que a tensão média do capacitor. Isso pode ser deduzindo observando que a equação (7), da tensão média do capacitor, é a mesma equação (11), da tensão V_o durante a etapa *Not shoot through*, multiplicado pela razão de duração desta etapa, $(1-d)$. Desta forma controlar o valor médio da tensão do capacitor implica em controlar o valor da tensão média de V_o sobre a carga R_o .

$$C_1 = C_2 = C = \begin{bmatrix} 0 & 1 \end{bmatrix} \quad (120)$$

Com as matrizes (120), (119) e (116) obtém-se a equação (121) que permite obter a função de transferência para a Fonte Δ de Impedância.

$$\frac{\hat{V}_{cap}}{\hat{d}} = \begin{bmatrix} 0 & 1 \end{bmatrix} \cdot (s \cdot I - A)^{-1} \cdot ((A_1 - A_2) \cdot \bar{X} + (B_1 - B_2) \cdot V_i) \quad (121)$$

Resolvendo a equação (121) se obtém a equação (126) que é a função de transferência para Fonte Δ de Impedância, e como a equação ficou muito extensa seus componentes foram separados em outras 4 equações (122), (123), (124) e (125).

$$F_a = \frac{a_{3.1} \cdot R_O \cdot (R_O \cdot a_{2.1} \cdot (a_{3.1} - d)^2 - R_{cap} \cdot (a_{3.1} - d^2))}{(R_{cap} \cdot d + R_O \cdot (a_{3.1} - d)^2)} \quad (122)$$

$$F_b = \frac{a_{3.1} \cdot (R_{cap} + R_O \cdot a_{2.1}^2) \cdot L_{mag}}{(R_{cap} \cdot d + R_O \cdot (a_{3.1} - d)^2)} \quad (123)$$

$$F_c = \frac{L_{mag} \cdot C_{cap} \cdot a_{3.1}^2 \cdot (R_{cap} + R_O \cdot a_{2.1}^2)}{R_{cap} \cdot d + R_O \cdot (a_{3.1} - d)^2} \quad (124)$$

$$F_d = \frac{R_{cap} \cdot C_{cap} \cdot ((R_{cap} + R_O \cdot a_{2.1.}^2) \cdot d + R_O \cdot a_{3.1.}^2 \cdot (1 - d)) + a_{3.1.} \cdot (1 - d) \cdot L_{mag}}{R_{cap} \cdot d + R_O \cdot (a_{3.1.} - d)^2} \quad (125)$$

$$\frac{\hat{V}_{cap}(s)}{\hat{d}(s)} = V_i \cdot \frac{F_a - s \cdot F_b}{s^2 \cdot F_c + s \cdot F_d + 1} \quad (126)$$

A equação (126) é o modelo matemático procurado neste capítulo e desta forma é possível fazer algumas observações sobre a Fonte Δ . Se observa na função da equação (126) que a razão cíclica d está presente na maioria dos termos, isso implica que o comportamento característicos da Fonte Δ como a frequência de corte, amplitude e fase é afetado pela razão cíclica e não apenas pelos componentes passivos como o capacitor ou o indutor acoplado com sua proporção de espiras. Desta forma para trabalhar com essa função será necessário definir um ponto de operação para a razão cíclica. A segunda observação sobre a função da equação (126) é a presença de um zero no semi-plano complexo direito, característica que implica que a Fonte Δ é um sistema de fase não mínima, sistemas desse tipo são mais difíceis de controlar pois limitam a frequência de resposta do controle.

3.4 Conclusões do capítulo

Neste capítulo foi apresentado a técnica de espaço de estado médio de Middlebrook e Cuk e sua aplicação na Fonte Δ de Impedância. Os resultados da modelagem obtidos indicam que é possível utilizar essa técnica para modelar a Fonte Δ , mesmo a técnica sendo anterior ao desenvolvimento dessa topologia.

As principais contribuições deste capítulo são: A utilização de somente a corrente de magnetização como variável de estado para o indutor acoplado, desta forma simplificando o modelo obtido, diferente da abordagem comum de utilizar todas as 3 correntes do indutor, o que tornaria mais complexo o modelo. A contribuição de obter as equações para tensão média no capacitor e corrente média no indutor, com a devida análise dos efeitos da resistência série do capacitor, que causa perdas e reduz o ganho possível, assim como a obtenção da equação para a razão cíclica onde ocorre o maior ganho possível. A contribuição da função de transferência obtida para a Fonte Δ de impedância e as observações sobre ela. Na função de transferência obtida se observa a presença de razão cíclica na maioria dos termos, isso implica que as características do conversor como frequência de

corde, fase e ganho são afetadas. Portanto para a utilização desta função é necessário definir um ponto operam para a razão cíclica. Observa-se também na função de transferência obtida que o sistema é de fase não-mínima, essa característica implica na limitação da frequência de resposta disponível para o controle.

No próximo capítulo o modelo matemático desenvolvido será validado através de simulação, apresentado os resultados de um conjunto de simulações, para qual o modelo e o circuito são simulados em paralelo.

4 Resultados de simulação

Neste capítulo são apresentados os resultados de simulação para a validação do modelo apresentado no capítulo 3 anterior. O primeiro resultado é o Diagrama de Bode do circuito da Fonte Δ de impedância que é comparado com a função de transferência do mesmo. A segunda validação é a resposta ao degrau na razão cíclica em malha aberta e análise do resultado. A terceira validação é o projeto de controle do conversor para qual se observa o comportamento do mesmo em malha fechada para distintos degraus de carga. Por fim, são apresentados os efeitos da variação do valor da resistência série do capacitor sobre o valor de sua tensão média.

4.1 Dimensionamento da Fonte Δ

Para realizar as simulações é necessário definir as especificações da Fonte Δ de Impedância, como o dimensionamento dos componentes, definição de ponto de operação entre outros valores correlacionados ao projeto do sistema. Para as simulações realizadas neste capítulo considera-se os valores da Tabela 2 como os parâmetros da Fonte Δ .

Utilizou-se os seguintes critérios como fator de escolha para: A tensão V_i como o valor comercial de 48 V, comum a baterias e painéis solares. A capacitância C_{cap} de 1500 μF é calculada pela equação (39) tendo em vista que, um valor elevado de capacitância diminui a amplitude da ondulação na tensão do capacitor, o que é um fator desejável, pois para observação de transitórios na forma de onda um valor de ondulação elevado dificulta. Também, como se pode observar na equação (126) do modelo matemático da Fonte Δ , o valor da capacitância afeta a frequência de corte do sistema. Com as observações citadas a equação (127) apresenta o valor obtido para a capacitância. Na equação (127), o valor da corrente de entrada de $I_{in} = 4.2 A$ é escolhido como sendo o pior caso para a potência do protótipo. O valor da amplitude de ondulação da tensão $\delta V_{cap} = 0.1 V$ é escolhido como um valor amplitude de ondulação que é suficientemente pequeno para permitir observar os transitórios da atuação do controle e os demais parâmetros da equação, definidos pela

Tabela 2

$$C_{cap} = \frac{1-d}{a_{3.1}} \cdot I_{in} \cdot d \cdot \frac{T}{\delta V_{cap}} = \frac{1-0.2}{\frac{1}{3}} \cdot 4.2 \cdot 0.2 \cdot \frac{7,407 \cdot 10^{-5}}{0.1} = 1,5 \cdot 10^{-3} F \quad (127)$$

Tabela 2 – Valores dos componentes da Fonte Δ para a simulação.

Variável	Função	Valor
V_i	Tensão de entra	48 V
C_{cap}	Capacitância	1500 μF
L_{mag}	Indutância de magnetização	4.3 mH
L_{d1}	Ind. de dispersão enr. 1	10 uH
L_{d2}	Ind. de dispersão enr. 2	10 uH
L_{d3}	Ind. de dispersão enr. 3	10 uH
N1	Número de espiras enr. 1	78
N2	Número de espiras enr. 2	52
N3	Número de espiras enr. 3	26
R_o	Resistência de carga	200 Ω / 100 Ω
R_1	Resistência do enr. 1	0.1 Ω
R_2	Resistência do enr. 2.	0.1 Ω
R_3	Resistência do enr. 3.	0.1 Ω
R_{cap}	Res. em série capacitor.	0.1 Ω
d	Razão cíclica	0.2
f	Frequência de chaveamento	13.5 kHz

A indutância L_{mag} com o valor de 4,3 mH é calculada com a equação (42). O cálculo para obter o valor da indutância está apresentado na equação (128). Se levou em conta na obtenção do valor da indutância uma ondulação na corrente de magnetização de $\delta I_{mag} = 1$ A. Os demais valores da equação (128) são derivados da Tabela 2

$$L_{mag} = \frac{V_i \cdot a_{3.1} \cdot (1-d)}{a_{3.1} - d} \cdot \frac{T}{\delta I_{mag}} = \frac{48 \cdot \frac{1}{3} \cdot (1-0.2)}{\frac{1}{3} - 0.2} \cdot \frac{7,407 \cdot 10^{-5}}{1} = 4.3 \cdot 10^{-3} H \quad (128)$$

Para os outros parâmetros do indutor acoplado, como o valor da resistência dos enrolamentos e o valor das indutâncias de dispersão, são atribuídos valores de forma a ser ter pouco impacto no funcionamento da Fonte Δ e próximos de valores práticos. Já para o número de espiras são atribuídos os mesmos valores do protótipo do próximo capítulo, dado que o importante é a proporção entre os número de espiras é não o seu número.

O valor do resistor em série com o capacitor, R_{cap} , é atribuído como 0.1 Ω levando em conta valores próximos aos encontrado em capacitores eletrolíticos comerciais. A razão

cíclica $d = 0.2$ é definida para obter um ganho de duas vezes sobre a tensão do capacitor. A frequência de chaveamento é de $f = 13500 \text{ kHz}$, definida com base na referência (HART, 2001), onde se expõem parâmetros para escolha de frequência de operação de inversores. Como a aplicação comum de fonte de impedância é com a inversores, optou-se por usar um valor de frequência utilizado em inversores trifásicos.

4.2 Obtenção do Diagrama de Bode

A primeira simulação de validação do modelo matemático é obtido através de uma comparação com o diagrama de bode do circuito. Para isso é utilizado o recurso do *software* de simulação de efetuar uma varredura em frequência e plotar o diagrama de bode da resposta do circuito.

Para a simulação é necessário obter a função de transferência do modelo, para isso se utiliza a equação (126) com os parâmetros da Tabela 2 obtendo a função do modelo disponível na equação (129).

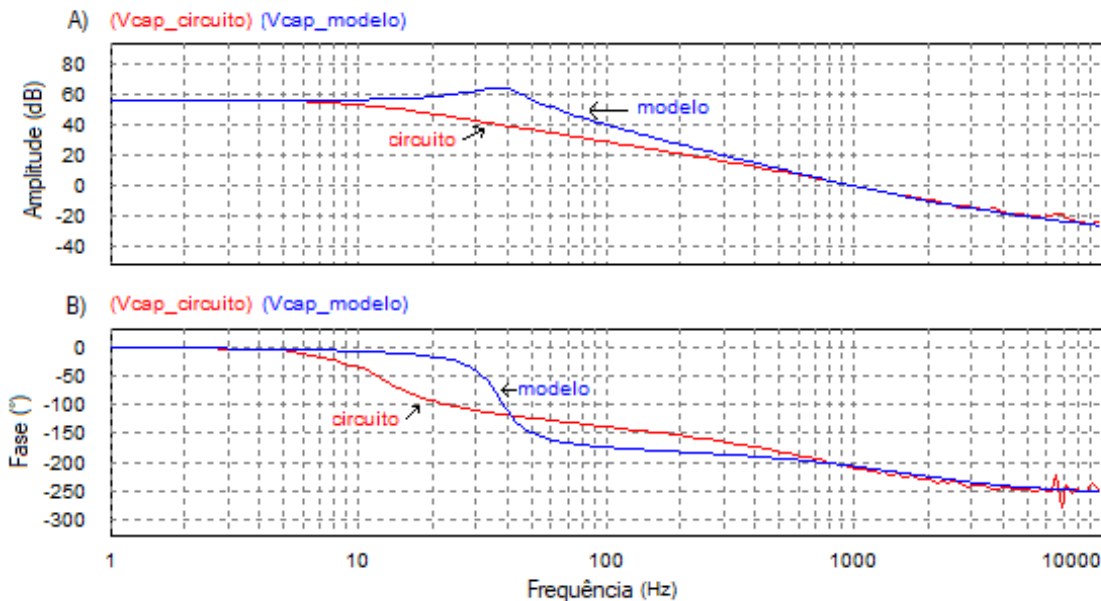
$$\frac{\hat{V}_{cap}(s)}{\hat{d}(s)} = \frac{661 - s \cdot 64,82 \cdot 10^{-3}}{s^2 \cdot 1.985 \cdot 10^{-5} + s \cdot 1,792 \cdot 10^{-3} + 1} \quad (129)$$

Tendo a função do modelo apresentada na equação (129) e os parâmetros Tabela 2 configurou-se o *software* de simulação para obter o Diagrama de Bode. Se efetua uma varredura em frequência de 1 Hz até 10 kHz , neste intervalo é apresentado todas as características de interesse para a Fonte Δ como pode ser visto no Diagrama de Bode obtido na Figura 26.

No Diagrama de Bode da Figura 26 é apresentado as curvas de resposta em frequência do modelo e do circuito de forma sobreposta. As curvas em azul como indicado na Figura 26 são pertencentes ao modelo matemático, enquanto as curvas em vermelho pertencem ao circuito simulado. Na Figura 26 A) é a apresenta a resposta em amplitude dos dois sistemas, observa-se que para frequência abaixo de 20 Hz e para frequência acima de 200 Hz a amplitude em ambos é a mesma, indicando que o modelo esta coerente com o circuito. Porém na frequência de corte de 35 Hz o modelo apresenta um pico de ressonância, enquanto o circuito possui um amortecimento. Analisando a causa da discrepância entre o circuito e modelo matemático na frequência de corte, pode-se observar na equação (126) do modelo, que seu denominador é um polinômio de segundo grau, onde se determina a

frequência de corte da planta e se haverá amortecimento. O valor de F_d da equação (125) determina o amortecimento da planta, e como o modelo desenvolvido não levou em conta outros elementos parasitas, pode-se especular que o termo F_d fosse muito influenciado por esse elementos parasitas, que foram incluídos no circuito simulado. Entretanto essa discrepância entre o circuito e modelo pode ser ignorada, dado que se limita ao entorno da frequência de corte. Por exemplo, em um projeto de controle, basta que as frequências de trabalho esteja fora desta região entorno da frequência de corte, possibilitando assim o usos do modelo. Para a defasagem de fase do circuito e do modelo presente na Figura 26 B) pode-se fazer as mesma afirmações, para frequências abaixo de 20 Hz e acima de 200 Hz a fase do circuito e do modelo são próximas, porém na frequência de corte de 35 Hz a munda de fase do modelo é mais acentuada, enquanto no circuito e mudança de fase se dá de forma mais gradual.

Figura 26 – Diagrama de Bode obtido para o circuito e o modelo da Fonte Δ .



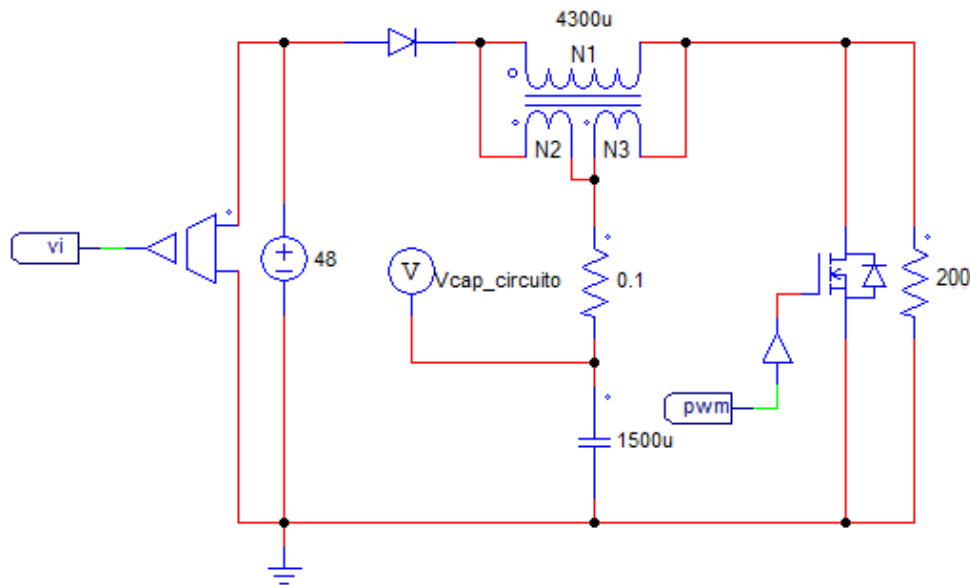
Fonte: do autor.

4.3 Resposta em malha aberta

A segunda simulação validou a Fonte Δ através da comparação da resposta em malha aberta do circuito e do modelo matemático. Para a simulação foram considerados os mesmos valores da Tabela 2. A Figura 27 apresenta o circuito utilizado no *software* de

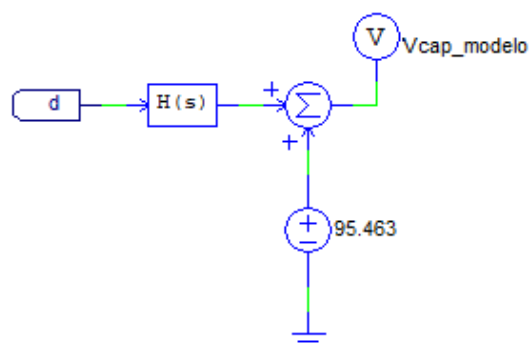
simulação para obter a resposta ao degrau em malha aberta. Na Figura 28 é apresentado o esquema do modelo matemático utilizado para a simulação. Neste esquema o bloco $H(s)$ contém a função de transferência do modelo como fora deduzida na equação (129) da seção anterior e o valor de ajuste de deslocamento da equação 107 do capítulo 3 anterior.

Figura 27 – Circuito da Fonte Δ para simulação em malha aberta.



Fonte: do autor.

Figura 28 – Modelo da Fonte Δ para simulação em malha aberta.

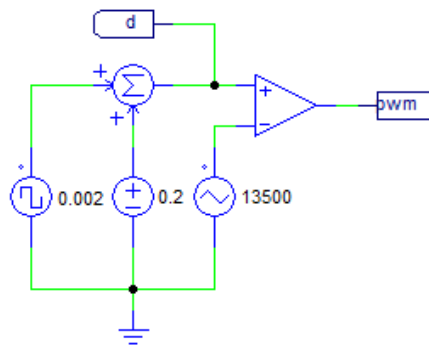


Fonte: do autor.

A Figura 29 apresenta o circuito utilizado na simulação para gerar o degrau no PWM. Escolheu-se um degrau de ± 0.002 de razão cíclica, que equivale a $\pm 1\%$ do valor do ponto de operação do conversor. Este degrau se alterna em um intervalo periódico de 0.1 s na simulação.

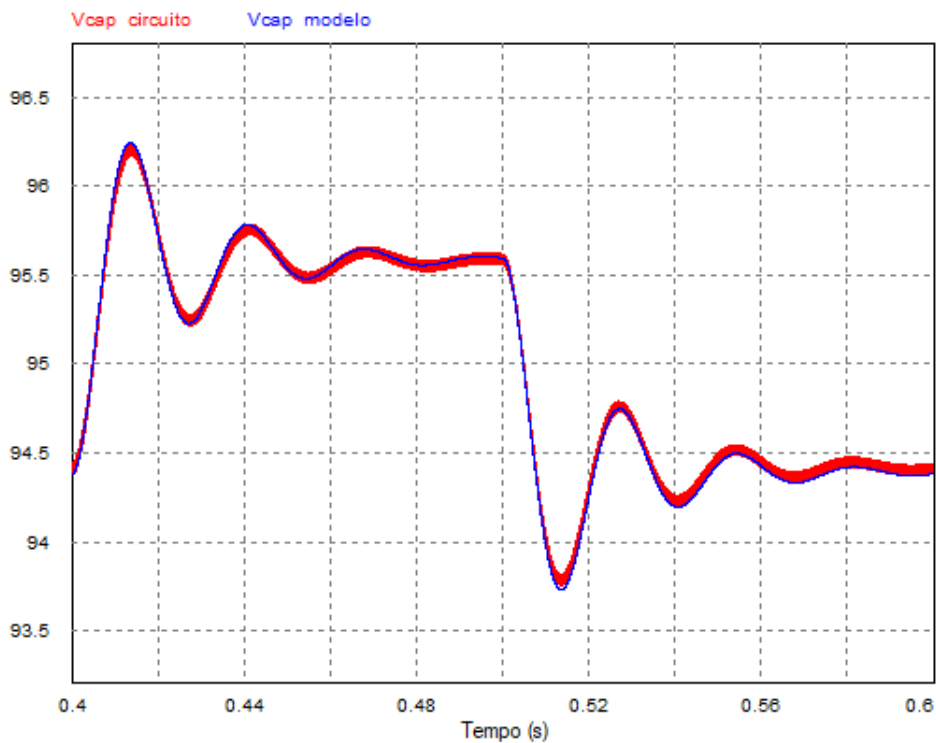
O resultado da simulação é apresentado na Figura 30. Como se pode observar o degrau de $\pm 1\%$ criou uma oscilação no sistema na ordem de 1 V. Também se pode observa, na Figura 30 que as duas respostas, do circuito na cor vermelho e do modelo matemático na cor azul, estão sobrepostas, isso indica que os dois sistema possuem a mesma resposta, e portanto, co-valida o modelo.

Figura 29 – Circuito de degrau no PWM para a simulação.



Fonte: do autor.

Figura 30 – Resposta do circuito e do modelo para degrau em malha aberta.

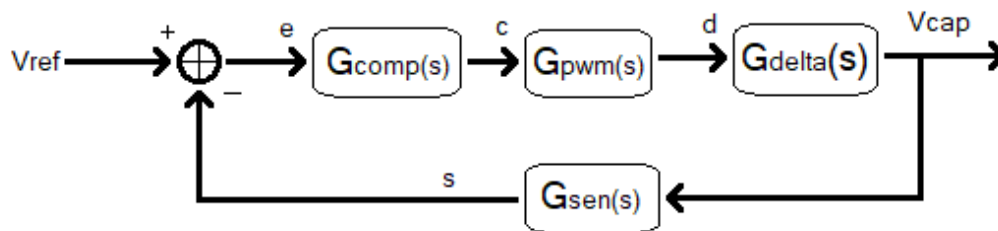


Fonte: do autor.

4.4 Projeto de controle aplicado na modelagem

Na terceira simulação para validação da Fonte Δ se efetua o projeto de um controle em malha fechada, tendo como ponto de partida o modelo desenvolvido para projetar o compensador. Para o projeto do controle usa-se o digrama de blocos da Figura 31, que apresenta as funções necessárias para a construção do controle e o fluxo dos sinais, que são: A função de planta $G_{delta}(s)$, que no caso é a função de transferência da Fonte Δ da equação (129), a função de transferência do gerador PWM $G_{PWM}(s)$ que é um ganho unitário seguindo o modelo obtido no capítulo 3, a função de transferência do sensor $G_{sen}(s)$ que é uma atenuação de 1/100, e por último a função de transferência do compensador $G_{comp}(s)$ que é projetado para esse controle.

Figura 31 – Diagrama do controle discreto em malha fechada.



Fonte: do autor.

Das 4 funções de transferência a serem obtidas falta apenas a $G_{comp}(s)$ do compensador. Para isso será utilizado o método do Fator K de Vanable (VENABLE, 1983) para se calculá-lo.

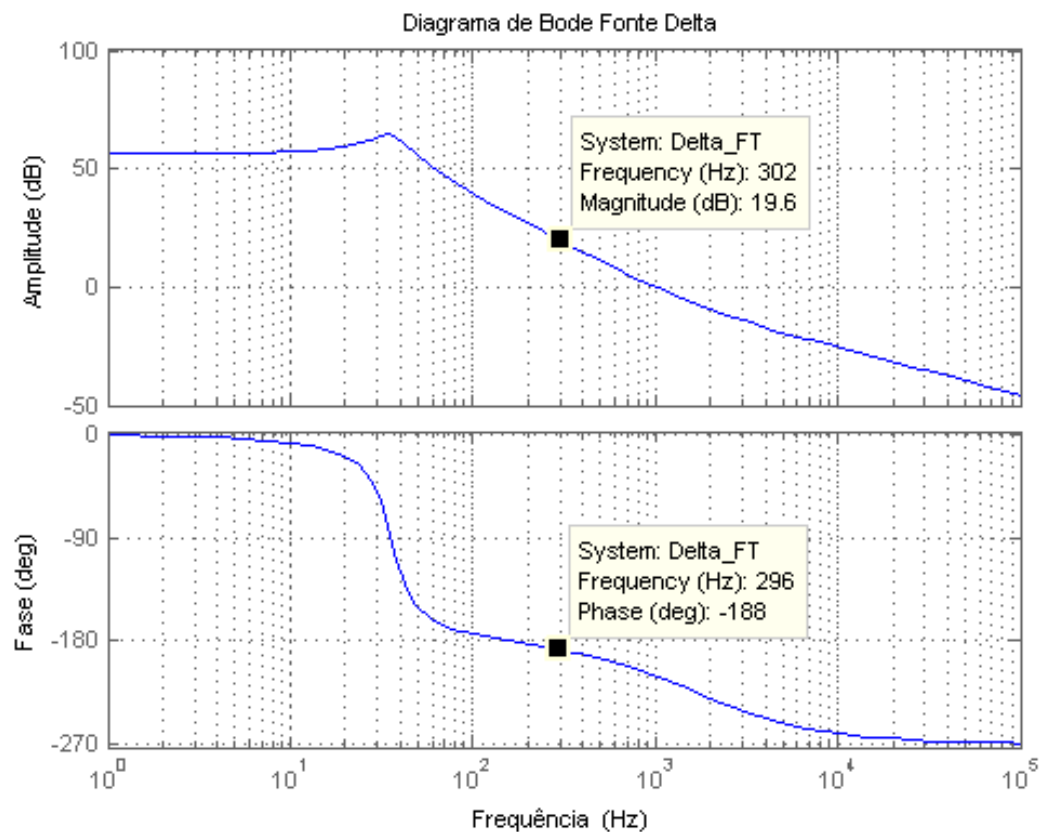
No método do Fator K existe uma sequência de passos a serem seguidos que permitem escolher e dimensionar um dos 3 tipos de compensadores do método.

Primeiro passo se obtém o digrama de bode do conversor, que neste caso está apresentado na Figura 32. No segundo passo se escolhe a frequência de corte desejada, geralmente abaixo de um quinto da frequência de chaveamento do conversor para evitar problemas. A frequência escolhida é de 300 Hz, pois a Fonte Δ é de fase não mínima e essa característica limitou a frequência de controle a esse valor, principalmente devido ao deslocamento de fase muito acentuado em altas frequências. O terceiro passo é escolher a margem de fase desejada entre 30 e 90 graus. No caso se escolheu 60 graus.

O quarto passo é determinar o ganho do compensador de tal forma a se ter ganho unitário na frequência de controle. Observando o Diagrama de Bode da Fonte Δ da Figura 32 se faz necessário um ganho de $-19,6 \text{ dB}$ ($0,104712$) no compensador. O quinto passo é calcular o avanço de fase desejado pela formula (130), α é o avanço de fase, M a margem de fase desejada e P a defasagem de fase do sistema. Para o projeto do compensador se obteve $\alpha = 158$ graus.

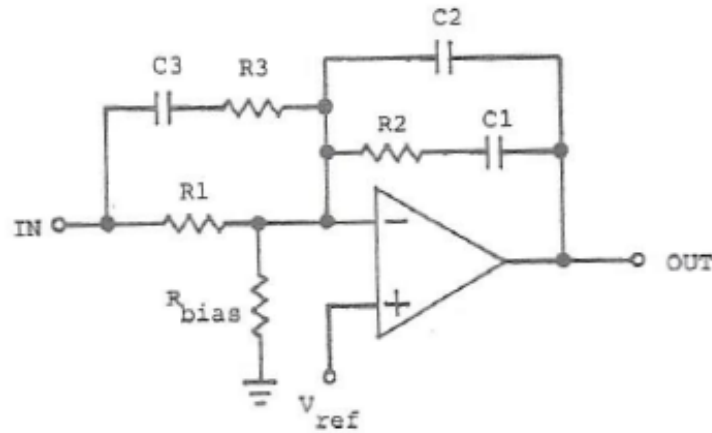
$$\alpha = M - P - 90 \quad (130)$$

Figura 32 – Diagrama de Bode da Fonte Δ .



Fonte: do autor.

O sexto passo é escolher o compensador. Se o avanço de fase do passo anterior for menor que 90 graus usa-se o compensador tipo-2 caso o avanço de fase esteja entre 90 e 180 graus o compensador tipo-3 é o escolhido, apresentado na Figura 33, pois o avanço de fase necessário é de 158 graus. A função de transferência para o tipo 3 é disposta na equação (131).

Figura 33 – Compensador tipo 3.

Fonte: (VENABLE, 1983).

$$a = R_1 \cdot R_2 \cdot R_3 \cdot C_1 \cdot C_2 \cdot C_3$$

$$b = C_1 \cdot C_2 \cdot R_2 + R_1 \cdot R_3 \cdot C_3 \cdot (C_1 + C_2)$$

$$c = R_1 \cdot (C_1 + C_2)$$

$$d = C_1 \cdot C_3 \cdot R_2 \cdot (R_1 + R_3)$$

$$e = C_1 \cdot R_2 + C_3 \cdot (R_1 + R_3)$$

$$G_{Tipo3}(s) = \frac{s^2 \cdot d + s \cdot e + 1}{s^3 \cdot a + s^2 \cdot b + s \cdot c} \quad (131)$$

O sétimo passo é calcular o valor do fator K pela equação (132) e os demais componentes do compensador pelas equações a seguir:

$$K = \left(\operatorname{tg} \left[\frac{\alpha}{4} + \frac{\pi}{4} \right] \right)^2 \quad (132)$$

$$C_2 = \frac{1}{2 \cdot \pi \cdot R_1 \cdot G \cdot f_c} \quad (133)$$

$$C_1 = C_2 \cdot (K - 1) \quad (134)$$

$$R_2 = \frac{\sqrt{K}}{2 \cdot \pi \cdot C_1 \cdot f_c} \quad (135)$$

$$R_3 = \frac{R_1}{K - 1} \quad (136)$$

$$C_3 = \frac{1}{2 \cdot \pi \cdot R_3 \cdot f_c \sqrt{K}} \quad (137)$$

Calcula-se então o fator K e os demais componentes do compensador seguindo as equações de (132) até (137) definindo $R_1 = 10 \text{ k}\Omega$. Os valores estão na Tabela 3.

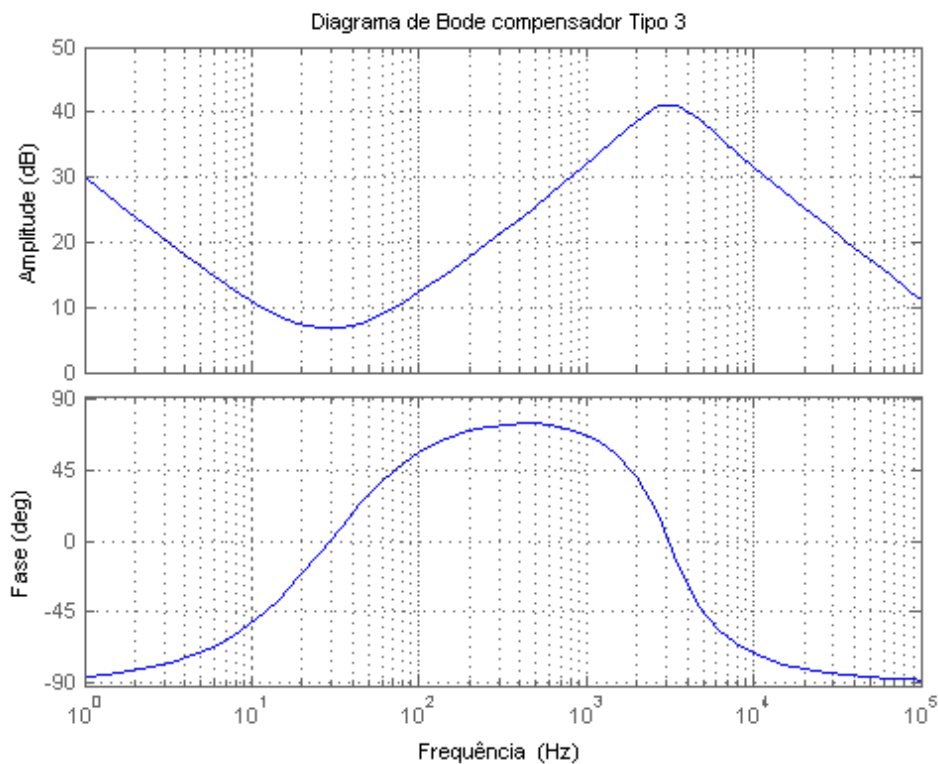
Tabela 3 – Valores dos componentes para o compensador.

Componente	Valor
G	0.104712855
M	60
P	-188
α	158
K	107,8565
f_c	300 Hz
R_1	10 k Ω
R_2	10976,6164 Ω
R_3	93.5835 Ω
C_1	501,9420 nF
C_2	4.6973 nF
C_3	545,8541 nF

Com os dados da Tabela 3 e a equação (131) se obteve a função de transferência da equação (138) para o compensador tipo 3 utilizada para o controle da Fonte Δ .

$$G_{comp}(s) = \frac{s^2 \cdot 3,036 \cdot 10^{-5} + s \cdot 1,102 \cdot 10^{-2} + 1}{s^3 \cdot 1,322 \cdot 10^{-11} + s^2 \cdot 2,588 \cdot 10^{-7} + s \cdot 5,066 \cdot 10^{-3}} \quad (138)$$

Na Figura 34 é exposto o Diagrama de Bode do compensador $G_{comp}(s)$ projetado para o controle.

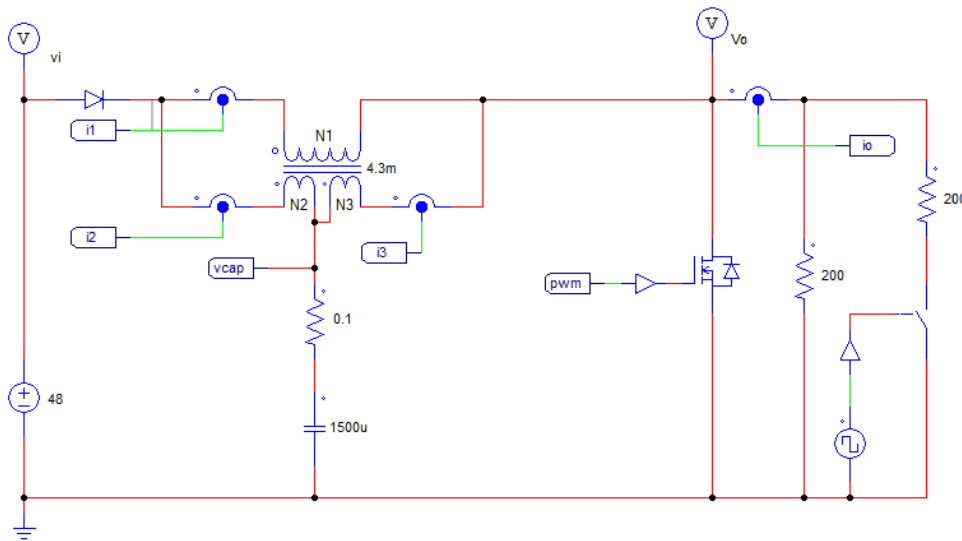
Figura 34 – Diagrama de Bode do compensador tipo 3 projetado.

Fonte: do autor.

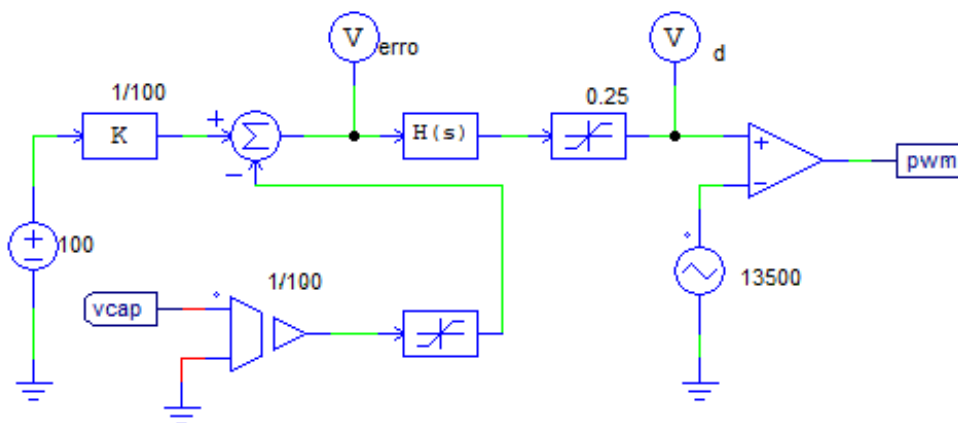
Dispondo de todas as funções de transferência apresentadas na Figura 31 e os parâmetros da Fonte Δ da Tabela 2 se configurou o *software* de simulação.

Na simulação utilizou-se o circuito da Figura 35 para a Fonte Δ seguindo os parâmetros da Tabela 2. Observa-se na Figura 35 que a carga são dois resistores com valor ôhmico igual à 200Ω , para qual uma chave ideal permite coloca-los em paralelo. Esta estrutura é utilizada para gerar os degraus de carga. A entrada e saída de carga é feita em um acionamento periódico de $0.1 s$.

Na Figura 36 é apresentado o circuito utilizado na simulação para fechar a malha de controle. Ele é composto pelo sensor com atenuação de $1/100$ localizado na parte inferior da Figura 36. A tensão de referência e o somador para gerar o valor de erro à esquerda da Figura 36. A função do compensador no domínio de Laplace que está contida no bloco $H(s)$ da Figura 36 e também há um limitador com o limite superior ajustado em 0.25 para impedir que o valor da razão cíclica do controle alcance um valor não desejado. E o modulador PWM composto por um comparador e o sinal triangular de $13500 Hz$, a direita da Figura 36.

Figura 35 – Circuito da Fonte Δ utilizado no *software* de simulação.

Fonte: do autor.

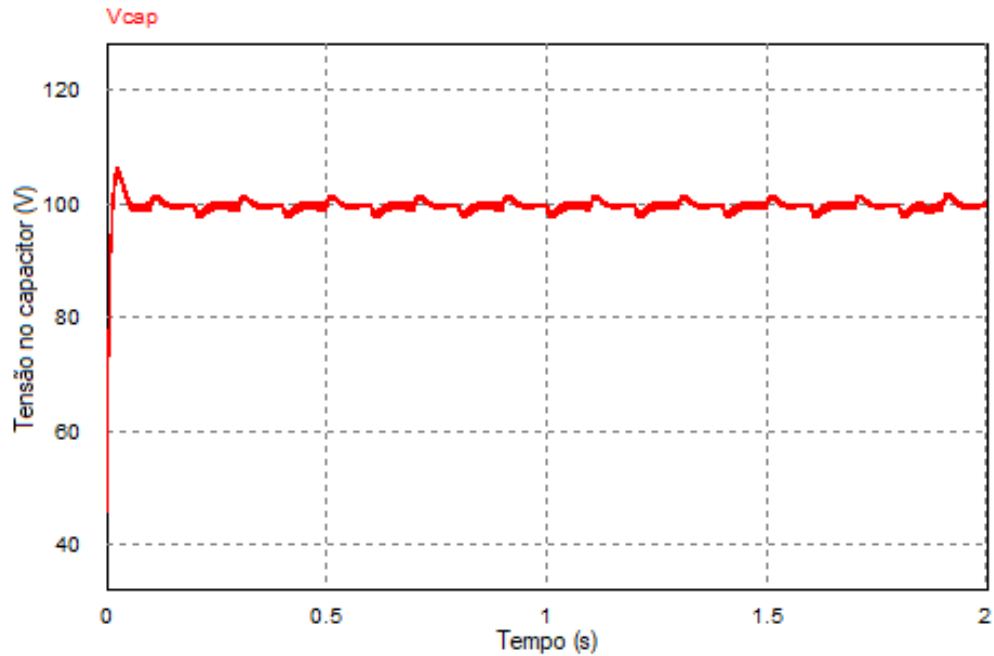
Figura 36 – Controle utilizado no *software* de simulação.

Fonte: do autor.

Da simulação do controle obteve-se as formas de onda das Figuras 37, 38, 39, 40 e 41. A Figura 37 é a tensão do capacitor, e como se pode observar a tensão se manteve entorno dos 100 V como o projetado. É possível observar presença de pequenas ondulações entorno da tensão de 100 V que são resultado do acréscimo e retirada de carga. A Figura 38 é um destaque ampliado da tensão do capacitor, nele é possível observar com mais detalhes os transitórios provocados pelos degraus de carga. Os transitório são ± 2 V com duração de aproximadamente 50 ms, esse elevando tempo de duração dos transitórios é devido a

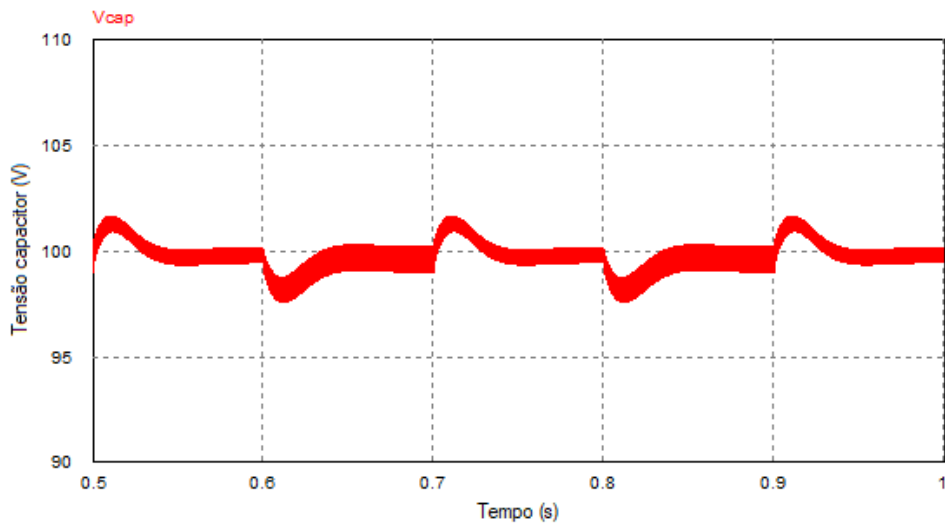
baixa frequência de atuação do controle e pelo elevado valor de $1500 \mu F$ do capacitância do capacitor.

Figura 37 – Tensão do capacitor da Fonte Δ na simulação.



Fonte: do autor.

Figura 38 – Detalhe da tensão do capacitor da Fonte Δ .

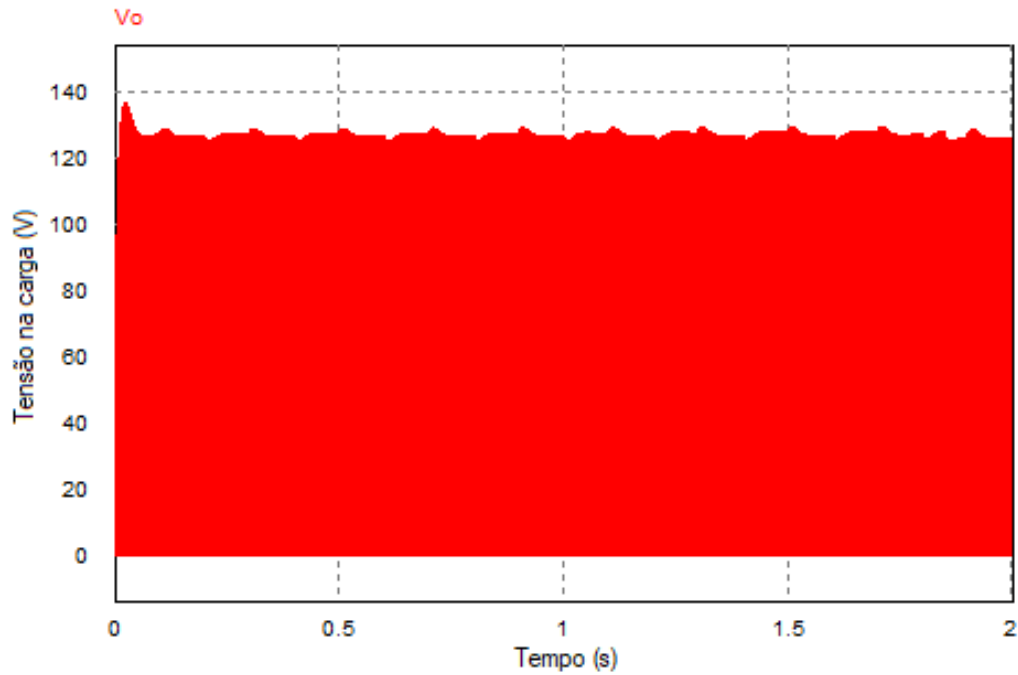


Fonte: do autor.

A Figura 39 é a tensão pulsada sobre a carga R_O . E como se pode observar há um valor de tensão estável de $126 V$ devido ao controle indireto exercido na tensão do capacitor.

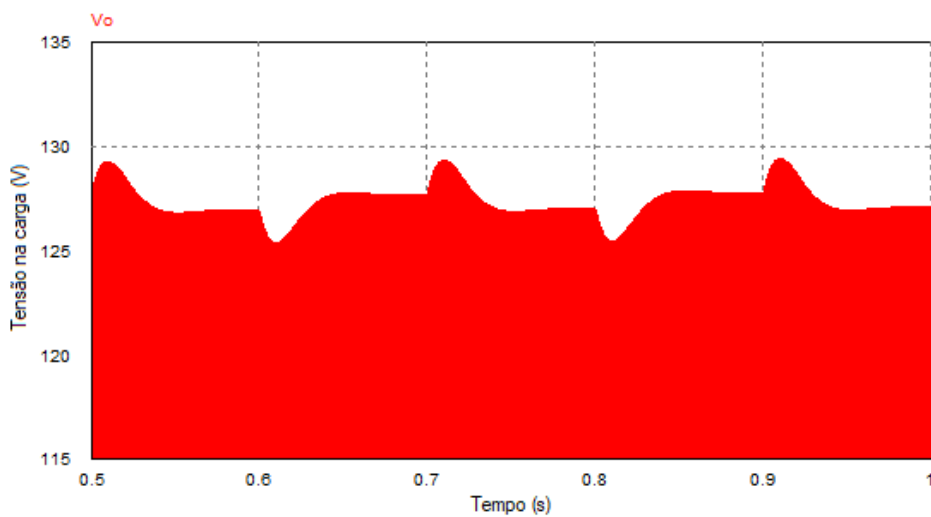
Também é observável pequenas ondulações nos valores da tensão pulsada, provocados pelos degraus de carga. Para observar com mais detalhes os transitórios a Figura 40 é apresentada com um destaque ampliado da tensão pulsa sobre a carga. E é observável que há os mesmos transitórios de $\pm 2 V$ por $50 ms$ da tensão do capacitor.

Figura 39 – Tensão pulsante na carga da Fonte Δ .



Fonte: do autor.

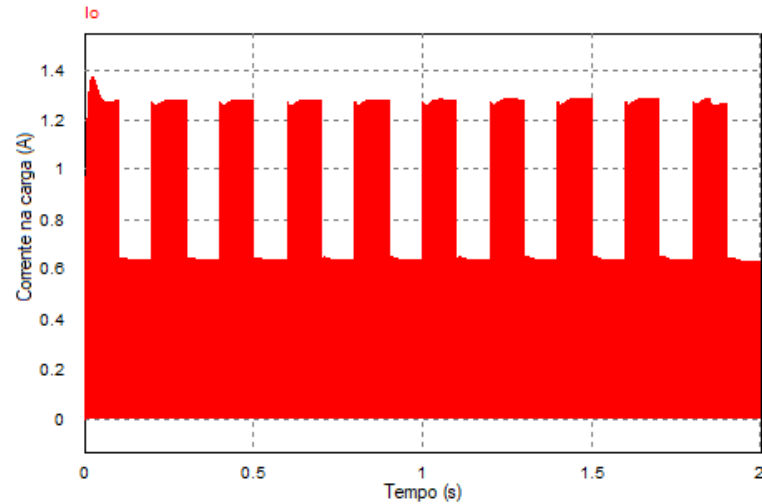
Figura 40 – Detalhe da tensão pulsante na carga da Fonte Δ .



Fonte: do autor.

A Figura 41 apresenta a corrente na carga R_O . Observa-se que a corrente assume os valores de $1,26 A$ ou $0,63 A$ conforme o valor da carga. Também é notam-se pequenos transitórios de coerentes com o valor de tensão na carga.

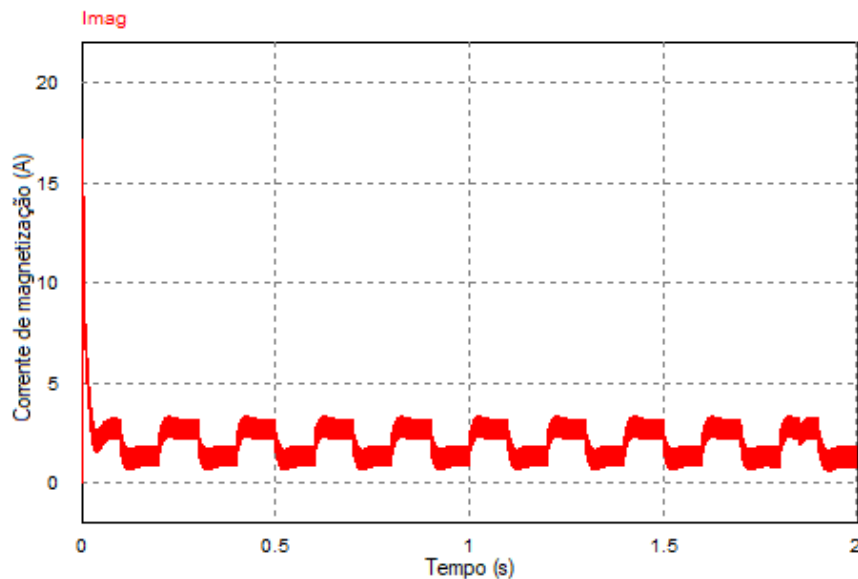
Figura 41 – Corrente na carga da Fonte Δ na simulação.



Fonte: do autor.

A Figura 42 possui a forma de onda da corrente de magnetização, e como se pode observar, sua forma é correspondente aos degraus de carga, oscilando entre os valores de $1,4 A$ e $2,7 A$ como esperado.

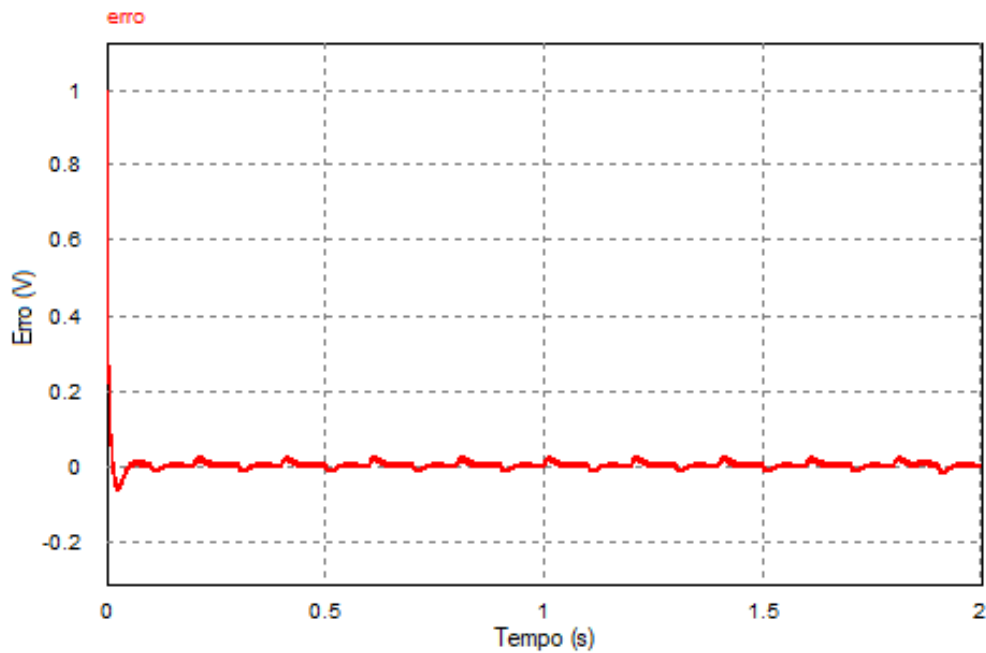
Figura 42 – Corrente de magnetização da Fonte Δ na simulação.



Fonte: do autor.

A Figura 43 apresenta a forma de onda do sinal de erro, gerada pela comparação da referência com o sinal do sensor de tensão do capacitor. Observa-se que a forma de onda é uma oscilação entorno do 0 com a presença dos picos de transitórios provocados pelos degraus de carga.

Figura 43 – Forma de onda do sinal de erro na simulação.



Fonte: do autor.

Como se pode ver em todas as Figuras 37, 38, 39, 40 e 41 o controle projetado comporta-se como projetado, regulando a valor da tensão do capacitor dentro das limitações de fase mínima, impostas pela Fonte Δ de Impedância.

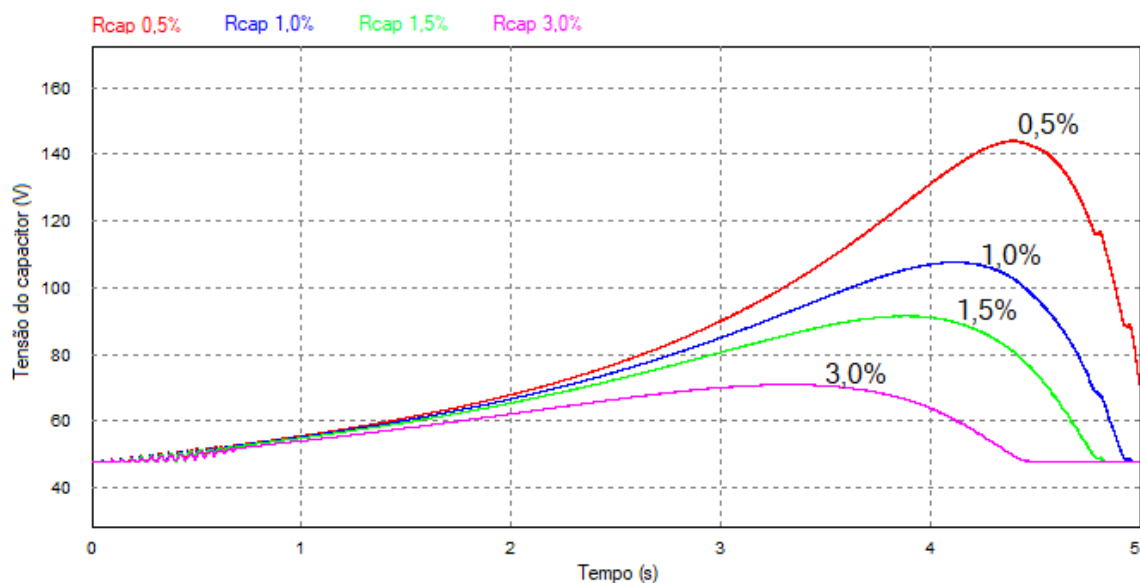
4.5 Efeitos do resistor em série com o capacitor

A terceira simulação é para validar a parte do modelo matemático desenvolvido no capítulo 3 referente aos efeitos do resistor em série do capacitor sobre o valor médio da tensão do capacitor. Para realizar essa validação a simulação consiste em efetuar uma varredura no valor da razão cíclica da Fonte Δ com diferentes combinações de valores de resistência em série do capacitor e avaliar a curva de tensão média do capacitor obtida.

Para a simulação são utilizados os mesmos parâmetros da Tabela 2 no circuito da Figura 35 porém com apenas um resistor de 200Ω como sendo a carga R_O . Para o resistor

em série com o capacitor seguiu-se a teoria desenvolvida na equação (107) da tensão média do capacitor e 4 valores significativos de resistência R_{cap} foram escolhidos para a simulação: 1Ω (0,5%), 2Ω (1,0%), 3Ω (1,5%) e 6Ω (3,0%). Destes 4 valores de R_{cap} obtiveram-se as curvas apresentadas na Figura 44, onde em cada curva a varredura do valor da razão cíclica ocorreu entre 0 e 0,33 em um intervalo de 5 s. As curvas correspondentes as percentagens estão indicadas na própria Figura 44.

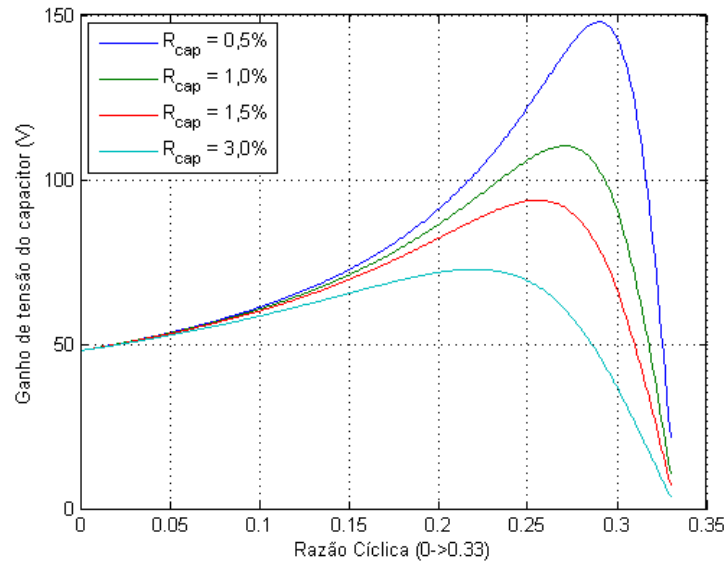
Figura 44 – Ganho de tensão média do capacitor para a varredura de razão cíclica.



Fonte: do autor.

Para o parâmetro de comparação com o modelo os mesmos valores da simulação foram alocados na equação (107) do modelo e plotou-se o gráfico da Figura 45.

Comparando os dados teóricos da Figura 45 com os dados simulados da Figura 44 observa-se que os gráficos possuem a mesma forma de curva, indicando que o modelo está de acordo com o simulado. Das quatro curvas das Figuras 45 e 44 coleta-se os valores de pico teórico e simulado presentes na Tabela 4, na qual é possível observar que os valores simulados estão muito próximos dos teóricos validando o modelo, a pequena diferença entre eles pode ser atribuída aos pequenos valores dos componentes parasitas do indutor acoplado que não são incluídos no modelo. Os valores da razão cíclica para qual ocorre o pico teórico e simulado também são os mesmos nos dois casos, $d = 0,29$ (0,5%), $d = 0,27$ (1,0%), $d = 0,25$ (1,5%) e $d = 0,22$ (3,0%).

Figura 45 – Tensão média do capacitor para a varredura de razão cíclica teórico.

Fonte: do autor.

Tabela 4 – Máxima tensão do capacitor teórico versus simulado.

Porcentagem de R_{cap}/R_O	Teórico	Simulado
0,5%	147,9 V	144,2 V
1,0%	110,2 V	107,7 V
1,5%	93,7 V	91,5 V
3,0%	72,7 V	71,0 V

4.6 Conclusões do capítulo

Neste capítulo se abordou a validação do modelo matemático obtido no capítulo 3 através da ferramenta de simulação. Ao todo foram apresentadas 4 simulações, nas quais os resultados são positivos, indicando que o modelo corresponde ao funcionamento do circuito.

Na primeira validação se comparou a resposta em frequência do modelo e do circuito, sendo que desta simulação na maior parte das frequências houve correspondência entre ambos, porém na frequência de corte o modelo apresenta uma ressonância que no circuito aparece de forma amortecida. Essa pequena divergência entre modelo e circuito possui sua causa desconhecida, podendo advir de uma limitação do *software* de simulação, de um amortecimento provocado pelo resistor de carga ou indutor que não foi modelado. Ou talvez da opção de modelar o sistema utilizando apenas a corrente de magnetização ao

invés das 3 correntes que circulam pelo indutor acoplado, cabendo assim mais estudos em outros trabalhos. No entanto o modelo obtido é funcional desde que se evite trabalhar na frequência de corte.

Na segunda simulação as respostas em malha aberta do circuito e do modelo matemático foram as mesmas, o que implica que a modelagem desenvolvida está correta.

A terceira simulação, apresenta o sistema em malha fechada, onde se verifica que o controle se comportou como o desejado e assim o modelo da planta, utilizado para o projeto do compensador é satisfatório.

A quarta simulação é a validação dos efeitos da resistência em série ao capacitor. A modelagem do capítulo 3 indicava que um valor percentualmente pequeno da resistência série do capacitor em relação a carga, causaria uma limitação da tensão média do capacitor perceptível, e com uma curva característica para uma varredura na razão cíclica. Se obteve uma correspondência quase exata na simulação com a teoria, indicando assim que o modelo dos efeitos da resistência série do capacitor sobre a tensão média do capacitor está correta.

No próximo capítulo é apresentado a validação do modelo através da coleta de dados experimentais de um protótipo.

5 RESULTADOS EXPERIMENTAIS

Neste capítulo são apresentados os resultados experimentais de validação do modelo matemático, obtidos através da construção de um protótipo. Os testes realizados são a coleta e avaliação da resposta do protótipo com degraus de carga e os efeitos do resistor em série com o capacitor sobre o valor da tensão média do capacitor da Fonte Δ de Impedância.

5.1 Dimensionamento e construção do protótipo

Os parâmetros para a construção e projeto do protótipo são os mesmo definidos no capítulo 4 anterior, sendo apresentados neste capítulo o projeto e outros valores relacionados a implementação física. A tensão de entrada, o valor da indutância de magnetização do indutor acoplado, o valor da capacitância do capacitor, a frequência de chaveamento, o valor padrão da carga R_O de 200Ω e 100Ω e a razão cíclica são os mesmos valores utilizados no capítulo anterior. Os outros valores da Tabela 5, referentes aos parâmetros aferidos no protótipo, são designados neste capítulo.

No projeto do capacitor se optou pela implementação dos $1,5 mF$ pela associação em paralelo de 3 capacitores eletrolíticos de $470 \mu F$ por $400 V$. Associar em paralelo capacitores diminui a resistência série equivalente, que é um fator relevante.

Para a escolha dos interruptores se levou em conta as formas de onda e as equações de funcionamento da Fonte Δ disponíveis no capítulo 2. Na escolha do diodo se optou pelo $BY329-800$ que possui a tensão de bloqueio reversa de $800 V$ e uma corrente de condução de $8 A$, sendo um diodo rápido com encapsulamento TO220AC. Destas características a mais importante é a tensão de bloqueio, que é dimensionada pela equação (18) do capítulo 2. Para os parâmetros da Tabela 5 se obtém o valor de $240 V$ de tensão reversão aplicado ao diodo. O cálculo deste valor está apresentado na equação (139), porém o valor super dimensionado do diodo escolhido é preferível, pois o circuito prático pode possuir ressonâncias ou pulsos gerados por indutâncias parasitas que atinjam alto valor de tensão reversa e também se deve levar em conta que a tensão reversa possui uma

variação considerável para pequenas alterações da razão cíclica. Também se optou pelo *BY329 – 800* devido ser um diodo rápido no encapsulamento *TO220AC*, características essas que permitem lidar com a dissipação de calor de forma simples.

$$V_{diodo} = \frac{V_i \cdot N2}{N3 - N1 \cdot d} = \frac{48 \cdot 52}{26 - 78 \cdot 0.2} = 240V \quad (139)$$

Tabela 5 – Valores dos componentes do protótipo

Variável	Função	Valor
V_i	Tensão de entrada	48 V
C_{cap}	Capacitância	1410 μF ($3 \times 470 \mu F$)
L_{mag}	Indutância de magnetização	4.316 mH
L_1	Ind. enrolamento 1	4,316 mH
L_2	Ind. enrolamento 2	1919,2 μH
L_3	Ind. enrolamento 3	480,9 μH
L_{d1}	Ind. de dispersão enr. 1	8,00 μH
L_{d2}	Ind. de dispersão enr. 2	3,85 μH
L_{d3}	Ind. de dispersão enr. 3	1,69 μH
N1	Número de espiras enr. 1	78
N2	Número de espiras enr. 2	52
N3	Número de espiras enr. 3	26
R_o	Resistência de carga	100,7 Ω / 202,0 Ω / 301,1 Ω / 604 Ω
R_1	Resistência do enr. 1	0.75 Ω
R_2	Resistência do enr. 2.	0.18 Ω
R_3	Resistência do enr. 3.	0.18 Ω
R_{cap}	Res. em série capacitor.	0.08 Ω
d	Razão cíclica	0.2
f	Frequência de chaveamento	13.5 kHz
-	Transistor (MOSFET)	(2SK725)
-	Diodo	(BY329 – 800)

Para o transistor se escolheu o MOSFET *2SK725*, que possui uma tensão máxima de *Drain* a *Source* de 500 V e uma corrente de condução máxima de 15 A, com uma resistência de condução de 0,28 Ω e um encapsulamento *TO-3P*. Para o projeto, a tensão que o MOSFET será submetido é a mesma aplicado na carga, portando é possível utilizar a equação (12) para obter esse valor tensão como o apresentado na equação (140), considerando os parâmetros da Tabela 5. O valor super dimensionado da tensão V_{DS} do MOSFET *2SK725* é preferível para evitar possíveis falhas decorrentes de pulsos de alto valor de tensão advindos de possíveis ressonâncias de indutâncias de dispersão do circuito. Em termos de corrente, o transistor será submetido a mesma corrente de descarga do capacitor, descrita pela equação (36) do capítulo 2. Para os parâmetros da Tabela 5

a equação (141) apresenta o valor de corrente que o transistor será submetido, estando o MOSFET escolhido dentro do valor estipulado pela equação (141)

$$V_{mosfet} = \frac{V_i}{1 - \frac{N1}{N3} \cdot d} = \frac{48}{1 - \frac{78}{26} \cdot 0.2} = 120V \quad (140)$$

$$I_{mosfet} = \frac{N1}{N3} \cdot (1 - d) \cdot I_{in}(NST) = \frac{78}{26} \cdot (1 - 0.2) \cdot 4.2 = 10A \quad (141)$$

Para o acionamento do MOSFET se implementou um *driver* construído com o circuito integrado HCPL3120, que é um *optodriver*, capaz de acionar um MOSFET ou IGBT operando com uma alimentação entre 15 V e 30 V, possui uma corrente de saída de até 2 A e oferece um isolamento óptico através de um LED interno ao CI. O esquema do projeto do *driver* é apresentado na Figura 65 disponível no Anexo 6.2. Os valores dos resistores e capacitores presentes no esquema foram obtidos com a ajuda de equações disponíveis no *datasheet* do HCPL3120.

Como controlador digital de sinais, modelo TMS320F28335 não possui corrente de saída suficiente para acionar o LED interno do CI HCPL3120, construí-se um *buffer* de sinal entre o *driver* e o controlador. A Figura 66 do Anexo 6.2 apresenta o esquema do *buffer* que utiliza o CI 74HC00. Os valores dos capacitores, resistores e demais componentes foram escolhidos para suprir as necessidades do circuito.

Para a implementação do indutor acoplado houve a necessidade de confeccioná-lo de forma artesanal para atender as demandas de projeto. É desejável que o indutor acoplado possua um valor de indutância de magnetização igual a 4,3 mH e uma proporção de espiras de $N1 = 3 \times N3$ e $N2 = 2 \times N3$. Suas indutâncias de dispersão e resistências dos enrolamentos devem possuir valores os mais baixos possível. Para essa implementação se optou por utilizar núcleos no formato EE e a corrente de magnetização para o dimensionamento, pois como é definido na equação (74), a corrente I_{mag} é a soma das contribuições de todas as correntes do indutor acoplado para o fluxo de magnetização, ponderadas pelo número de espiras correspondente ao seu enrolamento. Para a construção do indutor inicialmente se calcula a energia armazenada pelo núcleo pela equação (142), para qual L é a indutância do indutor, no caso 4,3 mH e I_{pico} a maior valor corrente que circula o indutor, para qual se escolheu a corrente de 5,2 A como sendo o pior caso.

$$E = 0,5 \cdot L \cdot I_{pico}^2 = 0,5 \cdot 4,3 \cdot 10^{-3} \cdot 5,2^2 = 58,136mJ \quad (142)$$

Obtida a energia armazenada no núcleo, calculou-se A_P , que é o produto das áreas efetiva do núcleo, que é necessário para projeto. Essa variável A_P é relacionada a quantidade de energia que um núcleo pode armazenar pela equação (143). Se levou em conta para a obtenção do valor A_P da equação (143) as constantes do tipo de núcleo usado K_u e K_j , e a densidade fluxo magnético B_{max} possível para o núcleo utilizado.

$$A_P = \left(\frac{E \cdot 2 \cdot 10^4}{K_u \cdot K_j \cdot B_{max}} \right)^z = \left(\frac{58,136 \cdot 10^{-3} \cdot 2 \cdot 10^4}{0,4 \cdot 397,55 \cdot 0,27} \right)^{1,1364} = 42.4641 \text{ cm}^4 \quad (143)$$

Do valor de A_P obtido se escolheu no catálogo da fabricante THORNTON Eletrônica Ltda o núcleo adequado. O escolhido foi o núcleo NEE-65/33/52, que possui $L_e = 147 \cdot 10^{-3} \text{ m}$ e $A_e = 1057,79 \cdot 10^{-6} \text{ m}$. Com as informações do núcleo se calculou o fator de indutância A_l pela equação (144) e também o entreferro I_g para a confecção do indutor na equação (145). Na qual μ_o é a constante de permeabilidade do fluxo magnético no vácuo.

$$A_l = \frac{A_e^2 \cdot B_{max}^2}{2 \cdot E} = \frac{(1057,79 \cdot 10^{-6})^2 \cdot 0,27^2}{2 \cdot 58,136 \cdot 10^{-3}} = 701,54 \text{ nH} \quad (144)$$

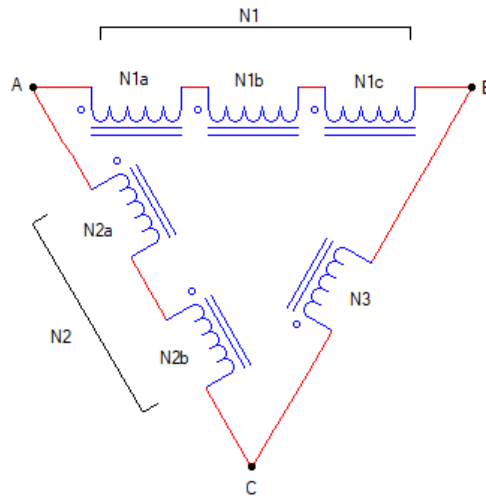
$$I_g = \frac{\mu_o \cdot A_e}{A_l} = \frac{4 \cdot \pi \cdot 10^{-7} \cdot 1057,79 \cdot 10^{-6}}{701,54 \cdot 10^{-9}} = 0,0019 \text{ m} \quad (145)$$

Determinado o núcleo passa-se ao cálculo dos enrolamentos do indutor acoplado. Pela equação (146) se determina o número de espiras do enrolamentos $N1 = 78$ e pela proporção desejada os outros dois enrolamentos também, $N2 = 52$ e $N3 = 26$.

$$N = \sqrt{\frac{L}{A_l}} = \sqrt{\frac{4,3 \cdot 10^{-3}}{701,54 \cdot 10^{-9}}} = 78,29 \quad (146)$$

O indutor acoplado é composto do uso de um único cabo transado composto por 6 fios AWG19. Este cabo é enrolado com 26 voltas no núcleo escolhido, obtendo-se 6 enrolamentos de 26 voltas, interligados como na Figura 46, sendo 3 enrolamentos ligados em série para formar o enrolamento $N1$, 2 enrolamentos ligados em série para formar o enrolamento $N2$ e o último enrolamento o $N3$. Ao se interligar os enrolamentos desta forma se garante a proporção de espiras adequado, ao projeto e também, por dividirem o mesmo cabo estão fortemente acoplados obtendo um baixíssimo valor de indutância de dispersão, como é exposto na Tabela 5.

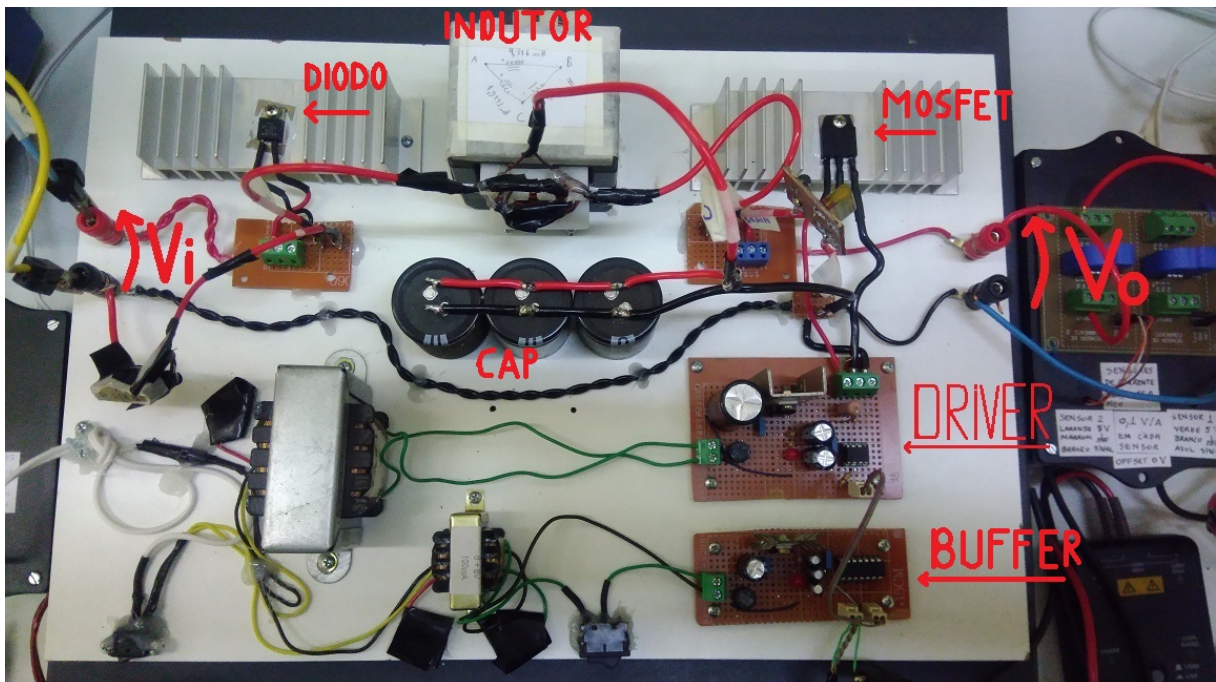
Figura 46 – Esquema dos enrolamentos do indutor acoplado.



Fonte: do autor.

A Figura 47 apresenta a imagem do protótipo construído, onde o diodo da Fonte Δ se encontra no canto superior esquerdo, o MOSFET no canto superior direito, o indutor acoplado no canto superior, os capacitores ao centro e o *driver* com o *buffer* na parte inferior.

Figura 47 – Foto do protótipo.



Fonte: do autor.

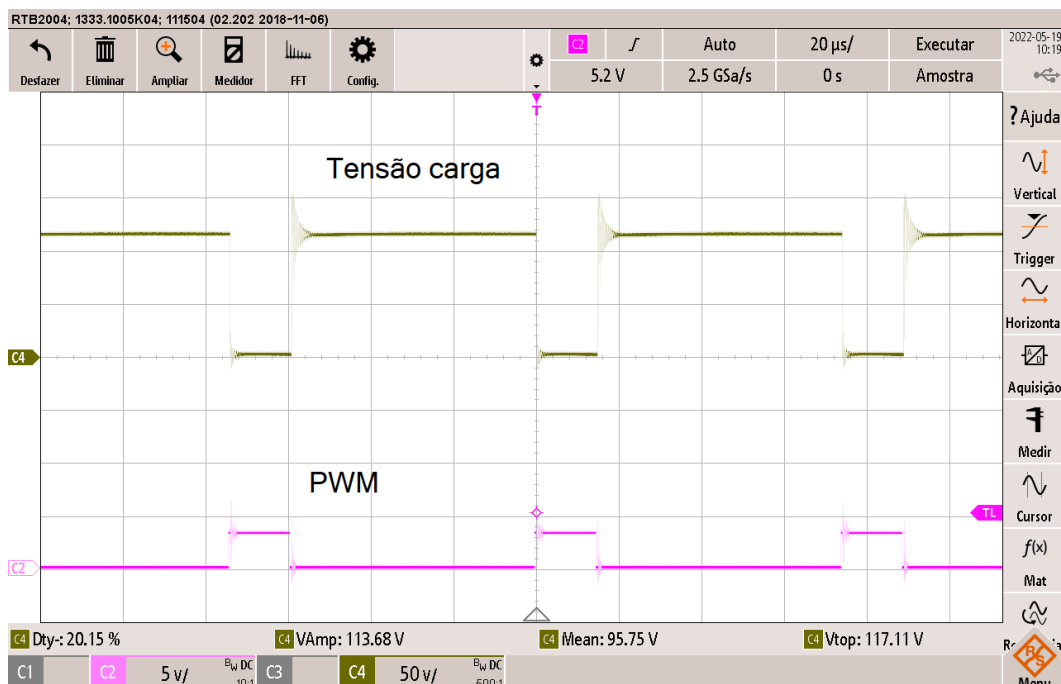
5.2 Resultados experimentais em malha aberta

Inicialmente são apresentadas as principais formas de onda do funcionamento do protótipo em malha aberta. Deste modo, verifica-se que o mesmo está operando de forma adequada, de acordo como especificado.

As Figuras 48, 49, 50, 51 e 52 são imagens da tela do osciloscópio e apresenta as formas de onda obtidas. Todas estas Figuras 48, 49, 50, 51 e 52 possuem a forma de onda do sinal PWM gerado pelo controlador no canal C2 (rosa) como referência.

Na Figura 48 há a forma de onda da tensão aplicado a carga R_O , como o desejado ela apresenta a forma pulsada. Durante a condução do MOSFET a carga possui tensão zero, e durante o bloqueio do MOSFET tem-se na carga a tensão de 120 V. Observa-se que existe um pulso de oscilação oriunda da indutância de dispersão presente no circuito que será abordado mais afrente. Na Figura 49 é apresentado a forma de onda da tensão aplicada no ânodo do diodo, que possui o aspecto de um sinal pulsado, para qual durante a condução do diodo e tensão do ânodo é de 48 V e durante o bloqueio do diodo a tensão é de 290 V. Também se observa um pulso de oscilação provocado pela indutância de dispersão durante a entrada do bloqueio do diodo.

Figura 48 – Forma de onda da tensão na carga do protótipo.



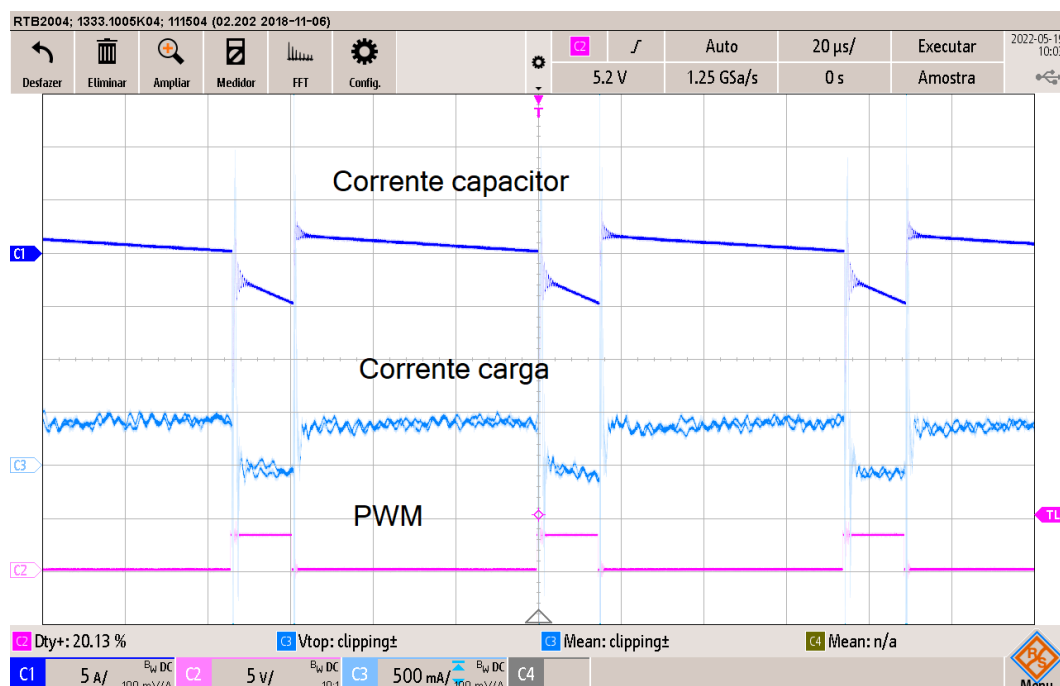
Fonte: do autor.

Figura 49 – Forma de onda da tensão sobre o ânodo do diodo do protótipo.



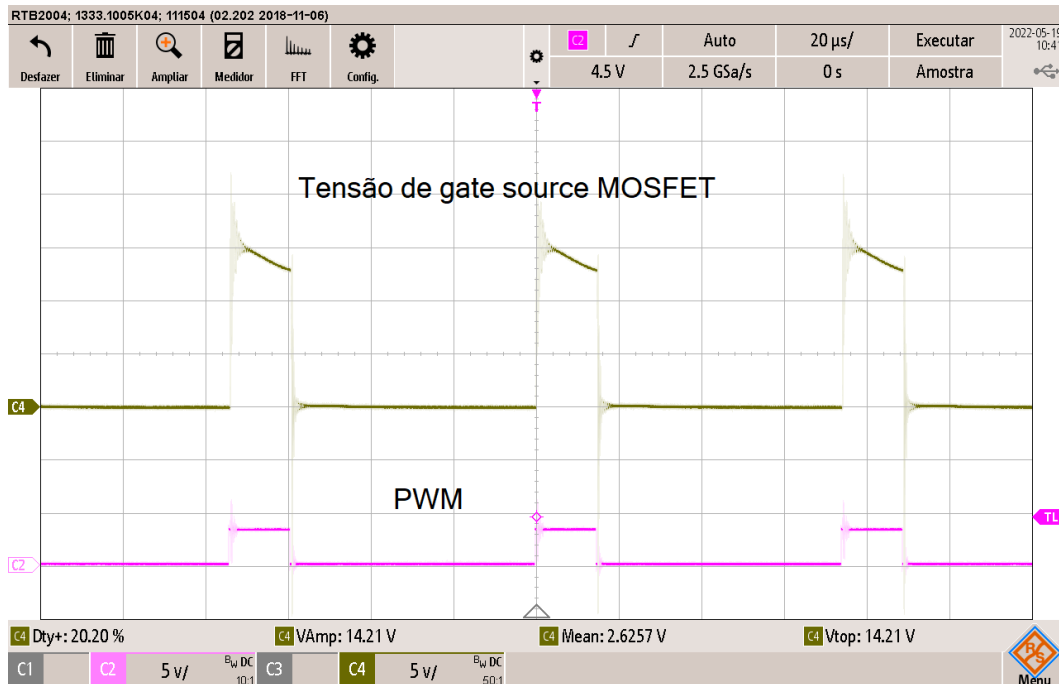
Fonte: do autor.

Figura 50 – Forma de onda da corrente do capacitor e da carga do protótipo.



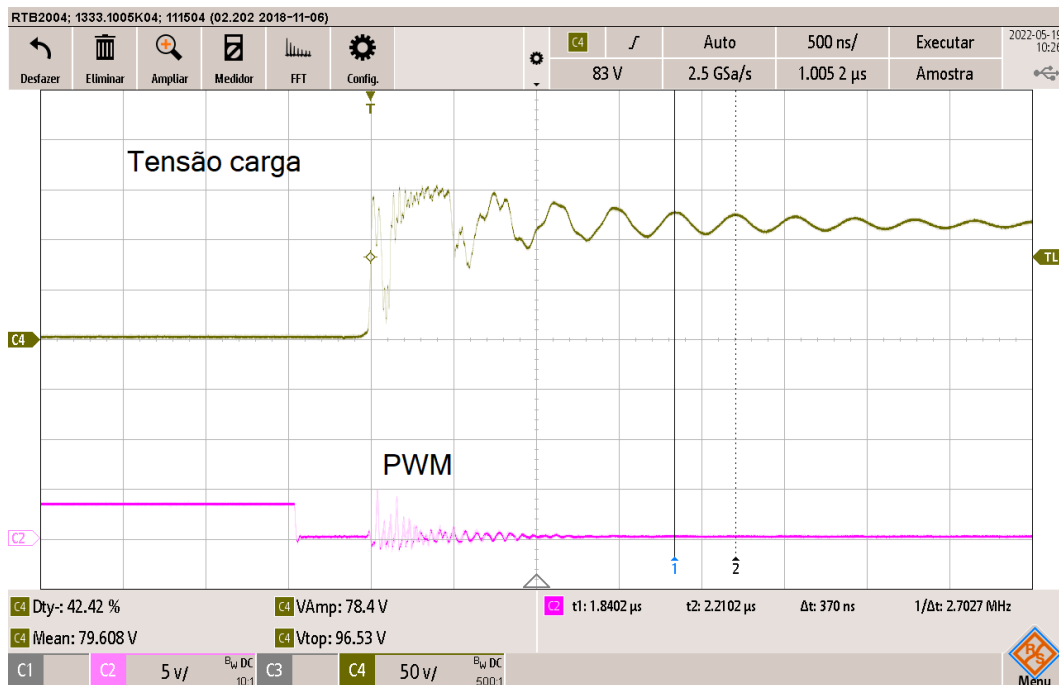
Fonte: do autor.

Figura 51 – Forma de onda da tensão de *gate source* do MOSFET do protótipo.



Fonte: do autor.

Figura 52 – Forma de onda da ressonância presente no chaveamento.



Fonte: do autor.

Na Figura 50 são apresentadas as formas de onda das correntes na carga, sinal C3 (azul claro), e a corrente do capacitor, sinal C1 (azul escuro). Ambas correntes estão com

a forma prevista na teoria exposta no capítulo 2. A corrente na carga é pulsada e segue a forma da tensão aplicada, já a corrente no capacitor é alternada, com um pico de alto valor na descarga do capacitor, Também nota-se que a corrente do capacitor possui os dois pulsos de ressonâncias presentes no protótipo.

A Figura 51 apresenta a forma de onda da tensão aplica no *gate source* do MOSFET, canal C4 (marrom). A forma de onda obtida está dentro do esperado, existe a presença dos efeitos das ressonância do circuito, mas durante aquisição deste sinal não se observou que essa ressonância prejudique o acionamento do MOSFET.

Em todas essas Figuras 48, 49, 50 e 51 existe a presença de pulso de ressonância do circuito. Para avaliar melhor esses pulsos de ressonância a Figura 52 apresenta no canal C4 (marrom) a forma de onda da tensão na carga do protótipo. Aferiu-se que a ressonância possui uma frequência de aproximadamente $2,7 \text{ MHz}$.

Para que exista uma ressonância é necessário a presença de um par composto por um capacitor e um indutor, com energia armazenada para que oscilem. No indutor acoplado existem pequenas indutâncias de dispersão na ordem de micro Henrys, que são carregadas durante o período de condução do MOSFET. Ao se a bloquear o MOSFET a corrente circulante pela indutância de dispersão tende a descarregar-se sobre a carga, porém no MOSFET existe uma pequena capacitância parasita entre *drain source* que entra em ressonância com o indutância de dispersão.

Para obter a frequência que oscila uma ressonância composta por um capacitor e indutor se utiliza a equação (147). Segundo o *datasheet* do MOSFET 2SK725 sua capacitância de *drain source* varia de 2 nF a 4 nF e os dados coletados do indutor acoplado indicam que a indutância de dispersão equivalente deve ficar entre 1 uH a 8 uH . Com os valores de capacitância e indutância, pode-se calcular o intervalo de frequência possíveis de ressonância, através da equação (148). Pelos valores obtidos é plausível atribuir que a ressonância do protótipo vem do par, capacitância parasita do MOSFET e da indutância de dispersão do indutor acoplado. No caso da ressonância presente no ânodo do diodo, pode-se especular que a ressonância vem da capacitância parasita do diodo junto a indutância de dispersão do indutor acoplado.

$$f_{\text{ressonância}} = \frac{1}{2 \cdot \pi \cdot \sqrt{C \cdot L}} \quad (147)$$

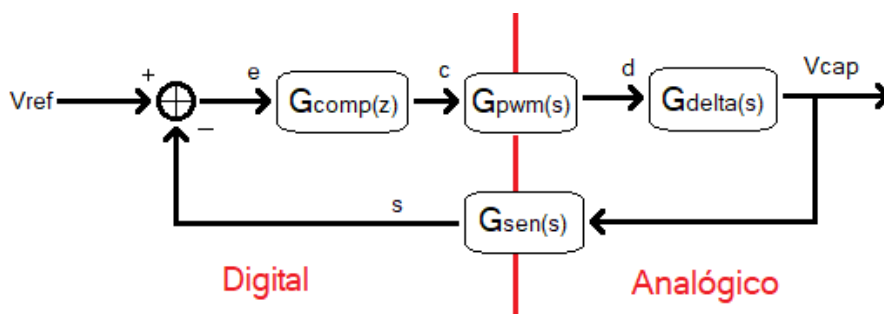
$$\frac{1}{2 \cdot \pi \cdot \sqrt{4 \cdot 10^{-9} \cdot 8 \cdot 10^{-6}}} = 3,55 \cdot 10^6 < f_{\text{ressonância}} < 0,88 \cdot 10^6 = \frac{1}{2 \cdot \pi \cdot \sqrt{2 \cdot 10^{-9} \cdot 1 \cdot 10^{-6}}} \quad (148)$$

A presença de ressonância na Fonte Δ já é discutida no artigo de Hakemi (HAKEMI; SANATKAR-CHAYJANI; MONFARED, 2017) que propôs a topologia. O problema da ressonância gerada pela indutância de dispersão é uma das causas para qual se deseja construir indutores acoplados com o menor valor possível de indutância de dispersão para a Fonte Δ , e também para todas as outras fonte de impedância que também possuem indutores acoplados. No caso pratico do protótipo construído se adicionou um circuito *snubber* para atenuar os valores de tensão de pico atingidos pelos pulsos de ressonância.

5.3 Resultados experimentais em malha fechada

A Figura 53 apresenta o diagrama de blocos do sistema de controle em malha fechada que representa o protótipo construído. Este sistema é muito próximo do diagrama de blocos utilizado no capítulo 4, porém o controle do conversor é realizado através de um controle digital de sinais. Na Figura 53 pode-se notar que já uma separação entre os blocos que representam o sistema analógico dos blocos do que representa o sistema digital. Na parte digital existe os blocos PWM e compensador e na parte analógica o conversor cc-cc e o sensoriamento.

Figura 53 – Diagrama do controle discreto em malha fechada.



Fonte: do autor.

A parte digital é implementada no controlador digital de sinais modelo TMS320F28335 da Texas Instruments. Este controlador conta com conversores analógico digital de 12 bits, PWM de alta resolução e a capacidade de realizar cálculos com ponto flutuante de 32 bits em *hardware*, características uteis para o sistema de controle implementado.

O procedimento adotado para desenvolver o controle é o mesmo usado no capítulo 4. Se obtém todas as funções de transferência do diagrama de blocos da Figura 53 e projeta-se o compensador pelo método do fator K (VENABLE, 1983). Porém, como o compensador é implementado em meio digital se consideram certas características próprias desse tipo de implementação.

Para a implementação do compensador em meio digital se deve considerar 3 principais questões: quantização, amostragem e atraso. Quando se trabalha em meios digitais os valores assumidos são discretos, diferente do meio analógico que possuem valores contínuos, desta forma deve-se prestar atenção de que a menor contagem do meio digital, quantização, seja suficiente para representar as variáveis. No caso da implementação do controle, o conversor analógico digital usado é de 12 bits, e para as escalas utilizadas se obteve que cada contagem representa $0.07326 V$, que é suficiente para o projeto. Para o modulador PWM há 5555 contagem, desta forma cada contagem representa $0,00018$ da razão cíclica. Essa sensibilidade no PWM é necessária para a implementação do controle, pois a Fonte Δ só opera em um intervalo reduzido de razão cíclica, no caso de 0 a 0,33, e para uma mudança pequena na razão cíclica há uma grande variação de tensão nos componentes. A sensibilidade da Fonte Δ a razão cíclica é comentada no artigo de Hakemi (HAKEMI; SANATKAR-CHAYJANI; MONFARED, 2017), nele se adverte que quanto maior for a razão $N1/N3$ do indutor acoplado, menor será o intervalo de razão cíclica utilizado e portanto maior será a sensibilidade a variação da razão cíclica.

Sistemas digitais também são amostrados, essa característica implica que conforme a frequência amostrada se aproxima da frequência de amostragem, pior é a representação do sinal, que no limite só pode representar sinais com frequência inferiores a metade da frequência de amostragem. Para o caso do controle implementado se optou por utilizar a frequência de amostragem de $13500 Hz$ igual a frequência do PWM, e também teve-se o cuidado de sincronizar a amostragem com o PWM, desta forma se evita problemas de sincronismo e a frequência adotada é suficiente para o controle, visto que a frequência de controle é de $300 Hz$, obtendo-se assim 45 amostras no controle, que é atende as necessidades da implementação do controle.

A terceira preocupação com sistemas digitais é o atraso. Como esses sistemas precisam receber a amostra, processá-la e só depois disso enviá-la, cria-se um atraso que não é presente nos sistemas analógicos, mas nos digitais deve-se levar em conta. Para o caso

da implementação realizada se observou que há um atraso no sistema de uma amostra. Como solução para incluir essa atraso no calculo do compensador, utilizou-se a equação (149) como sendo a função de transferência do bloco PWM, na qual está incluso o atraso. Na equação (149) T_s é o intervalo de tempo de uma amostra, que é de $7,407 \cdot 10^{-5}$ s.

$$G_{PWM}(s) = \frac{1}{V_s} \cdot \frac{1 - s \cdot \frac{T_s}{4}}{1 + s \cdot \frac{T_s}{4}} \quad (149)$$

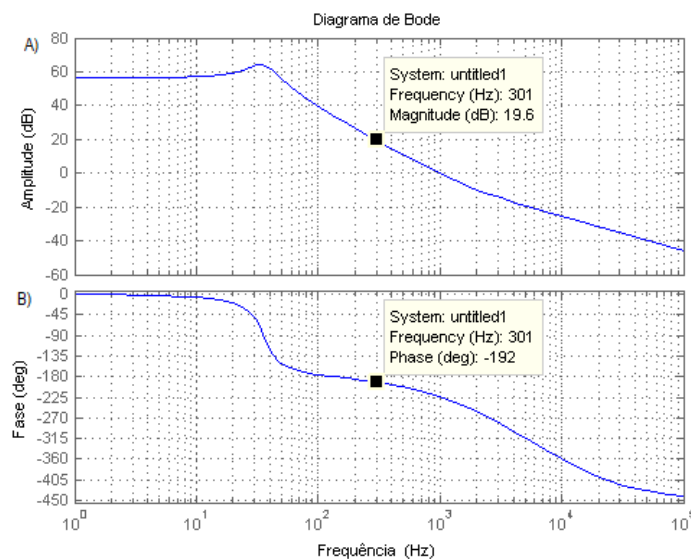
Para projetar o controle segundo o diagrama de blocos da Figura 53, devem-se obter todas as funções de transferência. A função $G_{Delta}(s)$ da Fonte Δ é a da equação (150) obtida ao inserir os dados da Tabela 5 na equação (126) do modelo matemático. A função de transferência $G_{PWM}(s)$ é a da equação (151) obtida pela equação (149). E a função de transferência do sensor $G_{sen}(s)$ é apenas uma atenuação de 1/100.

$$G_{Delta}(s) = \frac{661 - s \cdot 64.82 \cdot 10^{-3}}{s^2 \cdot 1.985 \cdot 10^{-5} + s \cdot 1.792 \cdot 10^{-3} + 1} \quad (150)$$

$$G_{PWM}(s) = \frac{-s \cdot 1,852 \cdot 10^{-5} + 1}{s \cdot 1,852 \cdot 10^{-5} + 1} \quad (151)$$

Resta obter a função de transferência $G_{comp}(s)$ do compensador, para isso se usa o mesmo método do fator K de Vanable (VENABLE, 1983) utilizado no capítulo 4 anterior. Se obtém o Diagrama de Bode da plana em malha aberta, como o exposto na Figura 54.

Figura 54 – Diagrama de Bode para o sistema discreto.



Fonte: do autor.

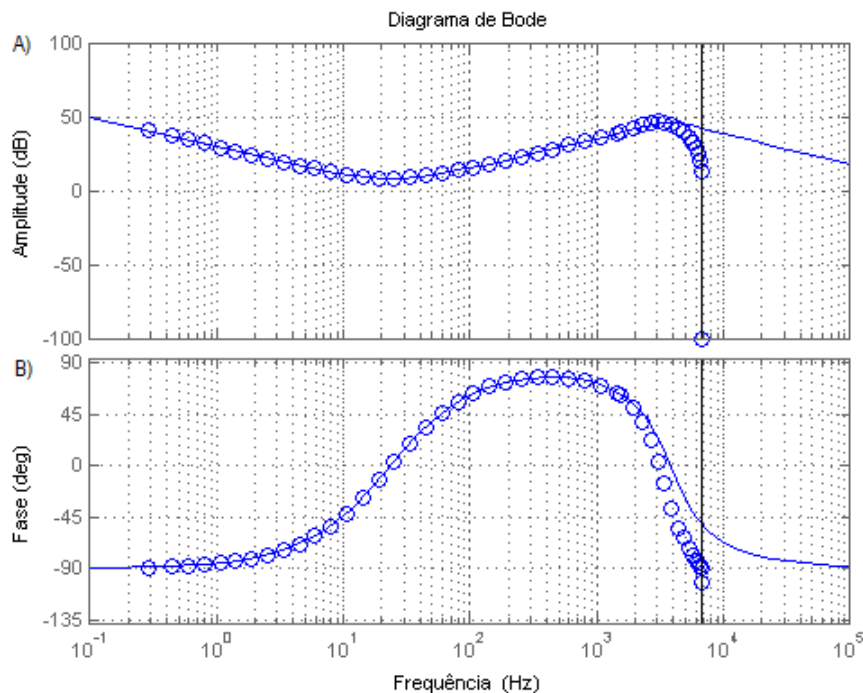
Do Digrama de Bode da Figura 54 se obtém que o sistema possui na frequência de 300 Hz, escolhida para controle, a amplitude de 19,6 dB e uma defasagem de fase de -192 graus. No método do fator K então se escolhe o compensador do tipo 3 e uma margem de fase de 60 graus. Com essa informações se obtém a função de transferência do compensador apresentada na equação (152).

$$G_{comp}(s) = \frac{s^2 \cdot 4,605 \cdot 10^{-5} + s \cdot 1,357 \cdot 10^{-2} + 1}{s^3 \cdot 9,221 \cdot 10^{-12} + s^2 \cdot 2,194 \cdot 10^{-7} + s \cdot 5,219 \cdot 10^{-3}} \quad (152)$$

Como o controle é implementado em um controlador digital, é necessário converter a função de transferência do compensador do domínio contínuo para o equivalente no domínio discreto. Para isso se utilizou o método de Tustin ou transformação bilinear para discretizar a função do compensador. O resultado da discretização é apresentado na equação (153).

$$G_{comp}(z) = \frac{z^3 \cdot 70,359973 - z^2 \cdot 68,832272 - z \cdot 70,351680 + 68,840564}{z^3 - z^2 \cdot 1,1682510 + z \cdot 0,5050825 - 0,3368315} \quad (153)$$

Figura 55 – Diagrama de Bode compensador discreto.

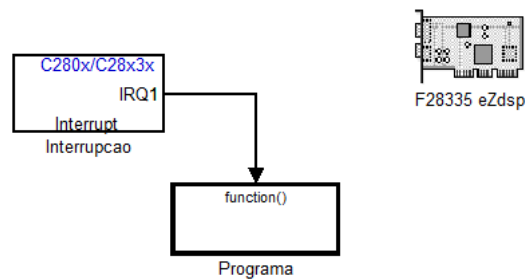


Fonte: do autor.

Para a comparação da resposta em frequência do compensador contínuo e discreto, plotou-se o Digrama de Bode dos dois sistemas sobrepostos da Figura 55. A linha contínua é a resposta do compensador contínuo e a sequência de círculos é a resposta do compensador discreto. Como se observa na Figura 55, tanto na parte A) quanto B), a resposta do compensador discreto é a mesma do contínuo até próximo a frequência de 6750 Hz , na qual é a metade da frequência de amostragem. Considerando que o controle trabalha com a frequência de 300 Hz a resposta do compensador discreto satisfaz as necessidades do controle.

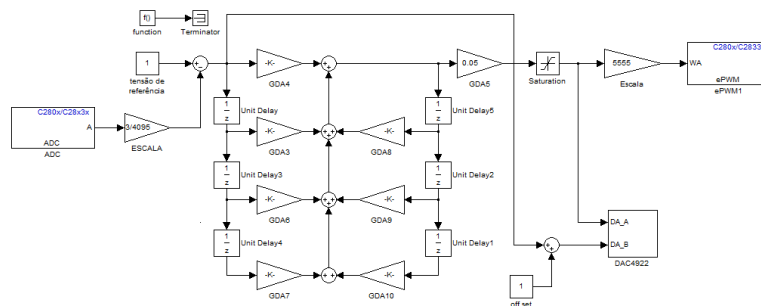
Para a programação do controle no TMS320F28335 se utilizou o ambiente de prototipagem rápida Simulink, fornecido pelo *software* MatLab. Na duas Figuras 56 e 57 a seguir é apresentado o programa implementado.

Figura 56 – Imagem do programa em bloco do controle implementado no simulink, parte 1.



Fonte: do autor.

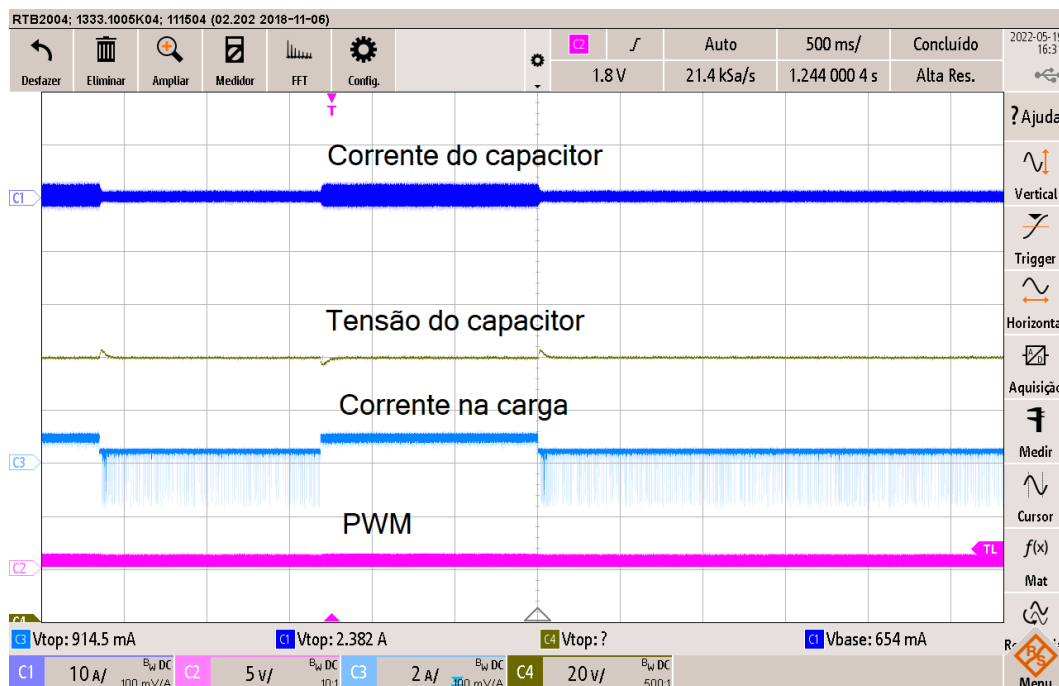
Figura 57 – Imagem do programa em bloco do controle implementado no simulink, parte 2.



Fonte: do autor.

Os resultados experimentais foram obtidos de duas situações distintas de degraus de carga. Um degrau com $R_O = 100,7 \Omega$ e outro degrau com $R_O = 202,0 \Omega$. Esses degraus de carga são obtidos ao manter ligado ao protótipo um resistor de $202,0 \Omega$ e adicionando ou retirando manualmente outro resistor de $201,0 \Omega$. O controle deve manter o valor da tensão do capacitor estável e próxima de 100 V . As Figuras 58 e 59 apresentam as formas de onda de distintos sinais dos testes realizados, sendo que existem 4 formas de onda sendo descritas como: No canal C1 (azul escuro) a corrente do capacitor, no canal C4 (marrom) a tensão no capacitor, no canal C3 (azul claro) a corrente que circula pela carga e no canal C2 (rosa) o PWM gerado pelo controlador. O que diferencia as duas Figuras 58 e 59 é o tipo de acoplamento usado no osciloscópio para mostrar a tensão do capacitor. Na Figura 58 o acoplamento é direto e permite ver a amplitude da tensão do capacitor, enquanto a Figura 59 o acoplamento do osciloscópio é alternado e permite ver apenas as componentes alternadas da forma de onda do capacitor.

Figura 58 – Resposta do controle a degrau de carga

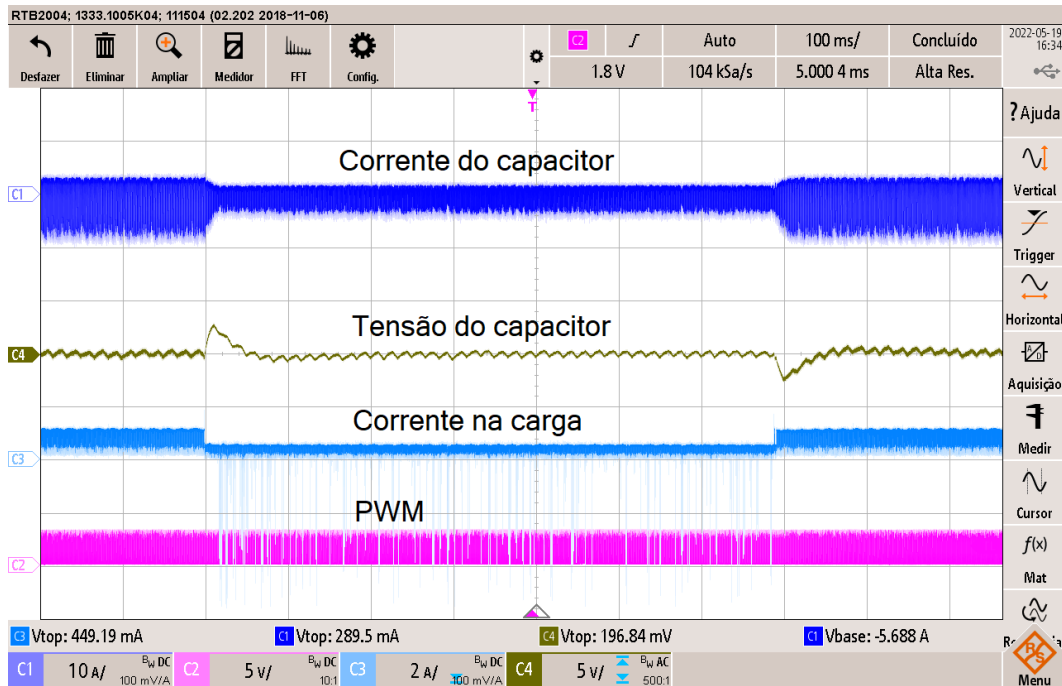


Fonte: do autor.

Da Figura 58 é possível observar que a tensão no capacitor se manteve em 100 V enquanto submetido aos degraus de carga, como o desejado no projeto. É visível também pequenos picos de transitório na forma de onda da tensão do capacitor durante o acréscimo e retirada de carga. Para melhor observar esses transitórios se utiliza a Figura 59, nela é

destacado os transitórios na forma de onda da tensão no capacitor. É possível observar que os picos de transitórios possuem um valor de $\pm 3 V$ com uma duração de $50 ms$. Este resultado está dentro do esperado e também é muito próximo ao obtido no capítulo 4 das simulações, na qual a simulação obteve os mesmos tipos de transitório nos degraus de carga em termos de duração e valor de pico alcançados.

Figura 59 – Detalhe da resposta do controle a degrau de carga



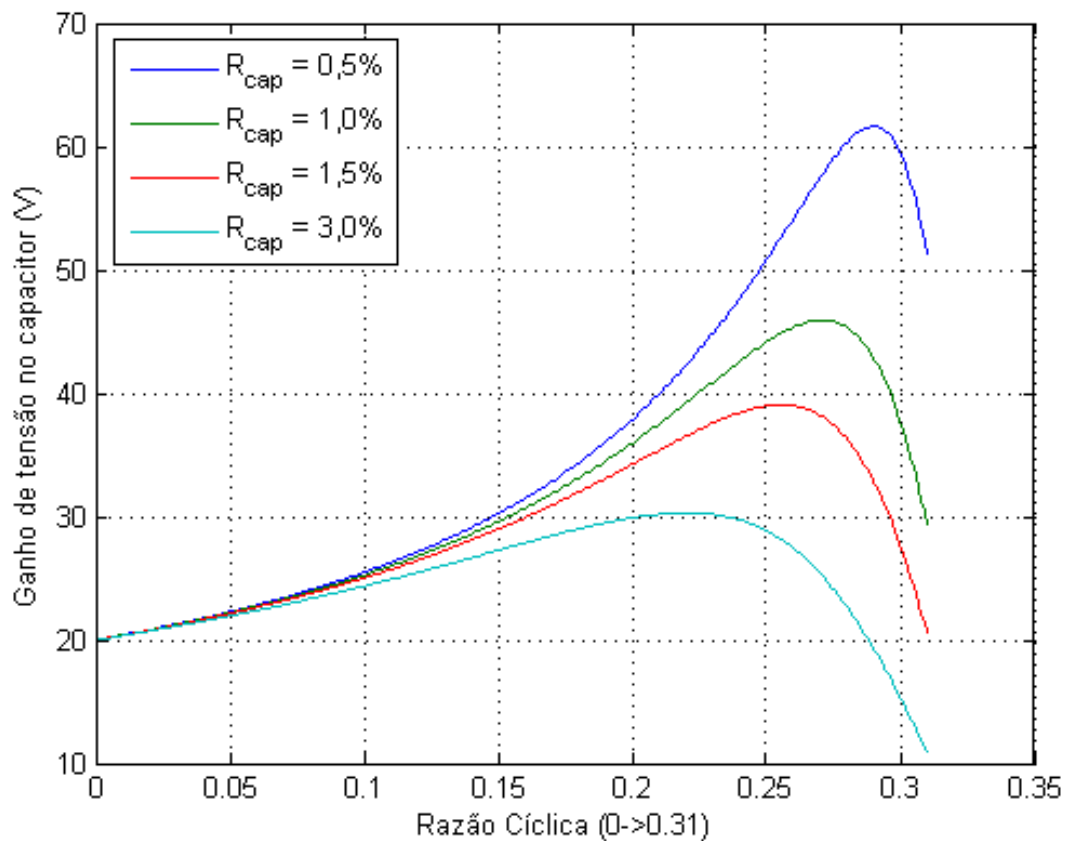
Fonte: do autor.

5.4 Efeitos do resistor em série com o capacitor

Os efeitos do resistor em série com o capacitor são avaliados através do acréscimo de um resistor de $3,0 \Omega$ por $6 W$ em série com o capacitor do protótipo. Essa adição é feita com objetivo de elevar o valor ôhmico do resistor que representa a resistência série equivalente, tornando seus efeitos mais visíveis. O protótipo é submetido a 4 tomadas de dados com o resistor R_O de carga nos valores de 604Ω , $301,1 \Omega$, $201,0 \Omega$ e $100,7 \Omega$. Nestas condições a razão R_{cap}/R_O em termos percentuais aproximados é $0,5\%$, $1,0\%$, $1,5\%$ e $3,0\%$ respectivamente. As tomadas de dados são efetuadas com uma varredura na razão cíclica de 0 a $1/3$, considerado que a proporção de espiras do indutor acoplado é de $a_{3,1} = 1/3$ e $a_{2,1} = 2/3$, durante intervalos periódicos de $5 s$. Considerando estes valores plotou-se o gráfico da Figura 60 se utilizando da equação (107). Há de se citar

que a tensão de alimentação do protótipo é reduzida de 48 V para 20 V, essa mudança é necessária para reduzir a potência dissipada no resistor extra adicionado, visto que sua dissipação de potência do mesmo é limitada.

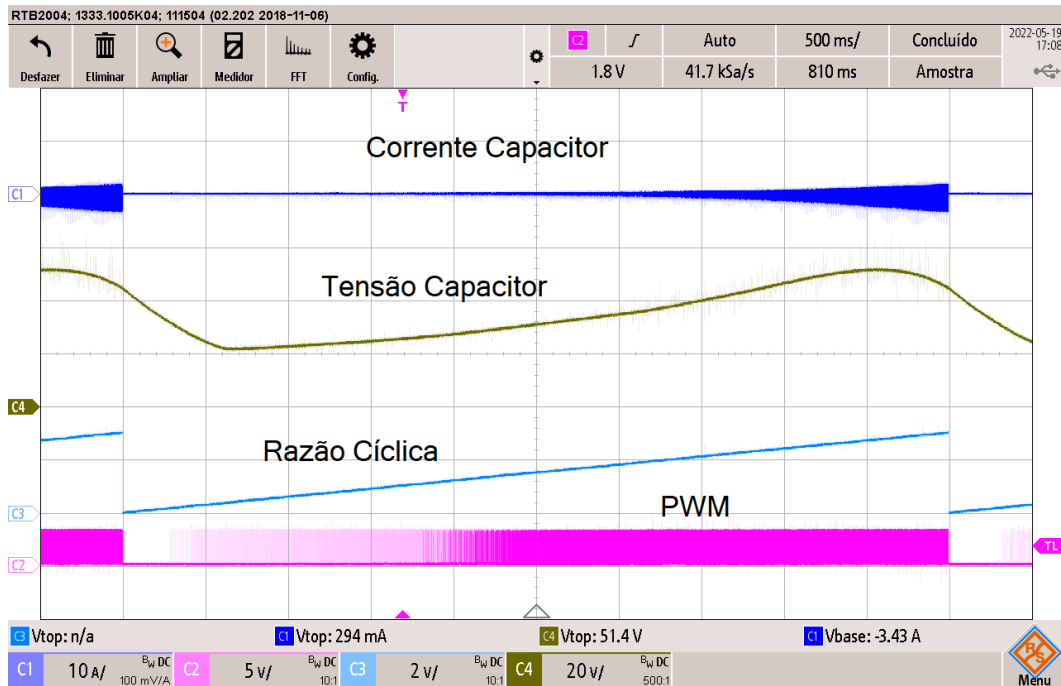
Figura 60 – Ganho de tensão do capacitor teórico.



Fonte: do autor.

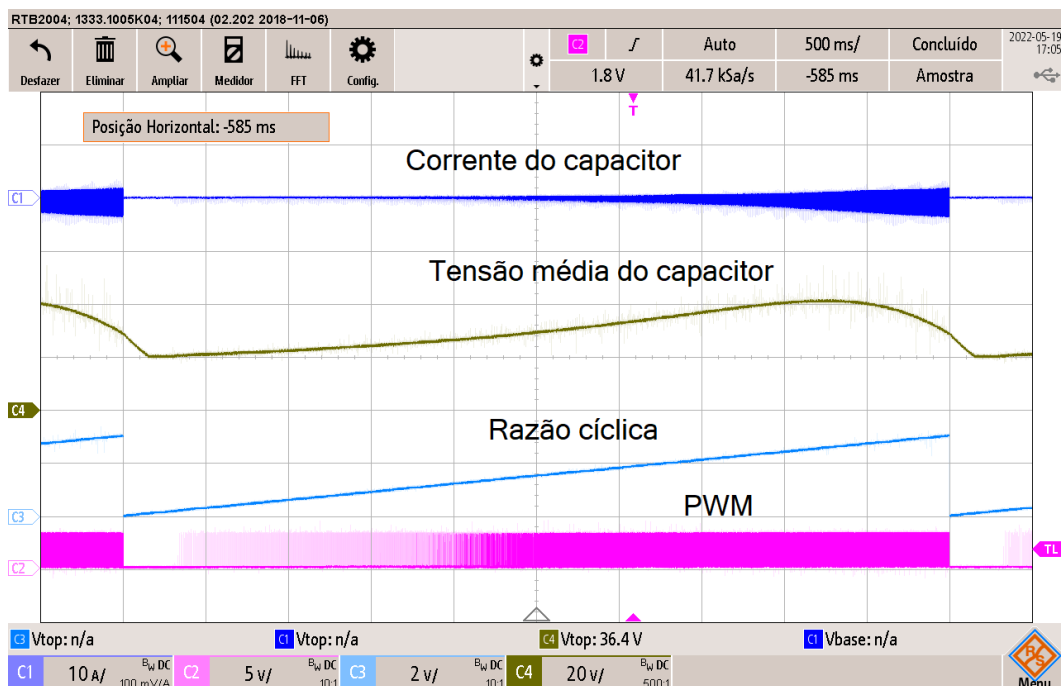
Da tomada de dados do protótipo se tem as 4 imagens de osciloscópio presentes nas Figuras 61, 62, 63 e 64. Em todas elas são apresentadas 4 formas de onda, o canal C1 (azul escuro) é a corrente do capacitor, no canal C4 (marrom) a tensão do capacitor, C3 (azul claro) a razão cíclica e no canal C1 o PWM.

Figura 61 – Tensão do capacitor com $R_{cap}/R_O = 0,5\%$.



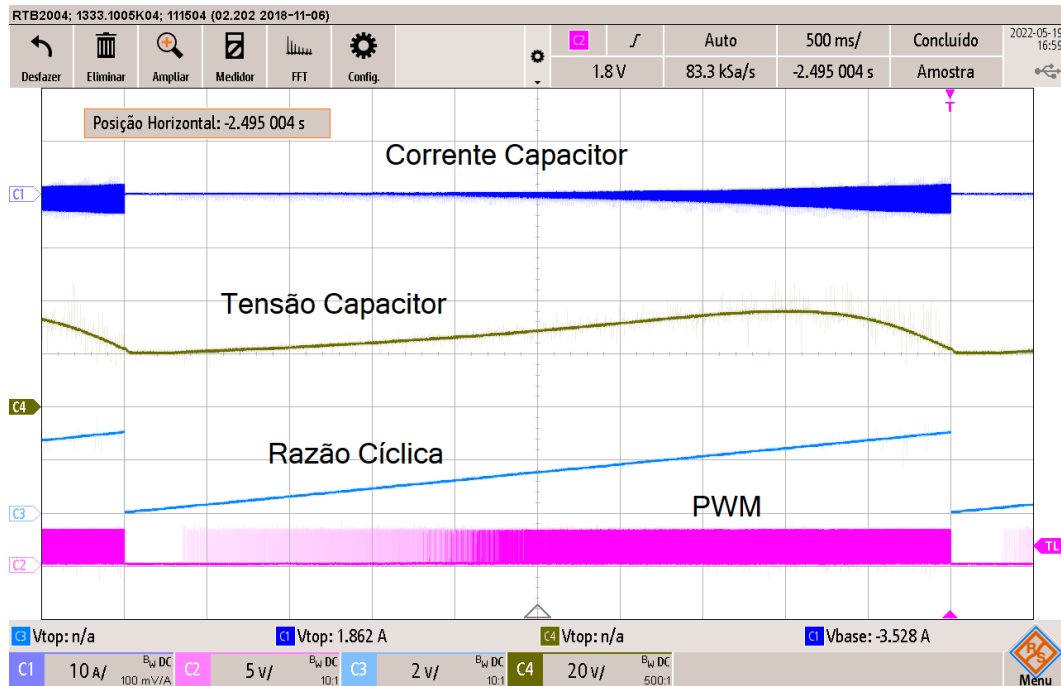
Fonte: do autor.

Figura 62 – Tensão do capacitor com $R_{cap}/R_O = 1\%$.



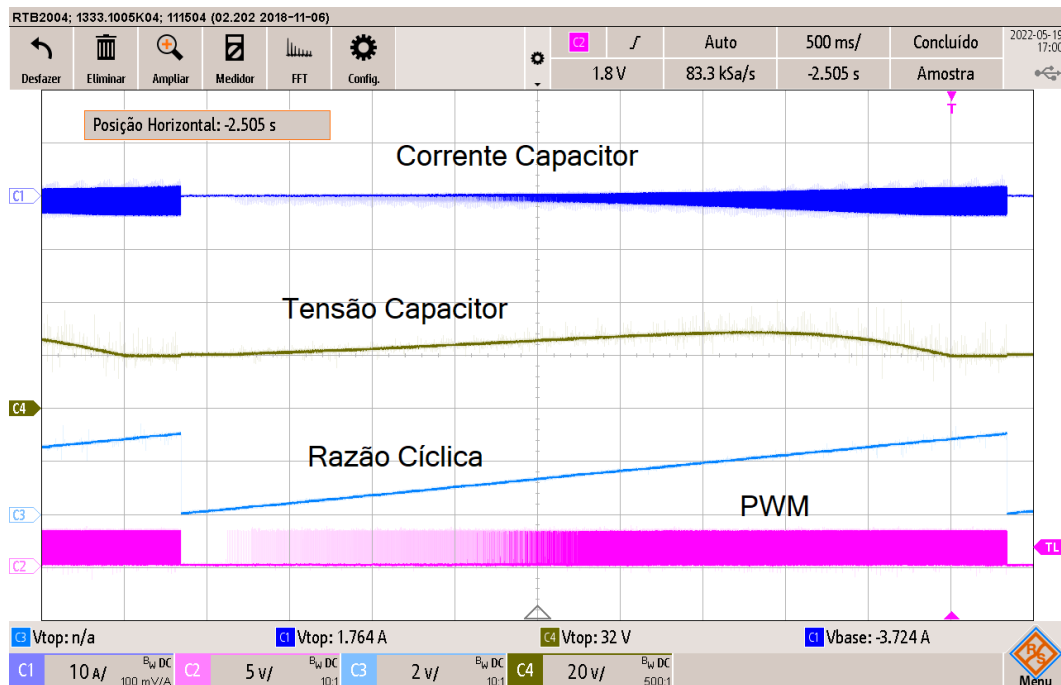
Fonte: do autor.

Figura 63 – Tensão do capacitor com $R_{cap}/R_O = 1,5\%$.



Fonte: do autor.

Figura 64 – Tensão do capacitor com $R_{cap}/R_O = 3\%$.



Fonte: do autor.

Comparando as formas das ondas teóricas da Figura 60 com as formas das ondas práticas das Figuras 61, 62, 63 e 64, observa-se que as formas de onda da tensão do

capacitor apresentam-se muito próximas entre teórico e prático. As tensões máximas obtidas para os 2 casos estão dispostas na Tabela 6 e desta tabela se pode observar que os valores máximos de tensão do capacitor práticos estão próximos aos valores teóricos, possuindo valores ligeiramente inferiores. Essa pequena discrepância pode ser atribuída ao fato dos dados teóricos levarem em conta apenas o valor de 3.0Ω como sendo o valor de R_{cap} e no protótipo o valor de R_{cap} deve ser levemente maior devido a contribuição de resistência em outros componentes como a dos conectores e cabos, dos enrolamentos do indutor acoplado, do MOSFET e também do próprio capacitor, ambos na ordem valor de mileohms. Desta forma os dados práticos apresentados confirmam que as equações e formulas obtida na modelagem estão corretas.

Tabela 6 – Máxima tensão do capacitor teórico versus prático.

Porcentagem de R_{cap}/R_O	Teórico	Prático
0,5%	61,6 V	$53 \pm 0,5 V$
1,0%	45,9 V	$42 \pm 0,5 V$
1,5%	39,1 V	$38 \pm 0,5 V$
3,0%	30,3 V	$29 \pm 0,5 V$

5.5 Conclusões do capítulo

Neste capítulo, resultados experimentais foram apresentados, onde três importantes considerações são observadas. A estratégia de usar as chaves super dimensionadas permitiu utilizar o protótipo sem preocupações, dando margem para não haver problemas com os picos de tensão das ressonâncias provocados pela indutância de dispersão. Assim como a metodologia de construção do indutor acoplado reduziu dispersão e ao mesmo tempo mantém as proporções corretas entre as espiras. Outro destaque são os ótimos resultados experimentais que validaram o modelo. Do teste com elaboração e implementação de um controle baseado no modelo, obteve-se os mesmos resultados do capítulo 4. As formas de onda obtidas são muito próximas, menores que 5%, entre simulação e dados experimentais, permitindo a validação do modelo. Do segundo teste relacionado, sobre os efeitos do resistor em série com o capacitor na tensão média do capacitor. Houve uma correspondência muito próxima entre os dados coletados do protótipo, a simulação do capítulo 4 e a teoria do modelo desenvolvida no capítulo 3. Levando a validação do modelo desenvolvido e eventuais pequenas discrepâncias foram justificadas no decorrer do

capítulo.

6 Conclusões

Este trabalho abordou a modelagem matemática da Fonte Δ de Impedância. Para isso se apresentou o funcionamento da Fonte Δ e como ela está relacionado com as demais fontes de impedância. Para a validação da modelagem realizada se utilizou dois meios. A simulação e a coleta de resultados experimentais obtidos através da construção de um protótipo. Comparando-se os resultados teóricos e práticos, o modelo matemático desenvolvido corresponde ao comportamento do circuito.

Duas análises importantes em relação à modelagem do conversor foram realizadas neste trabalho, a obtenção da função de transferência e a análise dos efeitos do valor ôhmico do resistor série com o capacitor. Da função de transferência, pode-se afirmar que a escolha de trabalhar à modelagem utilizando a corrente de magnetização, como variável de estado, permitiu obter um modelo muito simples e funcional. Como pode ser visto na seção de simulação a correspondência entre modelo e circuito é alta, só havendo uma discrepância entre modelo e circuito na frequência de corte do sistema, apresentada no Diagrama de Bode do circuito e do modelo. De qual quer forma, a função de transferência obtida na modelagem é funcional, como é demonstrado nos testes de simulação e implementação prática.

Nas validações em ambiente de simulação, o teste em malha aberta obteve uma correspondência exata entre o modelo e o circuito. E no teste do controle desenvolvido sobre o modelo, o comportamento foi dentro do esperado, comprovando a aplicabilidade do modelo. Para os resultados experimentados também se obteve boa correspondência, sendo seus resultados próximos dos teóricos.

A estratégia de super dimensionar os componentes ajudou a se evitar queimas dos mesmo devido a elementos parasitas presentes no circuito e ou outros fatores. E na implementação do controle no controlador digital a utilização do ambiente de prototipagem rápida aliado à conversão adequada do controle para a forma digital permitiu coletar os resultados desejados.

Ainda sobre a função de transferência obtida. A opção de modelar a tensão média do capacitor é uma boa escolha, pois a tensão média do capacitor está ligada fortemente as demais variáveis da topologia, sendo possível regular a tensão de saída de forma indireta

pela tensão do capacitor. E da função de transferência se obteve a informação de que a Fonte Δ é um sistema de fase não mínima, uma contribuição importante teste trabalho, pois essa característica impõem ao controle a ser utilizado certas limitações. Também da função de transferência se observou que a razão cíclica altera características da resposta em frequência do sistema, como os polos e zeros.

Da análise dos efeitos do resistor em série com o capacitor sobre a tensão média do capacitor, obteve-se na validação que as equações e análises estão corretas, sendo possível avaliar que: Um valor de resistência em série com o capacitor, pequeno em comparação a resistência de carga, provoca um grande impacto na tensão média do capacitor. Sendo portanto fundamental para o bom funcionamento da Fonte Δ , manter o valor da resistência em série com o capacitor o menor possível. Esse comportamento como explicado na análise, deve ser atribuídos aos altos valores de corrente que circulam no capacitor, que desta forma torna a topologia sensível ao valor da resistência. As pequenas discrepâncias presentes entre a teoria e os resultados experimentais, foram atribuídos as pequenas resistência parasitas presentes nos conectores, cabos e outros componentes da topologia.

6.1 Sugestão de trabalhos futuros

Em termos de sugestões de trabalhos futuros pode-se citar: Estudos mais detalhados sobre a construção de indutores acoplados. Como foi demonstrado no trabalho, muitos dos efeitos presentes na Fonte Δ são derivados do indutor acoplado que é o componente central da topologia e afirmações equivalentes podem ser ditas de outras fontes de impedância que também utilizam indutores acoplados. Pode-se conduzir estudos futuros que contemplem formas de minimizar os elementos parasitas, como a indutância de dispersão.

Quando o efeito da indutância de dispersão não pode ser atenuada, este deverá ser considerado na modelagem de modo que novas estratégias de controle contornem esta situação.

Outras linha de trabalhos que também pode ser seguida é a aplicação e análise da Fonte Δ junto a outras topologias, como inversores, conversores cc-cc.

Também é possível realizar estudos sobre melhorias da topologia da Fonte Δ de modo que a corrente de entrada seja contínua e não pulsada. Para essas melhorias, uma nova modelagem e comparação com os resultados deste trabalho.

Pode-se dar continuidade ao trabalho realizando modelagem e controle por corrente. Pois neste trabalho a malha de controle se restringiu a tensão do capacitor, o que levou a uma atuação lenta do controle por causa do valor elevado do capacitor e características da tipologia, uma alternativa seria justamente um estudo de controle por corrente em duas malhas.

Referências

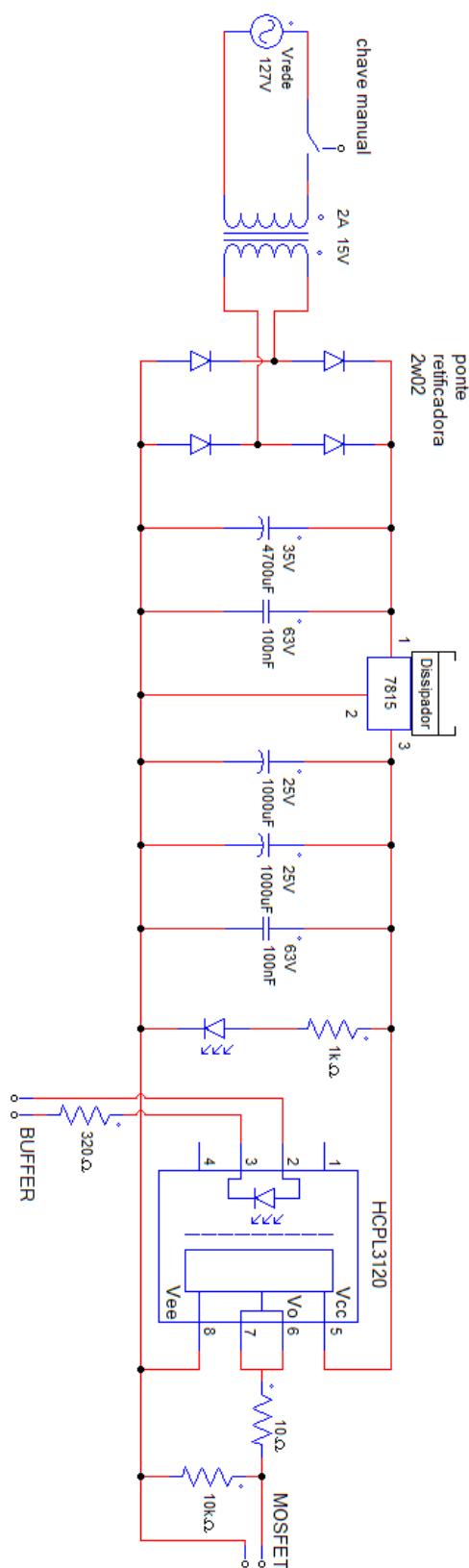
- ABDELHAKIM, A.; BLAABJERG, F.; MATTAVELLI, P. Modulation Schemes of the Three-Phase Impedance Source Inverters-Part II: Comparative Assessment. *IEEE Transactions on Industrial Electronics*, IEEE, v. 65, n. 8, p. 6321–6332, 2018. ISSN 02780046.
- AHRABI, R. R.; BANAEI, M. R. Improved Y-source DC-AC converter with continuous input current. *IET Power Electronics*, v. 9, n. 4, p. 801–808, 2016. ISSN 17554543.
- ĆUK, S.; MIDDLEBROOK, R. A general unified approach to modelling switching DC-tO-DC converters in discontinuous conduction mode. *PESC Record - IEEE Annual Power Electronics Specialists Conference*, Março-2015, p. 36–57, 2015. ISSN 02759306.
- FOROUZESH, M. et al. Small-Signal Modeling and Comprehensive Analysis of Magnetically Coupled Impedance-Source Converters. *IEEE Transactions on Power Electronics*, IEEE, v. 31, n. 11, p. 7621–7641, 2016. ISSN 08858993.
- FOROUZESH, M. et al. Step-Up DC-DC converters: A comprehensive review of voltage-boosting techniques, topologies, and applications. *IEEE Transactions on Power Electronics*, IEEE, v. 32, n. 12, p. 9143–9178, 2017. ISSN 08858993.
- HAKEMI, A.; SANATKAR-CHAYJANI, M.; MONFARED, M. Δ -Source Impedance Network. *IEEE Transactions on Industrial Electronics*, v. 64, n. 10, p. 7842–7851, 2017. ISSN 02780046.
- HART, D. W. *Introducción a la electrónica de potencia*. 1nd. ed. Madri, Espanha: Pearson educación, S. A., 2001.
- HUSEV, O. et al. Comprehensive comparative analysis of impedance-source networks for DC and AC application. *Electronics (Switzerland)*, v. 8, n. 4, 2019. ISSN 20799292.
- KONG, X.; WONG, C. K.; LAM, C. S. II-source Impedance Network. *IECON Proceedings (Industrial Electronics Conference)*, v. 2019-October, p. 5057–5062, 2019.
- KONG, X.; WONG, C. K.; LAM, C. S. Effects of Parasitic Resistances on Magnetically Coupled Impedance-Source Networks. *IEEE Transactions on Power Electronics*, IEEE, v. 35, n. 9, p. 9171–9183, 2020. ISSN 19410107.
- MA, J. et al. A Family of Coupled Dual-Winding Impedance-Source Inverters with Continuous Input Currents and No DC-Link Voltage Spikes. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, v. 6777, n. c, p. 1–1, 2020. ISSN 2168-6777.
- MANDE, D.; TROVÃO, J. P.; TA, M. C. Comprehensive review on main topologies of impedance source inverter used in electric vehicle applications. *World Electric Vehicle Journal*, v. 11, n. 2, 2020. ISSN 20326653.
- MIDDLEBROOK, R. D.; CUK, S. A general unified approach to modelling switching-converter power stages. *IEEE Power Electronics Specialists Conference Record*, p. 18–34, 1976.

- MOSTAAN, A. et al. Novel T-Z source inverter with high voltage gain and reduced transformer turn ratio. *6th Annual International Power Electronics, Drive Systems, and Technologies Conference, PEDSTC 2015*, n. February, p. 178–182, 2015.
- NGUYEN, M.-k.; LIM, Y.-c.; KIM, Y.-g. TZ-Source Inverters. *IEEE*, v. 60, n. 12, p. 5686–5695, 2013.
- PADHEE, S.; PATI, U. C.; MAHAPATRA, K. Overview of High-Step-Up DC–DC Converters for Renewable Energy Sources. *IETE Technical Review (Institution of Electronics and Telecommunication Engineers, India)*, Taylor & Francis, v. 35, n. 1, p. 99–115, 2018. ISSN 09745971. Disponível em: <<http://dx.doi.org/10.1080/02564602.2016.1255571>>.
- PENG, F. Z. Z-source inverter. *IEEE Transactions on Industry Applications*, IEEE, v. 39, n. 2, p. 504–510, 2003. ISSN 00939994.
- QIAN, W.; PENG, F. Z.; CHA, H. Trans-Z-Source Inverters. *IEEE*, v. 26, n. 12, p. 3453–3463, 2011.
- RAMAPRABHA, R.; REDDY, M. B. Modelling and Simulation of Y-Source Inverter for Photovoltaic Interface. v. 118, n. 24, p. 1–12, 2018.
- RAN, Y. et al. An improved single-phase Y-source inverter with continuous input current and reduced effects of leakage inductances. *IEEE Transactions on Electrical and Electronic Engineering*, v. 13, n. 6, p. 891–900, 2018. ISSN 19314981.
- REDDIVARI, R.; JENA, D. A correlative investigation of impedance source networks: A comprehensive review. *IETE Technical Review (Institution of Electronics and Telecommunication Engineers, India)*, Taylor & Francis, v. 0, n. 0, p. 1–34, 2021. ISSN 09745971. Disponível em: <<https://doi.org/02564602.2020.1870006>>.
- REZAZADEH, H. et al. A family of high voltage gain quasi- Δ -source impedance networks. *IET Power Electronics*, v. 14, n. 4, p. 807–820, 2021. ISSN 17554543.
- SHEN, M. et al. Maximum constant boost control of the Z-source inverter. *Conference Record - IAS Annual Meeting (IEEE Industry Applications Society)*, v. 1, p. 142–147, 2004. ISSN 01972618.
- SHEN, M. et al. Constant boost control of the Z-source inverter to minimize current ripple and voltage stress. *IEEE Transactions on Industry Applications*, v. 42, n. 3, p. 770–778, 2006. ISSN 00939994.
- SIWAKOTI, Y. P. et al. A-source impedance network. *ECCE 2016 - IEEE Energy Conversion Congress and Exposition, Proceedings*, 2016.
- SIWAKOTI, Y. P. et al. Effects of leakage inductances on magnetically coupled y-source network. *IEEE Transactions on Power Electronics*, v. 29, n. 11, p. 5662–5666, 2014. ISSN 08858993.
- SIWAKOTI, Y. P. et al. Impedance-source networks for electric power conversion part i: A topological review. *IEEE Transactions on Power Electronics*, v. 30, n. 2, p. 699–716, 2015. ISSN 08858993.

- SIWAKOTI, Y. P. et al. Impedance-source networks for electric power conversion part II: Review of control and modulation techniques. *IEEE Transactions on Power Electronics*, v. 30, n. 4, p. 1887–1906, 2015. ISSN 08858993.
- SIWAKOTI, Y. P. et al. Y-source inverter. In: *2014 IEEE 5th International Symposium on Power Electronics for Distributed Generation Systems, PEDG 2014*. IEEE Computer Society, 2014. p. 1–6. ISBN 9781479951154. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=6878657>>.
- SUBHANI, N. et al. Z-source inverter topologies with switched Z-impedance networks: A review. *IET Power Electronics*, v. 14, n. 4, p. 727–750, 2021. ISSN 17554543.
- VENABLE, H. D. The k factor: A new mathematical tool for stability analysis and synthesis. *Venable Industries, Inc. Rancho Palos Verdes, California*, 1983.
- VINNIKOV, D.; ROASTO, I. Quasi-Z-Source-Based Isolated DC / DC Converters for Distributed Power Generation. *IEEE*, v. 58, n. 1, p. 192–201, 2011.
- ZHANG, G. et al. Power electronics converters: Past, present and future. *Renewable and Sustainable Energy Reviews*, Elsevier Ltd, v. 81, n. Maio-2016, p. 2028–2044, 2018. ISSN 18790690. Disponível em: <<https://doi.org/10.1016/j.rser.2017.05.290>>.

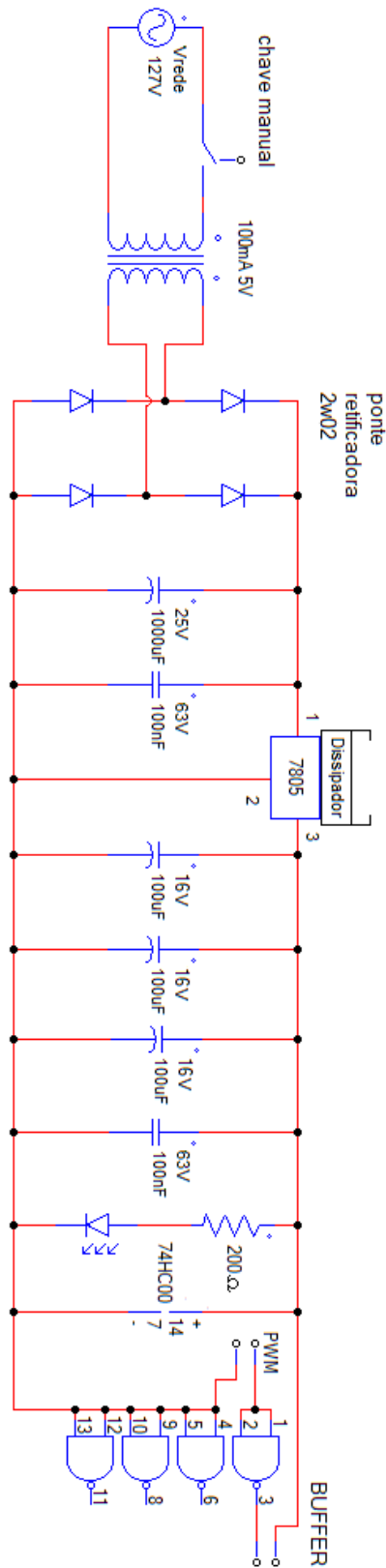
6.2 Anexo 1 - Diagramas protótipo

Figura 65 – Esquema elétrico do *driver* implementado no protótipo.



Fonte: do autor.

Figura 66 – Esquema elétrico do *buffer* implementado no protótipo.



Fonte: do autor.