



UNIVERSIDADE  
ESTADUAL DE LONDRINA

---

RODOLFO BARRETO CANÔNICO

**AMPLIFICADOR DE ÁUDIO TIPO CLASSE D, RESPOSTA  
EM FREQUÊNCIA 20 HZ A 20 KHZ, ALTA FIDELIDADE E  
MODULAÇÃO MULTIPLEXADA**

**RODOLFO BARRETO CANÔNICO**

**AMPLIFICADOR DE ÁUDIO TIPO CLASSE D, RESPOSTA  
EM FREQUÊNCIA 20 HZ A 20 KHZ, ALTA FIDELIDADE E  
MODULAÇÃO MULTIPLEXADA**

Dissertação de mestrado submetida à Universidade Estadual de Londrina como parte dos requisitos para a obtenção do grau de mestre em Engenharia Elétrica

Orientador: Prof. Dr. Carlos Henrique Gonçalves Treviso

Londrina  
2011

**Catálogo elaborado pela Divisão de Processos Técnicos da Biblioteca Central da  
Universidade Estadual de Londrina.**

**Dados Internacionais de Catalogação-na-Publicação (CIP)**

|       |  |
|-------|--|
| C227a | <p>Canônico, Rodolfo Barreto.<br/>Amplificador de áudio tipo classe D, resposta em frequência 20Hz a 20KHz, alta fidelidade e modulação multiplexada/ Rodolfo Barreto Canônico. – Londrina, 2011.<br/>118 f.: il. + apêndice.</p> <p>Orientador: Carlos Henrique Gonçalves Treviso.<br/>Dissertação (Mestrado em Engenharia Elétrica) Universidade Estadual de Londrina, Centro de Tecnologia e Urbanismo, Programa de Pós-Graduação em Engenharia Elétrica, 2011.<br/>Inclui bibliografia</p> <p>1. Eletrônica de potência – Amplificador classe D – Teses. 2. Engenharia elétrica – Teses. 3. Modulação PWM – Amplicador de áudio – Teses. I. Treviso, Carlos Henrique Gonçalves. II. Universidade Estadual de Londrina. Centro de Tecnologia e Urbanismo. rograma de Pós-Graduação em Engenharia Elétrica. III. Título.</p> <p style="text-align: right;">CDU 621.375</p> |
|-------|--|

**RODOLFO BARRETO CANÔNICO**

**AMPLIFICADOR DE ÁUDIO TIPO CLASSE D, RESPOSTA EM  
FREQUÊNCIA 20 HZ A 20 KHZ, ALTA FIDELIDADE E MODULAÇÃO  
MULTIPLEXADA**

Dissertação de mestrado submetida à Universidade Estadual de Londrina como parte dos requisitos para a obtenção do grau de mestre em Engenharia Elétrica

**BANCA EXAMINADORA**

---

Orientador. Prof. Dr. Carlos Henrique Gonçalves  
Treviso  
Universidade Estadual de Londrina – UEL

---

Prof. Dr. Aziz Elias Demian Junior  
Universidade Estadual de Londrina – UEL

---

Prof. Dr. Demercil de Souza Oliveira Junior  
Universidade Federal do Paraná - UFC

Londrina, 24 de fevereiro de 2011

Dedico este trabalho, em primeiro lugar, a Deus, por ser o autor da vida, Criador de todas as coisas e Pai amoroso. À meus pais, por todo o carinho e compreensão ao longo dos anos, por me formarem e serem os primeiros responsáveis por estar aqui. À todos os que, de alguma forma, estiverem a meu lado, oferecendo carinho, apoio ou alguma ajuda concreta

# Agradecimentos

Agradeço primeiramente à Deus, Criador de todas as coisas, Verdade que se revela diariamente a todos os que o procuram de coração sincero e despojado.

Agradeço aos meus pais, pela formação maravilhosa que me deram, e pelo incentivo para que eu alcançasse meus objetivos. A presença deles sempre é fundamental em minha vida.

Agradeço ao Prof. Dr. Carlos Henrique Gonçalves Treviso, orientador deste trabalho, por todo o suporte técnico, ideias, ajuda e conhecimento compartilhados ao longo destes dois anos. Se trilhar o caminho para obter o grau de Mestre em Engenharia Elétrica é, fundamentalmente, graças ao trabalho do orientador.

Agradeço aos demais professores do Departamento de Engenharia Elétrica da UEL, pelo apoio e conhecimentos compartilhados ao longo de sete anos de estudo.

Agradeço aos colegas de laboratório, o prof. André Luiz Batista Ferreira, sempre solícito em ajudar nas dificuldades como no auxílio concreto em diversas etapas do trabalho, como aos membros do corpo técnico: Heitor, Emílio, Older, Luiz Mathias e Luis. Muito obrigado pelo prestativo serviço de todos, sempre com muita qualidade, por auxiliar no progresso das pesquisas.

Agradeço aos demais colegas de mestrado: Nelson, André, Luis Guilherme, Osmar, Moanir, Rafael, Yuri e tantos outros, que estiveram presentes em todos os momentos, seja cursando disciplinas, sendo em momentos de descontração no almoço ou em cafês. O apoio e o bom humor de todos foi indispensável para que o trabalho chegasse a esse ponto.

Agradeço à CAPES pelo apoio financeiro em forma de bolsa de estudos, que permitiu a pesquisa em tempo integral.

Agradeço, por fim, a todos os amigos que estiveram ao meu lado ao longo desses anos, dividindo o peso das dificuldades e multiplicando as alegrias. Em especial, Agradeço à minha querida Eloísa, companheira fiel dos melhores momentos, e que soube amenizar grande parte das dificuldades por mim encontradas. Seu carinho foi de valor inestimável.

CANÔNICO, Rodolfo Barreto. **Amplificador de áudio tipo classe d, resposta em frequência 20 hz a 20 khz , alta fidelidade e modulação multiplexada** . 2011. 118 f. Dissertação (Mestrado em Engenharia Elétrica) – Universidade Estadual de Londrina, Londrina, 2011.

## RESUMO

Com o avanço da utilização de dispositivos de mídia portáteis, que utilizam baterias, faz-se necessário o projeto de amplificadores de áudio com rendimento superior aos tradicionalmente utilizados, como amplificadores classe AB. Nesse ínterim, ganham espaço no mercado os amplificadores classe D, por possuírem um elevado rendimento - superior a 90% - e alcançar uma alta fidelidade sonora. Contudo, esta classe de amplificadores utiliza transistores operando com chaveamento, implicando em uma série de dificuldades para alcançar um alto desempenho. Portanto, o trabalho apresenta algumas alternativas para a montagem de um amplificador classe D de alta eficiência, tais como uma nova abordagem do circuito de driver, utilizando a técnica da multiplexação, e a consequente montagem de um inversor senoidal bipolar PWM utilizando esta técnica. Também apresenta uma revisão sobre a modulação PWM e sua aplicação em amplificadores de áudio, bem como a forma de realizar a filtragem deste sinal, de modo a conseguir uma alta fidelidade sonora. Também é proposto um circuito de controle altamente versátil, que seja capaz de controlar um inversor em múltiplas aplicações, de amplificadores de áudio à no breaks, além de disponibilizar um controle para conversores. São apresentados os protótipos elaborados bem como os resultados obtidos com os mesmos, em variadas condições E feita a avaliação da THD e do rendimento dos amplificadores, constatando seu alto desempenho e fidelidade para aplicações de áudio.

**Palavras-chave:** Amplificador classe D. Inversor. Controle. Modulação PWM. Multiplexação.

CANÔNICO, Rodolfo Barreto. **Audio amplifier class D type , frequency response 20 Hz a 20 kHz , hi gh fidelity and multiplexed modulation** . 2011. 118 p. Dissertation (Master's Degree in Electrical Engineering) – Universidade Estadual de Londrina, Londrina, 2011.

### **ABSTRACT**

With the advancement of the use of portable media devices that use batteries, it is necessary to design audio amplifier with performance superior to the traditionally used as class AB amplifiers. Meanwhile, gain market share class D amplifiers, because they have a high income - over 90% - and achieve high fidelity. However, this class of amplifiers use transistors operating at switching, resulting in a lot of difficulties to achieve high performance. Therefore, the paper presents some alternatives for the assembly of a class D amplifier with high efficiency, such as a new approach to the driver circuit, using the technique of multiplexing, and the subsequent assembly of a bipolar sinusoidal PWM inverter using this technique. It also presents an overview of the PWM modulation and its application in audio amplifiers, as well as how to perform the filtering of this signal in order to achieve high fidelity. And also 'proposed a control circuit highly versatile, capable of controlling an inverter in multiple applications, audio amplifiers in the `breaks, in addition to providing a control for converters. Presents prototypes developed and the results obtained with the same, in varied conditions and made the evaluation of THD and income of amplifiers, noting its high performance and fidelity for audio applications.

**Keyword:** Amplifier class D. Inverter. Control. Modulation PWM. Multiplexing.

# Lista de Figuras

|                    |   |    |
|--------------------|---|----|
| <b>Figura 2.1</b>  | – Diagrama de blocos para amplificador de áudio classe D proposto .....   | 21 |
| <b>Figura 2.2</b>  | – Amplificador classe A.....  | 23 |
| <b>Figura 2.3</b>  | – Amplificador classe B.....  | 24 |
| <b>Figura 2.4</b>  | – Distorção de crossover .....  | 24 |
| <b>Figura 2.5</b>  | – Amplificador classe AB.....   | 25 |
| <b>Figura 2.6</b>  | – Amplificador classe D.....  | 26 |
| <b>Figura 2.7</b>  | – (A) Topologia Full Bridge e (B) Topologia Half Bridge.....  | 28 |
| <b>Figura 2.8</b>  | – Topologia de amplificador classe D - dispensa filtro de saída .....   | 29 |
| <b>Figura 2.9</b>  | – Pulso quadrado e os parâmetros da razão cíclica.....  | 30 |
| <b>Figura 2.10</b> | – Esquema de geração e formas de onda da modulação AD, adaptação .....  | 31 |
| <b>Figura 2.11</b> | – Esquema de geração e formas de onda da modulação BD, adaptação .....  | 32 |
| <b>Figura 2.12</b> | – Filtro de saída para modulação AD .....   | 33 |
| <b>Figura 2.13</b> | – Filtro de saída para modulação BD.....  | 33 |
| <b>Figura 2.14</b> | – Geração de um sinal PWM por meio de modulação senoidal,<br>adaptação.....   | 34 |
| <b>Figura 2.15</b> | – Definição dos instantes de comutação .....  | 35 |
| <b>Figura 3.1</b>  | – Inversor senoidal bipolar proposto, com multiplexação nas chaves.....   | 38 |
| <b>Figura 3.2</b>  | – Acionamento das chaves do inversor com multiplexação - etapa 1 .....  | 39 |
| <b>Figura 3.3</b>  | – Acionamento das chaves do inversor com multiplexação - etapa 2 .....  | 39 |
| <b>Figura 3.4</b>  | – Acionamento das chaves do inversor com multiplexação - etapa 3 .....  | 40 |
| <b>Figura 3.5</b>  | – Acionamento das chaves do inversor com multiplexação - etapa 4 .....  | 40 |
| <b>Figura 3.6</b>  | – Sinal PWM amplificado na carga do inversor .....  | 41 |
| <b>Figura 3.7</b>  | – Sinal PWM em um dos braços do inversor.....   | 41 |
| <b>Figura 3.8</b>  | – Sinal PWM complementar ao primeiro braço do inversor .....  | 42 |
| <b>Figura 3.9</b>  | – Geração do sinal PWM pela comparação de uma onda triangular com<br>um sinal senoidal.....                                     | 42 |
| <b>Figura 3.10</b> | – Oscilações presentes no chaveamento de MOSFETs, oriundas das<br>interações entre capacitâncias e indutâncias do circuito..... | 43 |
| <b>Figura 3.11</b> | – Circuito de snubber.....  | 43 |
| <b>Figura 3.12</b> | – Efeito do fator Q na resposta em frequência do filtro, adaptação.....   | 45 |

|   |    |
|---|----|
| <b>Figura 3.13</b> – Esquema do circuito de controle proposto.....  | 46 |
| <b>Figura 3.14</b> – Compensador utilizado para controle do inversor .....  | 47 |
| <b>Figura 3.15</b> – Resposta em frequência e diagrama de fase para o compensador<br>analisado .....                                    | 48 |
| <b>Figura 3.16</b> – Avanço de fase em função do fator k, adaptação.....  | 48 |
| <b>Figura 3.17</b> – Circuito interno do SG 3525, disponível em seu datasheet .....   | 50 |
| <b>Figura 3.18</b> – Circuito de controle implementado para controle dos conversores<br>DC/DC .....                                     | 51 |
| <b>Figura 3.19</b> – Circuito implementado para o pré-amplificador de áudio .....   | 52 |
| <b>Figura 3.20</b> – Curva de ganho para o transistor BC549, extraída de seu datasheet .....  | 53 |
| <b>Figura 3.21</b> – Curva de ganho para o transistor BC337, extraída de seu datasheet .....  | 53 |
| <b>Figura 3.22</b> – Esquemático do circuito para redução e adequação do sinal de saída<br>do inversor .....                            | 54 |
| <b>Figura 3.23</b> – Filtro e limitador do sinal proporcional ao erro na saída do inversor.....   | 55 |
| <b>Figura 3.24</b> – Gerador de onda triangular e quadrada para pulsos PWM e<br>sincronismo.....  | 56 |
| <b>Figura 3.25</b> – Comparadores para a geração dos pulsos PWM.....  | 57 |
| <b>Figura 3.26</b> – Circuito de controle de corrente do inversor.....  | 58 |
| <b>Figura 3.27</b> – Circuito de controle para detecção de aquecimento excessivo.....   | 59 |
| <b>Figura 3.28</b> – Circuito de soft start.....  | 60 |
| <b>Figura 3.29</b> – Circuito de sincronismo .....  | 62 |
| <b>Figura 3.30</b> – Exemplo de multiplexação de um pulso quadrado .....  | 63 |
| <b>Figura 3.31</b> – Exemplo de grupo de transistores acionados por pulsos multiplexados.....   | 64 |
| <b>Figura 3.32</b> – Esquemático do circuito de driver implementado .....   | 65 |
| <b>Figura 3.33</b> – Aspecto da tensão negativa gerada pelo circuito de drive (a) e<br>transitórios no acionamento das chaves (b) ..... | 65 |
| <b>Figura 3.34</b> – Multiplexador de pulsos.....   | 66 |
| <b>Figura 3.35</b> – Detector e sinalizador da presença do sinal da rede elétrica na<br>alimentação dos conversores.....                | 67 |
| <b>Figura 3.36</b> – Comutador utilizado para acionar os conversores .....  | 69 |
| <b>Figura 3.37</b> – Circuito de monitoramento das baterias .....   | 70 |
| <b>Figura 4.1</b> – Tensão de entrada e saída do pré-amplificador para frequência de 1<br>kHz.....                                      | 74 |

|  |    |
|--|----|
| <b>Figura 4.2</b> – Tensão de entrada e saída do pré-amplificador para frequência de 1 kHz, com ganho elevado.....                                     | 74 |
| <b>Figura 4.3</b> – Tensão de entrada e saída do pré-amplificador para frequência de 30 Hz.....  | 75 |
| <b>Figura 4.4</b> – Tensão de entrada e saída do pré-amplificador para frequência de 20 kHz.....   | 75 |
| <b>Figura 4.5</b> – Tensão de entrada e saída do pré-amplificador para frequência de 20 kHz e ganho elevado.....                                       | 76 |
| <b>Figura 4.6</b> – Tensão de entrada e saída do pré-amplificador para frequência de 20kHz e onda quadrada.....  | 76 |
| <b>Figura 4.7</b> – Tensão de entrada e saída do pré-amplificador para frequência de 40Hz e onda quadrada.....   | 77 |
| <b>Figura 4.8</b> – Tensão de entrada e saída do pré-amplificador para frequência de 40 Hz e onda quadrada, utilizando transistores BC549 e BC559..... | 77 |
| <b>Figura 4.9</b> – Tensão de entrada e saída do pré-amplificador para frequência de 200 Hz e onda quadrada.....                                       | 78 |
| <b>Figura 4.10</b> – Curva de ganho do pré-amplificador, em dB, para frequências de 20 Hz a 100 kHz .....  | 78 |
| <b>Figura 4.11</b> – Circuito para simulação do ivnensor proposto no trabalho, com respectivo filtro de saída .....                                    | 79 |
| <b>Figura 4.12</b> – Tensão de saída no inversor para entrada senoidal de 20 kHz .....   | 79 |
| <b>Figura 4.13</b> – Tensão de saída no inversor para entrada senoidal de 10 kHz .....   | 80 |
| <b>Figura 4.14</b> – Tensão de saída no inversor para entrada senoidal de 1 kHz .....  | 80 |
| <b>Figura 4.15</b> – Tensão de saída no inversor para entrada senoidal de 20 kHz, com capacitor em paralelo com a carga.....                           | 80 |
| <b>Figura 4.16</b> – Tensão de saída no inversor para entrada senoidal de 10 kHz, com capacitor em paralelo com a carga.....                           | 81 |
| <b>Figura 4.17</b> – Tensão de saída no inversor para entrada senoidal de 2 kHz, com capacitor em paralelo com a carga.....                            | 81 |
| <b>Figura 4.18</b> – Tensão de saída no inversor para entrada senoidal de 20 kHz, com portadora triangular a 333 kHz .....                             | 82 |
| <b>Figura 4.19</b> – Tensão de saída no inversor para entrada senoidal de 20 kHz, com portadora triangular a 1 MHz.....                                | 82 |

|  |    |
|--|----|
| <b>Figura 4.20</b> – Tensão de saída no inversor para entrada senoidal de 20 kHz, com portadora triangular a 1 MHz e amplitude reduzida .....  | 82 |
| <b>Figura 4.21</b> – Circuito de driver e multiplexador de pulsos implementados .....  | 83 |
| <b>Figura 4.22</b> – Comparativo do tamanho do circuito de driver e multiplexador de pulsos implementados em relação a uma caneta esferográfica comum.....                             | 83 |
| <b>Figura 4.23</b> – Pulsos na saída do circuito de driver para frequência de 240 kHz, com multiplexação de pulsos.....  | 84 |
| <b>Figura 4.24</b> – Comparativo dos pulsos na saída do circuito de driver com relação à entrada, para frequência de 240 kHz, com multiplexação de pulsos e razão cíclica máxima.....  | 84 |
| <b>Figura 4.25</b> – Comparativo dos pulsos na saída do circuito de driver com relação à entrada, para frequência de 240 kHz, com multiplexação de pulsos e razão cíclica mínima ..... | 85 |
| <b>Figura 4.26</b> – Pulsos na saída do circuito de driver, para frequência de 1 MHz, com multiplexação de pulsos.....   | 85 |
| <b>Figura 4.27</b> – Comparativo dos pulsos na saída do circuito de driver com relação à entrada, para frequência de 1 MHz, com multiplexação de pulsos e razão cíclica mínima .....   | 86 |
| <b>Figura 4.28</b> – Comparativo dos pulsos na saída do circuito de driver com relação à entrada, para frequência de 1 MHz, com multiplexação de pulsos e razão cíclica máxima.....    | 86 |
| <b>Figura 4.29</b> – Esquemático do conversor Buck implementado para testes .....  | 86 |
| <b>Figura 4.30</b> – Pulsos nas chaves do conversor Buck implementado, em carga, com frequência de 200 kHz .....   | 87 |
| <b>Figura 4.31</b> – Pulsos nas chaves do conversor Buck implementado, em carga, com frequência de 200 kHz – detalhe.....  | 88 |
| <b>Figura 4.32</b> – Pulsos nas chaves do conversor Buck implementado, em carga, com frequência de 400 kHz .....   | 88 |
| <b>Figura 4.33</b> – Multiplexação de um pulso PWM a 200 kHz.....  | 89 |
| <b>Figura 4.34</b> – Multiplexação de um pulso PWM a 200 kHz (com sobreposição dos pulsos de saída).....   | 89 |
| <b>Figura 4.35</b> – Aspecto da onda quadrada gerada pelo NE566, com frequência em torno de 200 kHz.....   | 90 |

|   |     |
|---|-----|
| <b>Figura 4.36</b> – Aspecto da onda triangular gerada pelo NE566, com frequência em torno de 200kHz.....   | 91  |
| <b>Figura 4.37</b> – Aspecto dos pulsos de sincronismo gerados.....   | 91  |
| <b>Figura 4.38</b> – Soft-start do circuito atuando em seu acionamento.....   | 93  |
| <b>Figura 4.39</b> – Foto do protótipo completo, em bancada.....  | 93  |
| <b>Figura 4.40</b> – Foto do protótipo inversor e o respetivo filtro de saída.....  | 94  |
| <b>Figura 4.41</b> – Foto das fontes utilizadas para alimentação dos circuitos de driver e controle.....  | 94  |
| <b>Figura 4.42</b> – Foto do circuito de controle.....  | 95  |
| <b>Figura 4.43</b> – Esquema das diferentes referências dos circuitos de driver.....  | 95  |
| <b>Figura 4.44</b> – Forma de onda na carga, com distorção causada por erro no chaveamento.....   | 95  |
| <b>Figura 4.45</b> – Aspecto dos erros na geração do pulso PWM e sinal senoidal de referência.....  | 96  |
| <b>Figura 4.46</b> – Sinal triangular de referência para geração dos pulsos PWM.....  | 96  |
| <b>Figura 4.47</b> – Sinal senoidal de referência a 20 Hz para testes em malha aberta.....  | 97  |
| <b>Figura 4.48</b> – Sinal senoidal de referência a 20 Hz para testes em malha aberta, após passar por estágio pré-amplificador para ajuste de nível..... | 97  |
| <b>Figura 4.49</b> – Sinal senoidal de saída a 20 Hz - malha aberta.....  | 98  |
| <b>Figura 4.50</b> – Sinal senoidal de saída a 1 kHz - malha aberta.....  | 98  |
| <b>Figura 4.51</b> – Sinal senoidal de saída a 10 kHz - malha aberta.....   | 98  |
| <b>Figura 4.52</b> – Sinal senoidal de saída a 17 kHz - malha aberta.....   | 99  |
| <b>Figura 4.53</b> – Parâmetros utilizados no comparador para obter os resultados em malha fechada.....   | 99  |
| <b>Figura 4.54</b> – Sinal senoidal de saída a 20 Hz - malha fechada.....   | 100 |
| <b>Figura 4.55</b> – Sinal senoidal de saída a 1 kHz - malha fechada.....   | 100 |
| <b>Figura 4.56</b> – Sinal senoidal de saída a 10 kHz - malha fechada.....  | 100 |
| <b>Figura 4.57</b> – Sinal senoidal de saída a 20 kHz - malha fechada.....  | 101 |
| <b>Figura 4.58</b> – Tensão de saída RMS ao longo da banda audível.....   | 101 |
| <b>Figura 4.59</b> – THD no sinal de entrada e saída.....   | 102 |
| <b>Figura 4.60</b> – Curva típica de rendimento de um amplificador classe D.....  | 103 |
| <b>Figura 4.61</b> – Correntes de magnetização nos indutores, para sinal de entrada nulo.....   | 104 |
| <b>Figura 4.62</b> – Correntes de magnetização nos indutores de 80 $\mu$ H, para sinal de entrada nulo.....   | 104 |

# Lista de Tabelas

|   |     |
|---|-----|
| <b>Tabela 2.1</b> –Comparativo entre topologias Half Bridge e Full Bridge ..... | 28  |
| <b>Tabela 4.1</b> –Parâmetros utilizados nas simulações .....                   | 92  |
| <b>Tabela 4.2</b> –Rendimento do amplificador .....                             | 103 |

# Sumário

|          |  |           |
|----------|--|-----------|
| <b>1</b> | <b>INTRODUÇÃO</b>  | <b>15</b> |
| <b>2</b> | <b>Revisão da Literatura</b>                                 | <b>20</b> |
| 2.1      | Parâmetros importantes no estudo de amplificadores de áudio  | 21        |
| 2.1.1    | Distorção  | 21        |
| 2.1.2    | Ruído  | 22        |
| 2.2      | Amplificadores lineares de potência                          | 23        |
| 2.2.1    | Amplificador classe A  | 23        |
| 2.2.2    | Amplificador classe B  | 24        |
| 2.2.3    | Amplificador classe AB                                       | 25        |
| 2.3      | Amplificador classe D  | 25        |
| 2.3.1    | Considerações sobre o rendimento e THD                       | 26        |
| 2.3.2    | Detalhamento das perdas nos MOSFETs                          | 27        |
| 2.3.3    | Topologias inversoras utilizadas: Half Bridge ou Full Bridge | 28        |
| 2.3.4    | Outras topologias  | 28        |
| 2.3.5    | Conclusões   | 29        |
| 2.4      | A modulação PWM  | 30        |
| 2.4.1    | Descrição analítica da modulação PWM                         | 33        |
| 2.4.2    | Análise da tensão de saída                                   | 35        |
| <b>3</b> | <b>Desenvolvimento</b>                                       | <b>37</b> |
| 3.1      | Circuito inversor  | 37        |
| 3.1.1    | Descrição do funcionamento do inversor                       | 38        |
| 3.1.2    | O filtro de saída  | 43        |
| 3.2      | Circuito de controle proposto                                | 45        |
| 3.2.1    | Controle do inversor   | 46        |
| 3.2.2    | Controle do conversor DC/DC                                  | 49        |
| 3.3      | Circuitos auxiliares   | 51        |
| 3.3.1    | Pré-amplificador   | 51        |
| 3.3.2    | Redução e adequação do sinal de tensão na saída do inversor  | 54        |

|        |  |     |
|--------|--|-----|
| 3.3.3  | Limitador da corrente de saída .....   | 58  |
| 3.3.4  | Controle de temperatura.....   | 59  |
| 3.3.5  | Soft start.....  | 60  |
| 3.3.6  | Sincronismo .....  | 61  |
| 3.3.7  | Circuito de driver proposto.....   | 62  |
| 3.3.8  | Detecção de presença da rede elétrica.....   | 66  |
| 3.3.9  | Comutação dos conversores.....   | 68  |
| 3.3.10 | Circuito de proteção .....   | 70  |
| 3.4    | Circuito de controle - considerações finais.....   | 71  |
| <br>   |  |     |
| 4      | RESULTADOS E DISCUSSÃO .....   | 73  |
| 4.1    | Simulações .....   | 73  |
| 4.1.1  | Pré-amplificador .....   | 73  |
| 4.1.2  | Simulações do inversor.....  | 77  |
| 4.2    | Resultados experimentais.....  | 83  |
| 4.2.1  | Circuito de driver.....  | 83  |
| 4.2.2  | Gerador de ondas triangular e quadrada.....  | 89  |
| 4.2.3  | Circuito de sincronismo.....   | 91  |
| 4.2.4  | Resultados obtidos com o protótipo completo.....   | 92  |
| <br>   |  |     |
| 5      | CONCLUSÃO.....   | 106 |
| <br>   |  |     |
|        | BIBLIOGRAFIA.....  | 110 |
| <br>   |  |     |
|        | APÊNDICE A – CIRCUITO DE CONTROLE COMPLETO .....   | 113 |
|        | APÊNDICE B – PROJETO DO INVERSOR SENOIDAL BIPOLAR MULTIPLEXADO, SNNUBER<br>E FILTRO DE SAÍDA ..... | 114 |
|        | Apêndice B.1 – Cálculo do snnuber .....  | 114 |
|        | Apêndice B.2 – O filtro de saída .....   | 115 |
|        | APÊNDICE C – CIRCUITO DE POTÊNCIA (INVERSOR E FILTRO) .....  | 117 |
|        | APÊNDICE D – CIRCUITO DE DRIVER E MULTIPLEXADOR DE PULSOS COMPLETO .....                           | 118 |

---

CAPÍTULO 1

---

# INTRODUÇÃO

---

O desenvolvimento de amplificadores de áudio remonta, do ponto de vista histórico, ao início do século XX. Com o advento da transmissão de rádio<sup>1</sup>, e o desenvolvimento de itens como o gramofone - um precursor arcaico dos aparelhos de LP -, a utilização de amplificadores de áudio passou a ser necessária. Isso porque a potência utilizada na transmissão de um sinal é muito pequena, em função da modulação utilizada pelo sinal, considerando ainda os efeitos de atenuação ocasionados pela atmosfera. O receptor, ao captar um sinal de rádio, por exemplo, precisa amplificar a mensagem recebida para criar um nível de potência sonora adequado ao ouvinte.

Atualmente, com o avanço tecnológico e a integração cada vez maior de funcionalidades nos equipamentos eletrônicos, é possível encontrar amplificadores de áudio em praticamente qualquer dispositivo. Desde os tradicionais aparelhos de áudio, passando por televisões, computadores, computadores portáteis - *notebooks* - até dispositivos menores, como os *mp3 player* e celulares. É cada vez mais frequente as pessoas estarem utilizando recursos fornecidos por um amplificador de áudio de forma contínua, pois esta é uma das facetas da conectividade que os dispositivos de comunicação atuais fornecem. Além, é claro, de serem uma opção de lazer escolhida por muitas pessoas. Por exemplo, o tocador de mídias digitais *Ipod*, do fabricante *Apple*, atingiu a marca de 275 milhões de unidades vendidas, um valor altamente significativo [1]. Tais números demonstram que esta fatia do mercado segue uma tendência de crescimento acelerado.

Em suma, amplificadores de áudio vem sendo utilizados em uma gama cada vez maior de aplicações. Nos últimos anos, a grande expansão deu-se em aplicações portáteis, tais como celulares, *mp3 players* e similares. Esses dispositivos possuem características peculiares frente a sistemas de áudio de grande potência e qualidade. Pelo fato de serem portáteis, são dependentes de uma bateria e não podem ocasionar um gasto excessivo de energia, sob pena de minimizar o tempo de funcionamento do dispositivo. Contudo, amplificadores de áudio lineares - os mais populares - possuem desempenho pouco satisfatório, de no máximo 75%, para o caso de um amplificador classe AB [2]. Mesmo com essa limitação, os usuários desejam aparelhos com autonomia, qualidade no áudio e muitas vezes potência no mesmo. Apresenta-se, assim, um paradigma para os projetistas.

---

<sup>1</sup>Credita-se o desenvolvimento das comunicações via rádio ao italiano Guglielmo Marconi, em fins do século XIX.

Os circuitos amplificadores são utilizados há várias décadas como estágio de potência em diferentes aplicações [2, 3]. As configurações mais utilizadas, até hoje, são amplificadores lineares, dadas a sua simplicidade e desempenho satisfatório em boa parte das aplicações de áudio, sendo que a maior parte dos dispositivos de áudio utilizam amplificadores desta categoria [2].

Dentre os amplificadores lineares, o mais simples é denominado classe A. Apesar da ótima resposta linear, o amplificador apresenta um rendimento muito baixo, em torno de 25%, inviabilizando sua utilização para várias aplicações. Outra topologia, chamada classe B, aumenta o rendimento do circuito, porém introduz distorções no sinal amplificado - chamada de distorção *crossover*. A solução deste problema, por fim, está no chamado amplificador classe AB, que integra as melhores características dos modelos anteriores: uma eficiência superior, em torno de 75%, e eliminação dos problemas de distorção *crossover* [2–4]. Atualmente, a maior parte dos dispositivos de áudio domésticos integra amplificadores classe AB em sua constituição.

Contudo, mesmo com o predomínio dos amplificadores lineares até o momento, há outras classes de amplificadores disponíveis, tais como classe D, classe H, além de topologias híbridas [5]. A topologia classe D possui características particularmente interessantes. Ao contrário dos amplificadores lineares, nesta classe de amplificadores os transistores operam apenas em duas condições: em corte ou condução [2]. Por essa característica, tais amplificadores também são conhecidos como amplificadores chaveados. Por muitos anos sua aplicação em termos de áudio limitou-se a circuitos de *subwoofer* principalmente, ou seja, para amplificação de sinais de baixa frequência, no máximo da ordem de centenas de Hz [2, 6]. Isso ocorre devido a limitações impostas pela tecnologia, em função da modulação de áudio adotada por essa classe de amplificadores. Há dificuldades com relação à fidelidade sonora.

Pelo fato de os transistores funcionarem apenas em dois estados - em condução ou corte -, para haver amplificação do sinal de áudio o mesmo deve passar por uma modulação. No caso de amplificadores classe D, é comumente utilizada a modulação PWM - *Pulse Width Modulation* ou modulação por largura de pulso - [2, 6–15], que é gerada comparando o sinal de áudio com uma onda triangular ou dente de serra. O resultado da comparação são pulsos quadrados de largura variável, que são utilizados para acionar os transistores do estágio de potência. Este sinal PWM, amplificado, é capaz de reproduzir o sinal de entrada, após passar pela filtragem conveniente [16–18]. A modulação PWM exige, ainda, que a frequência com que haja a comutação dos transistores seja significativamente maior da frequência do sinal a ser amplificado, além de uma filtragem do sinal de saída para poder reconstituir o sinal original. No caso do áudio, espera-se uma frequência de modulação ao menos uma década maior do que a frequência de 20 kHz [4].

Então é possível depreender algumas ótimas vantagens e outras dificuldades no projeto deste tipo de amplificador. O grande ponto positivo é referente ao seu rendimento: normalmente superior a 90%, em função da operação dos transistores [2, 6]. Essa alta eficiência é o grande atrativo dessa classe, especialmente considerando o caso de aplicações portáteis, que exigem uma minimização do consumo de energia. Contudo, há a evidente desvantagem das não-linearidades introduzidas pela modulação PWM, que podem afetar o desempenho e a qualidade do aparelho

[7, 9, 10, 19]. Portanto, há de se ter uma atenção especial no projeto do circuito de controle e do filtro de saída para tentar contornar essas dificuldades. Contudo, o empecilho para uma maior popularidade dos amplificadores classe D, por muito tempo, foi decorrente da exigência de uma alta frequência de comutação nas chaves, devido à modulação PWM. Transistores bipolares, por exemplo, apresentam dificuldades para atuar em frequências da ordem de centenas de kHz. O advento dos MOSFETs, e posteriormente dos IGBTs, abriu novas possibilidades e possibilitou um grande desenvolvimento particularmente em aplicações que exigem chaveamento de transistores em altas frequências. Mas, dada a simplicidade de projeto de amplificadores classe AB, e de seu desempenho satisfatório, o uso de amplificadores classe D ficou limitado basicamente à aplicações em *subwoofer*, mesmo anos após o desenvolvimento de transistores com resposta veloz para o chaveamento - por volta da década de 1980.

Recentemente aumentou a demanda por aplicações de áudio em equipamentos portáteis, e os amplificadores classe D mostram-se como a opção mais promissora [2]. As dificuldades de projeto vem sendo superadas, tanto com operação em frequências cada vez mais elevadas, como com a utilização de técnicas de controle adequadas, minimizando as distorções causadas pelas não-linearidades [19]. Hoje, portanto, é possível o projeto de um amplificador de áudio classe D de alta fidelidade sonora, podendo-se afirmar que a tendência é que essa classe seja, em poucos anos, predominante mesmo em relação aos amplificadores lineares [2]. Portanto, trata-se de um tema cujo interesse é crescente. É importante, contudo, a busca por técnicas cada vez mais adequadas, que permitam que amplificadores de áudio classe D sejam utilizados em maior escala. Nota-se que dois aspectos merecem maior atenção: possibilidade de incremento na frequência de operação do circuito, o que implica em possibilidade de maior fidelidade sonora e diminuição no tamanho dos componentes passivos do sistema, e também uma atenção ao circuito de controle.

Este trabalho apresenta uma contribuição para estes dois aspectos importantes em um amplificador classe D. É apresentada uma ampla revisão do conceito desta classe de amplificadores, justificando a crescente demanda por sua utilização atualmente. São apontadas as vantagens e desvantagens da topologia, e apresentada uma discussão desses problemas. São discutidas as diferentes formas de abordar os problemas, e serão apresentadas algumas soluções que permitem uma operação em frequências elevadas, minimizando as perdas, e uma discussão sobre modulação PWM em um inversor senoidal bipolar, e a viabilidade de sua utilização em um amplificador classe D.

É discutida a técnica da multiplexação de pulsos aplicada às chaves dos circuitos de potência - inversores e fontes chaveadas. Com essa abordagem, pretende-se facilitar a operação de circuitos de potência em frequências elevadas, possibilitando vantagens em termos de diminuição de componentes como filtros e indutores em um circuito. Também é verificada a relação entre a qualidade do sinal de saída do amplificador, medida por sua THD - *Total Harmonic Distortion*, distorção total harmônica -, em função do aumento da frequência do sinal modulante da modulação PWM. Também será verificado se, com o incremento na frequência de operação, há uma diminuição nas perdas, especialmente nas chaves, e consequente aumento de rendimento. É proposto um circuito de *driver* que atenda a essa demanda por alta frequência e ainda permita uma ampla flexibilidade, podendo acionar desde inversores às mais variadas topologias de fontes chaveadas. Outra proposta

da metodologia apresentada está no fato da minimização da necessidade da utilização de *snubbers* dissipativos para as chaves, em função da utilização da técnica de multiplexação dos pulsos.

Também há uma discussão sobre a utilização do inversor senoidal bipolar PWM para aplicações de áudio, e suas vantagens em termos de facilidade de implementação, controle, e eliminação de harmônicas. É verificada a possibilidade da utilização da técnica da multiplexação de pulsos em um inversor utilizado para amplificador de áudio classe D, bem como eventuais melhorias na qualidade do sinal de áudio amplificado em função da multiplexação realizada, e especialmente se há um incremento considerável no rendimento do circuito.

Outro aspecto importante, devido às não-linearidades da modulação PWM, é referente ao circuito de controle projetado. Tal aspecto, como mencionado, é fundamental para a qualidade do sinal gerado na saída do sistema, procurando maior fidelidade possível. Portanto, haverá uma revisão das técnicas de controle para a modulação PWM implementada para acionar o inversor do amplificador, bem como uma discussão de maneiras práticas de simplificar seus resultados, procurando aliar um circuito de alta performance com uma topologia simples, barata e robusta. É verificada a possibilidade de essa solução ser utilizada como um controle genérico de inversores, que sejam utilizados como amplificadores de áudio ou então em *no breaks* ou outras aplicações, com alteração apenas nos ganhos dos compensadores ao invés de mudança no projeto.

Este circuito de controle é composto por um compensador, e pode ser utilizado para o controle de um inversor utilizado em um amplificador de áudio como em um *no break*. Há também a possibilidade de sincronismo com outro amplificador de áudio análogo para a implementação de um sistema *stereo*. Outras características do controle proposto: *soft start*, pré amplificador simples porém com eficiência elevada, controle contra surtos de corrente, controle de temperatura.

Outro aspecto é que há, integrado ao mesmo projeto, um circuito de controle para conversores DC/DC, em sincronia com o controle do inversor. A primeira é uma topologia amplamente discutida na literatura [20, 21]. O objetivo é a montagem de uma placa de circuito de controle em que haja o circuito de controle do inversor, utilizado em amplificadores classe D, e do controle dos respectivos conversores que alimentam este circuito, em sincronismo. O desenvolvimento desses conversores, contudo, não está no escopo deste trabalho.

Existe, ainda, uma grande similaridade no projeto de um amplificador de áudio classe D com o de um *no break* monofásico utilizando amplificador da mesma classe. Basicamente, ambos consistem em um inversor, alimentado por fontes, para gerar um sinal de saída amplificado em relação a uma referência. No caso do *no break* faz-se a modulação de um sinal senoidal de 60 Hz - referência para gerar um sinal análogo ao da rede elétrica - ao invés de um sinal de áudio. Assim, o mesmo projeto de controle pode ser utilizado, com adaptações nos controladores e ajustes nas frequências de operação, para atuar em ambas as aplicações mencionadas. Também há possibilidade de alimentação do amplificador proposto por meio de baterias. Esta flexibilidade é importante em aplicações de áudio, especialmente visando aplicações automotivas.

Assim, este trabalho contém uma proposta de implementação de um amplifica-

dor classe D utilizando um inversor senoidal bipolar PWM multiplexado. É apresentada a técnica da multiplexação de pulsos para aplicação em inversores e fontes chaveadas, bem como o circuito desenvolvido para esta finalidade e seus respectivos resultados. Há uma revisão sobre os principais aspectos do inversor senoidal bipolar, e especialmente uma análise matemática da modulação PWM. Será feita uma ampla discussão do circuito de controle do inversor e do conversor, como também das demais partes do circuito de controle, como sincronismo, controle de temperatura e *soft start*. Este amplificador proposto pode ser utilizado tanto em aplicações de áudio como em *no breaks*, podendo ser alimentado por conversores alimentados pela rede elétrica ou por baterias. Além disso, para o caso da aplicação de áudio, o amplificador desenvolvido pode operar em toda a banda audível, de 20 Hz a 20 kHz, com qualidade no sinal de saída. Será mostrado que essa qualidade no sinal de saída está especialmente relacionada com a frequência utilizada na modulação PWM.

Sendo assim, o trabalho estruturar-se-á da seguinte maneira. Em um primeiro momento, há um capítulo dedicado à revisão da literatura sobre o tema, desenvolvendo as ideias que envolvem o projeto de amplificadores, bem como discutindo todos os conceitos abordados, desde a modulação PWM, a multiplexação dos pulsos no desenvolvimento do circuito de *driver*, e todo seu equacionamento, além da discussão dos filtros e métodos de controle, e de conceitos como THD. Também são apresentadas aqui as propostas para o desenvolvimento dos protótipos a serem testados. Há também um capítulo contendo resultados obtidos, que buscam validar boa parte das propostas. Para tanto, há uma série de simulações realizadas, em um primeiro momento, bem como o levantamento de alguns testes em *proto-board* de boa parte dos circuitos propostos, e resultados com os protótipos do circuito de *driver* multiplexado implementados. Também há os resultados obtidos com o protótipo inversor, em malha aberta e malha fechada. É feito o levantamento da potência obtida para a saída e de sua respectiva THD. Por fim, serão apresentadas as conclusões sobre os resultados obtidos, bem como sugestões para trabalhos futuros e uma eventual continuidade neste tópico de pesquisa. Espera-se realizar uma contribuição relevante no desenvolvimento de técnicas para incrementar a qualidade de projetos em amplificadores classe D, especialmente em aplicações de áudio, bem como abrir possibilidades para a continuidade das pesquisas efetuadas no âmbito de mestrado.

---

## CAPÍTULO 2

---

# REVISÃO DA LITERATURA

---

A ideia de se utilizar o conceito de chaveamento de transistores em amplificadores de áudio é antiga. O advento de transistores do tipo MOSFET tornou possível aplicações que utilizem comutações na ordem de centenas de kHz. Isso facilitou o desenvolvimento de fontes chaveadas. Em termos de amplificadores de áudio, os amplificadores lineares foram e continuam sendo largamente utilizados. Amplificadores do tipo A, B e AB estão presentes na maior parte dos dispositivos de áudio, especialmente devido às suas características de alta fidelidade - notavelmente no caso da classe AB. Contudo, para aplicações portáteis há inconvenientes. O maior problema é referente ao rendimento: dos amplificadores mencionados, o melhor rendimento é apresentado pelo classe AB, estando em torno de 78,5% [7].

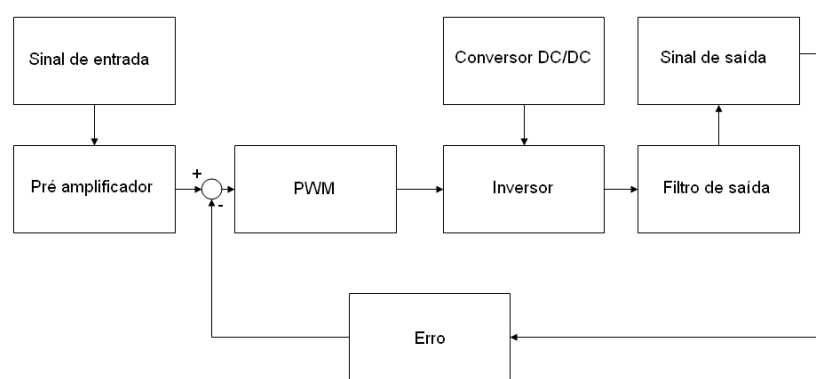
Nesse sentido, amplificadores classe D mostram-se uma solução para muitas aplicações, especialmente áudio [2]. Eles utilizam técnicas de chaveamento para aplicar ganho de potência em um sinal de áudio. Portanto, do ponto de vista teórico, a eficiência alcançada seria 100% [7]. Na prática, a eficiência obtida normalmente é superior a 90% [15]. Pensando em componentes portáteis, dependentes de baterias, é fundamental que as aplicações possuam um elevado rendimento a fim de permitir uma maior durabilidade nas baterias. Também, em termos de tamanho do dispositivo, os amplificadores classe D tornam-se a melhor escolha pois seus componentes passivos, especialmente o filtro de saída, diminuem em função da maior frequência de operação [8].

Com a crescente demanda por portabilidade ocorrida ao longo dos últimos anos [12], os amplificadores classe D vem ganhando cada vez mais espaço no mercado de áudio, sendo utilizados em dispositivos de áudio portáteis, desde celulares a notebooks [2].

Contudo, há desvantagens em sua utilização. Como as chaves operam apenas na região de corte e saturação, a reprodução do sinal na saída do circuito é possível devido a utilização de técnicas de modulação. Comumente utiliza-se modulação PWM para essa finalidade [2, 6–10, 12–15]. Assim, a necessidade de utilização de um filtro de saída adequado torna-se um imperativo na maior parte das aplicações, com exceções em termos bem determinados [22]. Um projeto adequado de filtro é importante, por ocasionar redução nos custos, diminuir a interferência eletromagnética e

reduzir o ruído no sinal de saída, melhorando parâmetros como a Taxa de Distorção Harmônica - THD - [16].

A figura 2.1 mostra um diagrama de blocos para o amplificador classe D proposto. Basicamente, o sinal de entrada é captado de algum aparelho de áudio, para o caso de aplicações de áudio, e passa imediatamente por um estágio pré-amplificador. Na sequência, este sinal é comparado com um sinal de erro, proveniente da saída do estágio inversor - responsável pela amplificação do sinal de áudio -, e comparado ainda com um sinal triangular para gerar um sinal PWM. Este sinal é responsável pelo acionamento das chaves do inversor, que por sua vez recebe potência de um conversor DC-DC. O sinal na saída do inversor é filtrado e, na saída do filtro, é possível recompor o sinal de entrada amplificado. O sinal de entrada pode ser uma referência senoidal a 60 Hz, para o caso do desenvolvimento de um *no break*



**Figura 2.1** – Diagrama de blocos para amplificador de áudio classe D proposto.

## 2.1 Parâmetros importantes no estudo de amplificadores de áudio

Em primeiro lugar, é importante definir uma série de conceitos e termos indispensáveis para a análise e estudo de amplificadores de áudio. Na sequência, há a apresentação e discussão desses conceitos.

### 2.1.1 Distorção

Idealmente, um amplificador de áudio realiza tão somente a amplificação e reconstituição do sinal de entrada original, com potência superior à entrada. Na prática, os dispositivos eletrônicos não são perfeitamente lineares, e introduzem deformações em relação ao sinal original. Vários fatores podem contribuir para este fenômeno: saturação de amplificadores, *slew rate* inadequado à operação, resposta em frequência inadequada dos componentes, dentre outros. Há dois parâmetros utilizados para a quantificação da distorção introduzida por um circuito: a Taxa de Distorção Harmônica (THD) e a distorção por intermodulação.

### Taxa de Distorção Harmônica - THD

A Taxa de Distorção Harmônica ou *Total Harmonic Distortion* (THD) de um circuito pode ser definida como segue, de acordo com a norma IEC 61000-2-2:

$$THD = \frac{\sum_{h=2}^{\infty} y_h^2}{y_1} \quad (2.1)$$

onde  $y_h$  é o valor eficaz total da h-ésima harmônica e  $y_1$  o valor eficaz da fundamental.

A norma permite limitar o valor  $h$  dos harmônicos em 50. Normalmente, o valor do  $THD$  vem expresso em porcentagem ou em  $dB$ . Para o caso de amplificadores de áudio, há o desejo de alta fidelidade, e portanto minimização da distorção. Pode-se considerar um dispositivo de alta fidelidade com  $THD$  em torno de  $-60dB$  ou melhor [13]. Em termos de porcentagem, pode-se afirmar que um amplificador de áudio de uso doméstico deve possuir  $THD \leq 0,1\%$  [23]. Em suma, a quantidade de harmônicos indesejados introduzidos pelas imperfeições do circuito devem ser muito baixos se comparados com a magnitude da fundamental.

### Distorção por intermodulação

Quando há duas ou mais frequências distintas no sinal de entrada, pode haver o surgimento de sinais com novas frequências resultantes de somas e subtrações das frequências originais, sendo tal fenômeno denominado distorção por intermodulação [24].

#### 2.1.2 Ruído

Ruído pode ser definido como um erro não presente no sinal de entrada, mas que aparece na saída do circuito independentemente da presença do sinal de entrada [24]. Ele pode ser causado pelo próprio circuito como por interferências eletromagnéticas externas, podendo ser de natureza aleatória - como o ruído térmico - ou determinística - sinais espúrios da rede elétrica, por exemplo. Uma medida importante, referente ao ruído, é a chamada relação sinal ruído (*Signal Noise Relation*, ou  $SNR$ ).

### Relação Sinal Ruído - SNR

A relação sinal ruído (*Signal Noise Ratio* ou  $SNR$ ) expressa a relação entre o sinal do amplificador e o ruído inserido, normalmente definida em  $dB$ :

$$SNR_{dB} = 20 \cdot \log\left(\frac{S}{N}\right) \quad (2.2)$$

onde  $S$  expressa a amplitude do sinal de interesse e  $N$  a amplitude do ruído.

Depreende-se que é interessante uma elevada SNR para o amplificador, por se tratar de uma quantificação do fato de haver pouco ruído em relação ao sinal de áudio, no caso de aplicações sonoras.

## 2.2 Amplificadores lineares de potência

Amplificadores de potência podem ser definidos simplesmente como um amplificador com estágio de saída em alta potência [3]. Para o caso de amplificadores de áudio, pode-se dizer que, a partir de pequenos sinais, fornecem grandes sinais a cargas de baixa impedância, resultando em elevadas correntes e potência de saída [4].

As classes de amplificadores de potência são determinadas em função da forma de onda de corrente no coletor (para o caso de utilização de transistor bipolar) ou dreno (para MOSFET) que resulta da aplicação de um sinal de entrada [3]. Algumas dessas classes de amplificadores mais comuns em aplicações de áudio são: classe *A*, classe *B*, classe *AB* e classe *D*. Tradicionalmente, em aplicações de áudio, utiliza-se muito amplificadores das classes *B* e *AB*, especialmente, sendo que amplificadores classe *D* tem ganhado espaço ultimamente no mercado [2].

### 2.2.1 Amplificador classe A

Amplificadores classe A possuem, como característica primordial, uma corrente de polarização mais elevada que o sinal de corrente amplificado. O transistor, então, conduz durante todo o ciclo do sinal de entrada, e seu ângulo de condução é  $360^\circ$ . Assim, trata-se de uma configuração menos complexa, mais linear e com menor distorção harmônica para sinais de pequenas amplitudes [4].

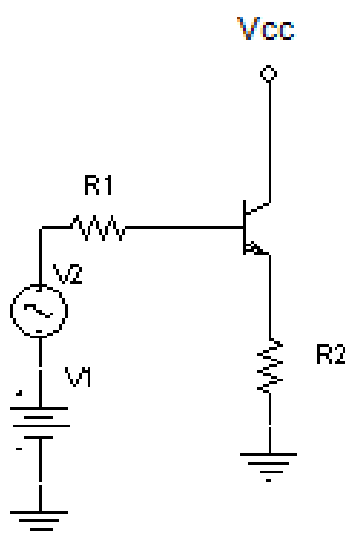


Figura 2.2 – Amplificador classe A.

O rendimento máximo desse estágio de saída é de 25%. Portanto, raramente é utilizado em aplicações de alta potência, superiores a 1 W [3]. A figura 2.2 apresenta um esquema de um estágio de saída classe A.

### 2.2.2 Amplificador classe B

O arranjo básico dessa topologia é mostrado na figura 2.3 e implica que as chaves jamais conduzirão simultaneamente. O rendimento dessa configuração é, em média, de 50%, porém com uma maior distorção no sinal em relação ao amplificador classe A.

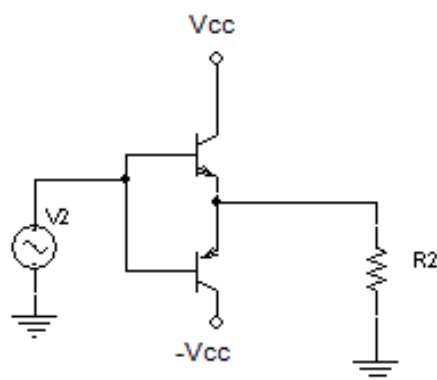


Figura 2.3 – Amplificador classe B.

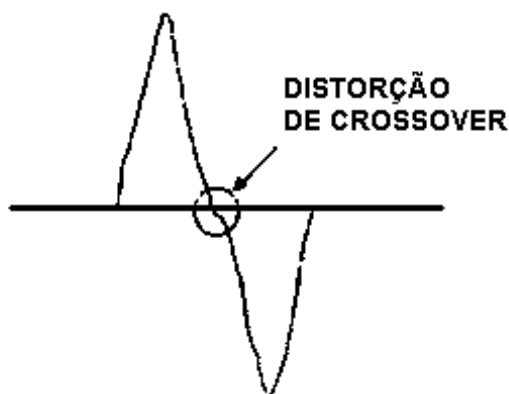


Figura 2.4 – Distorção de *crossover*.

Ao contrário do estágio apresentado anteriormente, cada transistor no amplificador classe B conduz em um período do sinal de entrada sendo que seu ângulo de condução é, no máximo, 180°. Ou seja, os dois transistores jamais conduzirão em conjunto. Devido a essa característica surge um fenômeno importante a ser destacado: a distorção *crossover*. Ela aparece em função do intervalo que ocorre entre os instantes de condução de ambos os transistores. Ou seja, há um breve instante em que nenhum dos transistores conduz, mesmo havendo um sinal de entrada. Isso introduz uma não-linearidade no sinal de saída. A figura 2.4 exemplifica esse fenômeno. Em um amplificador de áudio isso dá origem a um som desagradável [3].

Assim, apesar da vantagem em relação ao rendimento frente o amplificador classe A, o amplificador classe B é inadequado para aplicações que exigem alta fidelidade sonora, devido à existência de distorção de *crossover*.

### 2.2.3 Amplificador classe AB

O amplificador classe AB faz uma síntese das melhores características dos amplificadores classe A e classe B: alta fidelidade sonora e incremento no desempenho, minimizando perdas. A ideia é minimizar a distorção de crossover permitindo que ambos os transistores da configuração conduzam simultaneamente quando a tensão do sinal estiver próxima a 0 V, por um breve período de tempo. Na prática, isso significa que no momento em que um dos transistores deixa de conduzir, o outro começa seu estágio de condução. Para tanto, há a necessidade de uma pequena tensão de polarização para cada chave, como mostrado na figura 2.5.

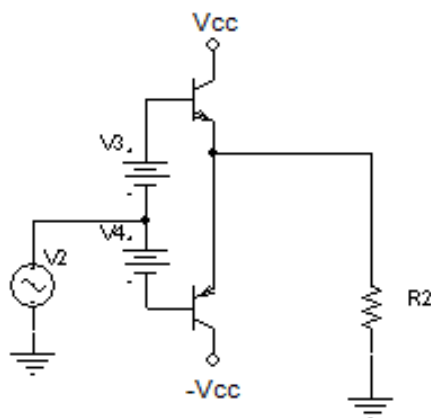


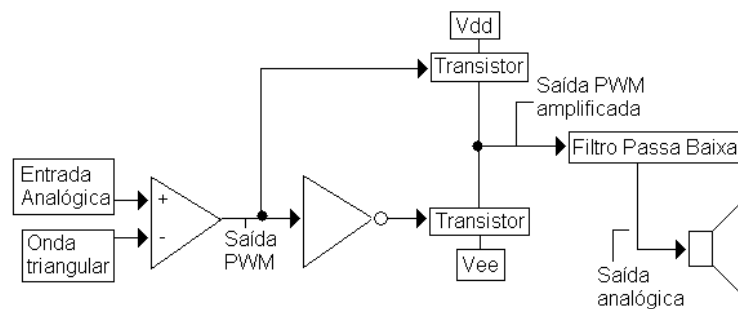
Figura 2.5 – Amplificador classe AB.

Devido a essas características, que permitem uma baixa taxa de distorção no sinal aliada a um rendimento satisfatório para boa parte das aplicações [2, 6], essa classe de amplificadores é ainda hoje a mais comum para projetos de amplificadores de áudio.

## 2.3 Amplificador classe D

A ideia básica do amplificador de áudio classe D é, ao contrário das demais topologias apresentadas, funcionar com os transistores operando apenas na região de corte ou saturação, utilizando a mesma ideia das fontes chaveadas. A vantagem desse procedimento de operação é o elevado rendimento, idealmente 100%, e na prática superior a 90% [2, 6]. Como as chaves atuam em apenas dois níveis de tensão, para haver a reprodução do sinal de entrada na saída é necessário a utilização de alguma técnica de modulação. O mais comum é a utilização da modulação PWM, mas outras podem ser utilizadas, com desvantagens, como por exemplo a modulação sigma-delta [2].

A figura 2.6 apresenta um diagrama simplificado do funcionamento de um amplificador de áudio classe D. Basicamente, uma entrada analógica passa, primeiramente, por um estágio de modulação PWM, através de uma comparação com um sinal triangular ou dente-de-serra. No exemplo, a figura apresenta um estágio *half-bridge* na saída, com apenas dois transistores para o estágio de potência. Ambos são excitados com pulsos PWM complementares, gerando um novo sinal PWM em seu estágio de saída, porém amplificado em relação ao primeiro. Esses transistores de potência constituem um inversor [25], responsáveis pela conversão do nível de tensão DC fornecido pelos conversores DC/DC em um tensão alternada, no caso o sinal PWM amplificado. A topologia apresentada, com duas chaves apenas, é chamada *half-bridge*. Assim, basta filtrar o sinal oriundo do inversor e inseri-lo na carga - no caso, um alto-falante. Para o estágio de potência também poderiam ser utilizados quatro transistores na topologia inversora, implementando uma topologia *full-bridge*.



**Figura 2.6** – Amplificador classe D.

Portanto, os amplificadores classe D possuem, como vantagem, seu alto rendimento, superior a 90%. Contudo, em relação às topologias anteriores, possui a desvantagem de menor linearidade e possíveis distorções no sinal de saída do amplificador, o que é sempre indesejado em um amplificador de áudio. Todavia, atualmente é possível obter amplificadores classe D de alta fidelidade [2, 19], o que faz com que seu uso em diferentes aplicações seja cada vez mais comum. Essa alta fidelidade é possível utilizando frequências mais elevadas para a modulação PWM, por exemplo, e com um projeto adequado para o filtro de saída.

### 2.3.1 Considerações sobre o rendimento e THD

Vários aspectos explicam os motivos de o rendimento, na prática, estar em torno de 90%. Dois deles são os principais: os tempos de comutação não nulos dos transistores utilizados bem a resistência de condução dos transistores, chamadas de  $R_{on}$ . O primeiro aspecto traz consigo uma consequência negativa: a inserção de um tempo entre os pulsos que acionam as chaves no inversor. Tal procedimento é necessário para evitar que pulsos complementares acionem chaves distintas em conjunto por um breve intervalo de tempo, o que significaria um curto-circuito na fonte que alimenta o inversor. Na prática, esse é um parâmetro crítico na THD de um amplificador classe D. Um tempo morto de 40 ns cria uma THD de 2%, enquanto 15 ns acarretaria em 0,2% de THD [26].

Isso implica um cuidado na escolha dos semicondutores a serem utilizados, pri-

mando por componentes que comutem na ordem de dezenas de ns, bem como possuam baixa  $R_{on}$ . Isso para assegurar maior eficiência aliada a um desempenho de qualidade.

Há outras causas secundárias que podem implicar em um rendimento inferior ou queda na qualidade do sinal de saída. Eventuais erros ou dificuldades na geração dos pulsos PWM e não-linearidades nas capacitâncias e indutâncias do filtro de saída também podem ter relação com o rendimento e a THD do circuito, bem como variações na tensão de alimentação do circuito de potência do amplificador [27].

### 2.3.2 Detalhamento das perdas nos MOSFETs

O aspecto crítico para o rendimento em um amplificador classe D são as perdas nas chaves - MOSFETs [26, 27]. A relação que define as perdas em um amplificador classe D é dada pela equação (2.3), obtida de [27]:

$$P_{total} = P_{sw} + P_{cond} + P_{gd} \quad (2.3)$$

O termo  $P_{sw}$  é a perda nas chaves e é definido por:

$$P_{sw} = C_{oss} \cdot V_{BUS}^2 \cdot f_{PWM} + I_D \cdot V_{DS} \cdot t_f \cdot f_{PWM} \quad (2.4)$$

Na equação (2.4),  $C_{oss}$  é um parâmetro intrínseco do semiconductor,  $V_{BUS}$  é a tensão do barramento,  $f_{PWM}$  é a frequência da modulação PWM indicada,  $I_D$  é a corrente no dreno e  $t_f$  o tempo de desligamento do MOSFET.

O termo  $P_{cond}$  são as perdas de condução:

$$P_{cond} = \frac{R_{DS(ON)}}{R_L} \cdot P_O \quad (2.5)$$

Por fim,  $P_{gd}$  são as perdas no *driver*:

$$P_{gd} = 2 \cdot Q_g \cdot V_{gs} \cdot f_{PWM} \quad (2.6)$$

sendo  $Q_g$  um parâmetro intrínseco do MOSFET relacionado à capacitância do *gate*.

Dessa forma, é impossível identificar que as perdas em um amplificador classe D estão majoritariamente relacionadas à perdas nos MOSFETs. Ou seja, a escolha de chaves adequadas à aplicação é fundamental para minimizar as perdas no circuito. A frequência de operação do circuito também possui relação direta com as perdas: quanto maior a frequência, maiores as perdas, e consequentemente o desempenho tende a diminuir.

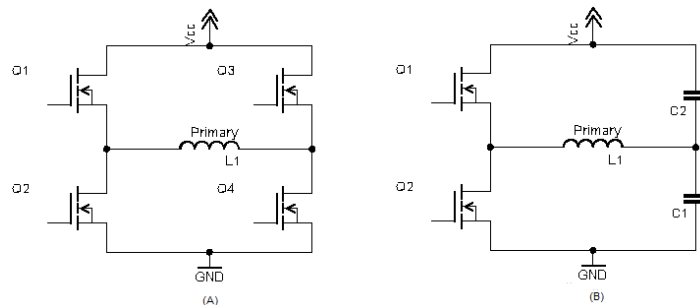
### 2.3.3 Topologias inversoras utilizadas: *Half Bridge* ou *Full Bridge*

A tabela 2.1 apresenta um comparativo entre as características da topologia *Half Bridge* e um conversor *Full Bridge*:

**Tabela 2.1** – Comparativo entre topologias *Half Bridge* e *Full Bridge*

| Característica              | <i>Half Bridge</i>                     | <i>Full Bridge</i>                                       |
|-----------------------------|--|--|
| Corrente nas chaves         | $I_{média} = I_{entrada}$ (cada chave) | $I_{média} = \frac{1}{2} \cdot I_{entrada}$ (cada chave) |
| Tensão sobre as chaves      | $V_{cc}$ para cada chave               | $V_{cc}$ para cada chave                                 |
| Número (mínimo) de MOSEFETs | 2                                      | 4  |
| Número de <i>drivers</i>    | 2                                      | 3  |
| <i>Offset</i> DC            | Requer ajuste                          | Pode ser eliminado                                       |
| Padrão PWM                  | 2 níveis                               | 2 ou 3 níveis  |
| Realimentação               | Necessária                             | Pode ser utilizado em malha aberta                       |

Vê-se que, apesar de custo mais elevado, devido ao maior número de componentes, a utilização da topologia *Full Bridge* traz muitas vantagens na montagem de um amplificador classe D, tais como semicondutores com corrente nominal inferior (mais baratos) e maiores possibilidades na implementação do amplificador (circuito de controle, modulação PWM, etc.). A figura 2.7 apresenta um comparativo esquemático entre ambas as topologias. Em 2.7 (A) há uma topologia *Full Bridge*, enquanto em 2.7 (B) um exemplo de topologia *Half Bridge*.



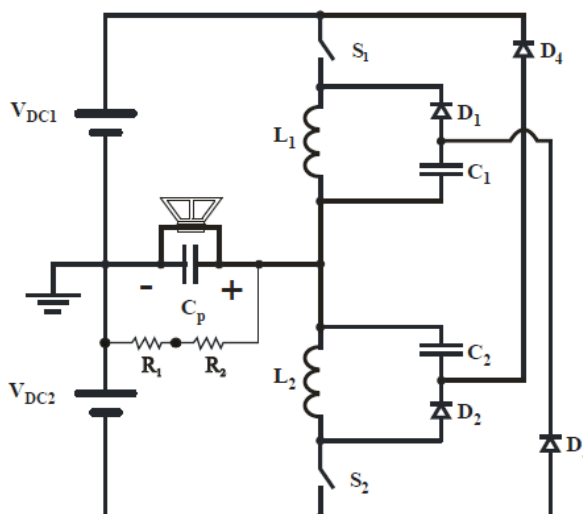
**Figura 2.7** – (A) Topologia *Full Bridge* e (B) Topologia *Half Bridge*.

A grande vantagem da topologia *Full Bridge* é a possibilidade de se utilizar a modulação unipolar (3 níveis ou modulação BD, que será descrita a seguir juntamente com suas vantagens).

### 2.3.4 Outras topologias

Há ainda outras topologias utilizadas em amplificadores classe D, porém em menor escala. Um exemplo é a seguinte topologia, apresentada na figura 2.8 [6, 28]. As vantagens desta topologia é que não exige fonte de alimentação estável, como a maioria das topologias desta classe, bem como prescinde de um filtro passa-baixas na saída do circuito.

Outras vantagens desta topologia podem ser citadas. Em primeiro lugar, o número reduzido de chaves - duas -, que implica em menores custos inclusive pela diminuição do número de



**Figura 2.8** – Topologia de amplificador classe D - dispensa filtro de saída.

*drivers* exigidos por uma topologia *Full Bridge*, por exemplo. Além disso, há uma significativa redução de EMI, pois a comutação suave é naturalmente obtida, e não há necessidade de *snnubers* dissipativos nas chaves.

### 2.3.5 Conclusões

Há várias topologias possíveis para utilização em amplificadores de áudio classe D. De um modo geral, é importante notar a grande vantagem desta classe de amplificadores em termos de rendimento: nenhum outro tipo de amplificador pode alcançar um rendimento tão elevado. Atualmente, estes amplificadores tem dominado o mercado de áudio, já sendo utilizados em variadas aplicações de áudio, e não apenas *subwoofer* [2, 19]. Por exemplo, amplificadores classe D já são uma tendência dominante em aplicações automotivas. As recentes aplicações alcançam um desempenho adequado em termos de distorção.

Em relação à outras classes de amplificadores, o amplificador classe D exige um projeto de maior complexidade para alcançar resultados proporcionais aos obtidos com amplificadores lineares. Esse é um dos motivos pelos quais esses últimos ainda são utilizadas em larga escala na indústria.

Das topologias apresentadas, cada uma apresenta suas particularidades, contando a favor ou contra a sua escolha. Para este trabalho, a opção é por uma topologia *Full Bridge*, para verificar a viabilidade da utilização de uma modulação bipolar (AD) em alta frequência de frequência de operação, bem como verificar o comportamento do filtro de saída em malha fechada.

## 2.4 A modulação PWM

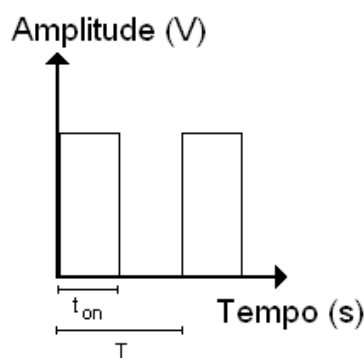
A técnica de modulação PWM - *Pulse Width Modulation* ou Modulação por Largura de Pulso - é amplamente utilizada em amplificadores de áudio classe D [2, 6–14], como também é normalmente utilizada para o acionamento das chaves em fontes chaveadas [29]. Consiste em permitir apenas dois estados para a chave, em nível alto ou baixo, sendo que no caso de um conversor a potência de saída é dada em função da variação da largura do pulso. A grandeza que define a relação entre o tempo em que o pulso está em nível lógico alto e nível baixo chama-se razão cíclica e é definido como sendo:

$$D = \frac{t_{(on)}}{T} \quad (2.7)$$

Na equação (2.7)  $t_{(on)}$  é o tempo em que o pulso permanece em nível lógico alto e  $T$  é o período total do pulso, como mostrados na figura 2.9. A modulação PWM baseia-se, essencialmente, na variação da largura dos pulsos em função da comparação de um sinal analógico com algum sinal de referência - um dente-de-serra ou uma onda triangular.

A modulação PWM permite [25]:

- Assegurar a variação da amplitude da componente fundamental da tensão de saída, sem distorcer a forma de onda;
- Redução das harmônicas de menor ordem, facilitando a filtragem das componentes parasitas.

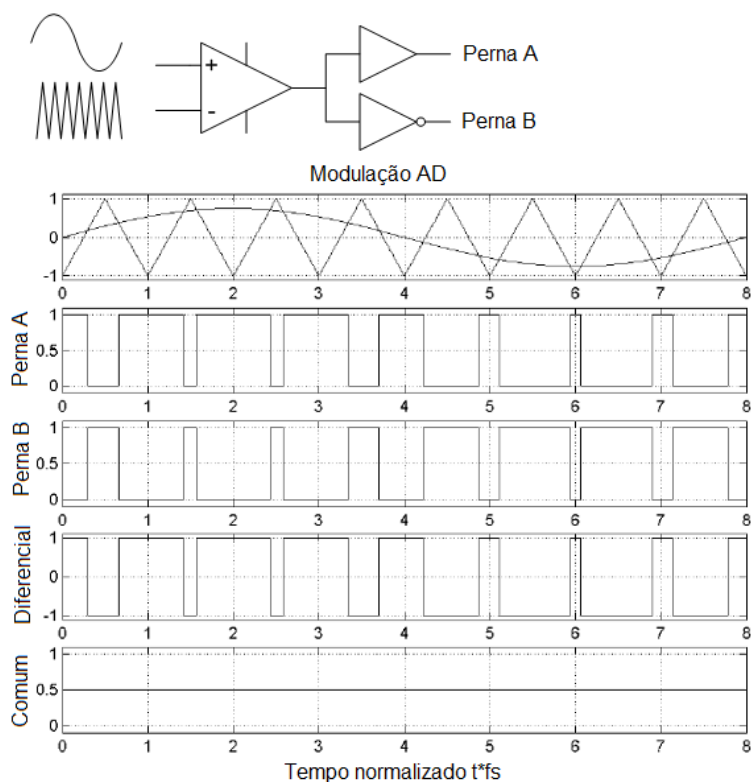


**Figura 2.9** – Pulso quadrado e os parâmetros da razão cíclica.

Há diferentes técnicas para realizar uma modulação PWM analógica. O ponto importante para a escolha é aquela modulação que gera um sinal com menor conteúdo harmônico. Essa característica é importante, pois tende a facilitar o processo de filtragem do sinal [19]. O primeiro aspecto a determinar um conteúdo harmônico maior ou menor é a forma de onda utilizada na modulação: onda triangular ou dente-de-serra. A literatura disponível já discutiu o tema [19], de modo que é seguro afirmar que, em termos de componentes harmônicos na saída, a melhor escolha é pela utilização de uma onda triangular.

Além disso, há dois tipos de esquema para gerar o sinal PWM:

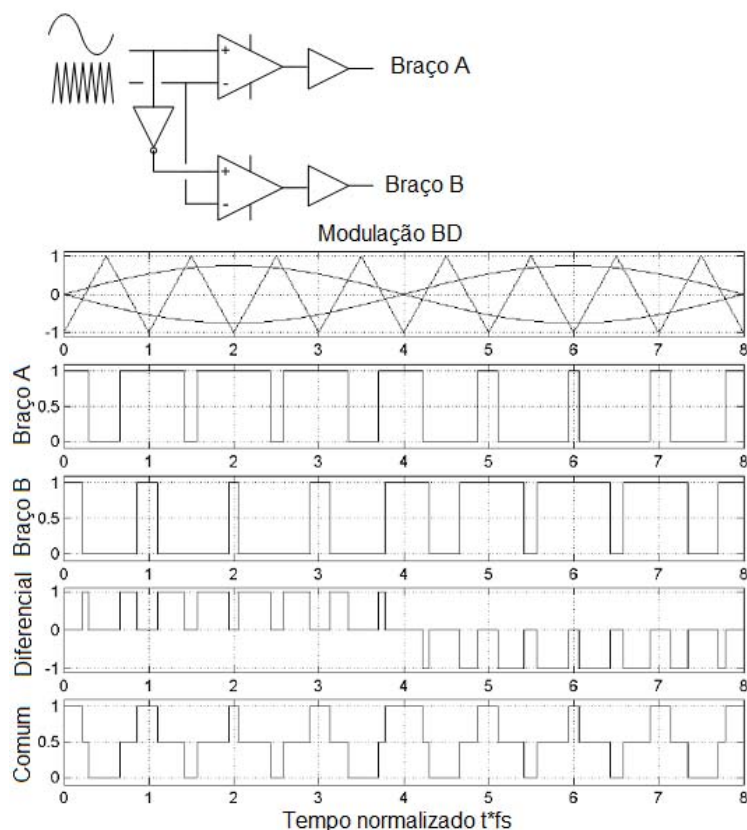
- Modulação AD (ou bipolar): esquema tradicional com uma saída diferencial, sendo cada saída defasada em  $180^\circ$  da outra. A amplitude de cada um desses pulsos varia, sempre, de um valor de referência 0 V ao valor  $V_{cc}$ . A saída diferencial, antes da filtragem, contudo, varia entre valores de  $-V_{cc}$  a  $V_{cc}$ , ou seja, dois níveis de saída. A grande tensão diferencial pode causar picos de corrente na saída, aumentando as perdas no filtro de saída.
- Modulação BD (ou unipolar): esquema no qual as variações da tensão diferencial de saída alternam entre, sempre, entre 0 V e  $\pm V_{cc}$ , ou seja, três níveis de saída. Em alguns casos pode haver eliminação da necessidade de filtro de saída [17].



**Figura 2.10** – Esquema de geração e formas de onda da modulação AD, adaptação.

A figura 2.10 apresenta o esquema necessário para implementar a modulação AD, enquanto a figura 2.11 o esquema necessário para modulação BD, ambas as figuras adaptadas de [17]. As figuras permitem evidenciar as diferenças entre ambos esquemas de modulação. Com relação à saída diferencial, nota-se os dois níveis existentes na modulação AD em detrimento dos três níveis da modulação BD. Já a saída de modo comum é constante para a modulação AD e variável para modulação BD.

Há diferenças na elaboração dos filtros de saída em ambos os casos. A figura 2.12 apresenta o esquema a ser implementado para um filtro em um circuito utilizando modulação AD,



**Figura 2.11** – Esquema de geração e formas de onda da modulação BD, adaptação.

enquanto a figura 2.13 um esquema semelhante, mas para modulação BD [17]. Nota-se, para o caso da modulação AD, a necessidade de um capacitor em paralelo com a carga.

As conclusões obtidas em [19], em relação aos diferentes tipos de modulação, são importantes e merecem atenção. Em primeiro lugar, a modulação utilizando onda triangular ao invés de onda dente-de-serra apresenta componentes de distorção por intermodulação consideravelmente menores. Também possui um conteúdo harmônico com metade das componentes presentes em uma modulação utilizando onda dente-de-serra.

Define-se o índice de modulação  $M$  como sendo:

$$M = \frac{\Delta f}{f_m} \quad (2.8)$$

Na equação (2.8),  $\Delta f$  é a diferença entre a frequência da portadora em relação ao modulante, e  $f_m$  a frequência do modulante.

A modulação AD é interessante apenas com sua utilização por meio de um índice de modulação elevado, ou seja, com portadora de frequência elevada. No capítulo 4 deste trabalho são apresentadas simulações que buscam indicar um valor satisfatório para esses valores.

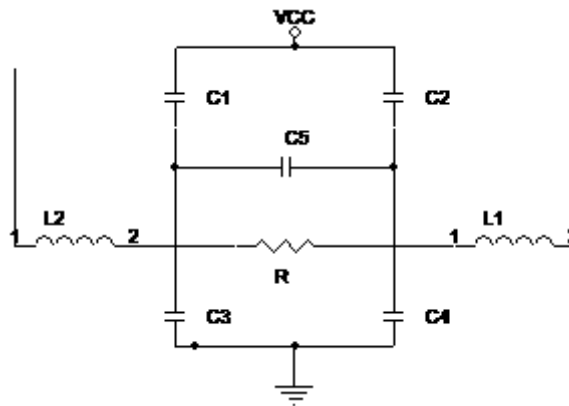


Figura 2.12 – Filtro de saída para modulação AD.

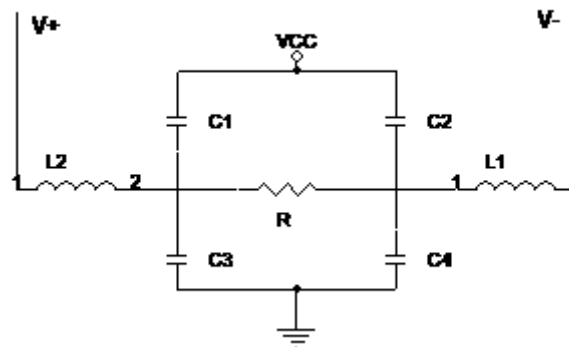


Figura 2.13 – Filtro de saída para modulação BD.

Os resultados obtidos em [19] indicam que normalmente a utilização de modulação BD com sinal triangular como portadora na obtenção da modulação PWM é a melhor escolha. Esta técnica apresenta os melhores resultados em termos de sinal diferencial, apesar de apresentar um sinal de modo comum significativamente superior ao apresentado no caso da modulação AD. Contudo, a obtenção da modulação BD é mais complexa do que a modulação AD, conforme pode ser observado nas figuras 2.10 e 2.11. Além disso, indica-se que a utilização de um índice de modulação elevado permita a utilização da modulação AD com resultados satisfatórios [19]. A técnica da multiplexação de pulsos, proposta neste trabalho, permite obter um índice de modulação elevado, de modo verificar o comportamento da modulação AD nestas condições.

### 2.4.1 Descrição analítica da modulação PWM

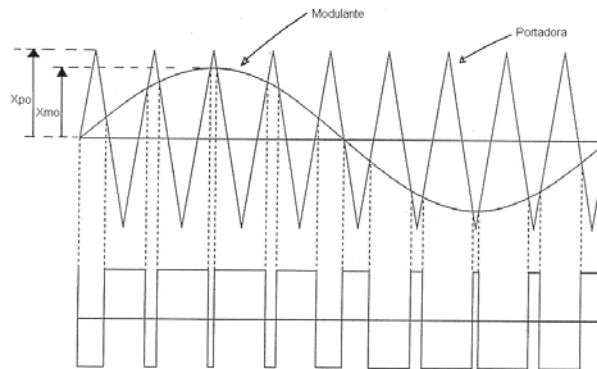
Uma descrição do PWM é mostrada a seguir [25]. Para o caso de um inversor, e considerando a figura 2.14 - adaptada de [30] -, as comutações possuem uma anti-simetria entre as alternâncias positivas e negativas (referentes ao sinal senoidal) e simetria em relação a um quadrante do período (do sinal senoidal), eliminando harmônicas pares. Portanto:

$$u(\omega t) = -u(\omega t + \pi) \quad (2.9)$$

e

$$u\left(\frac{\pi}{2} - \omega t\right) = u\left(\frac{\pi}{2} + \omega t\right) \quad (2.10)$$

onde a função  $u(\omega t)$  descreve a tensão de saída de um inversor, por exemplo.



**Figura 2.14** – Geração de um sinal PWM por meio de modulação senoidal, adaptação.

A modulação PWM de implementação mais simples é a assíncrona de dois níveis [25], utilizada neste trabalho - trata-se da modulação AD. Na prática, para este caso, não é possível realizar uma decomposição das harmônicas da tensão de saída. Contudo é possível realizar uma decomposição sensivelmente próxima para o caso de uma modulação síncrona. Portanto, será feita a análise deste caso.

A modulação síncrona é obtida pela comparação entre dois sinais: um modulante e uma portadora. O modulante pode ser um sinal senoidal ou uma forma de onda de áudio, por exemplo, e a portadora, que pode ser tanto de tipo dente-de-serra quanto triangular, possui frequência angular  $\omega_p$  sendo múltiplo ímpar da modulante  $\omega$ . Na figura 2.14 tem-se uma frequência de portadora nove vezes maior daquela do modulante.

Define-se o índice de pulsação  $P$  como sendo:

$$P = \frac{\omega_p}{\omega} = 2K - 1$$

sendo:

$$K \in [1, 2, 3, \dots]$$

Define-se também as funções  $f_1(\omega t)$  e  $f_2(\omega t)$ , que caracterizam os estados dos braços do inversor. Essas funções estão defasadas entre si de um semi-ciclo de onda, ou seja, são

pulsos complementares entre si. Cada braço do inversor é acionado por um sinal representado por essas funções.

### 2.4.2 Análise da tensão de saída

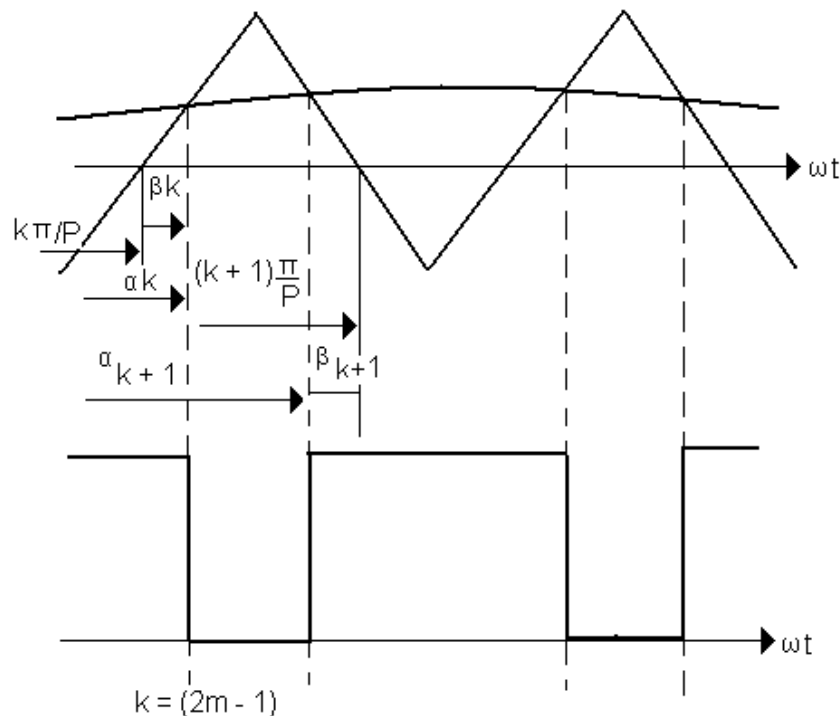
A tensão de saída, aqui denominada  $u$ , pode ser decomposta em série de Fourier como segue:

$$u = \sum_{j=1}^{\infty} (u)_{(2j-1)M} \sin[(2j-1)\omega t] \quad (2.11)$$

com:

$$(u)_{(2j-1)M} = \frac{2}{\pi} \int_0^{\pi} u \sin[(2j-1)\omega t] d\omega t = \frac{4}{\pi} \int_0^{\frac{\pi}{2}} u \sin[(2j-1)\omega t] d\omega t \quad (2.12)$$

Não é possível obter uma expressão analítica para as componentes harmônicas de  $u$ . Definem-se os ângulos  $\alpha_k$  - cujos valores são raízes de equações transcendentais<sup>1</sup> - para os instantes de comutação, conforme a figura 2.15.



**Figura 2.15** – Definição dos instantes de comutação.

<sup>1</sup>Equações transcendentais não apresentam solução que possa ser expressa através de funções elementares. Ou seja, é necessário recorrer ao cálculo numérico para solucioná-la.

Com isso, é possível escrever:

$$\alpha_k = k \frac{\pi}{P} + (-1)^{k-1} \beta_k \quad (2.13)$$

sendo  $\beta_k$  definido como:

$$\beta_k = \frac{\pi}{2P} \frac{X_{mo}}{X_{po}} \sin \left[ k \frac{\pi}{P} + (-1)^{k-1} \beta_k \right] \quad (2.14)$$

Os parâmetros  $X_{mo}$  e  $X_{po}$ , presentes na equação 2.14, são, respectivamente, a amplitude do modulante e a amplitude da portadora, conforme apresentados na figura 2.14. Uma solução analítica aproximada é possível se o intervalo:

$$\left[ \frac{-\pi}{2P} + k \frac{\pi}{P}, \frac{\pi}{2P} + k \frac{\pi}{P} \right]$$

com  $k \in [0, 1, 2, \dots]$ , que possa tornar semelhante  $\sin \omega t$  a  $\sin \frac{k\pi}{P}$ .

Nestas condições, é possível obter:

$$u_{(2j-1)M} = \frac{4U}{(2j-1)\pi} \left\{ 1 - \sum_{k=1}^{\frac{P-1}{2}} (-1)^k \cos \left[ (2j-1) \left( k \frac{\pi}{P} \frac{X_{mo}}{X_{po}} \sin \left( k \frac{\pi}{P} \right) \right) \right] \right\} \quad (2.15)$$

A simplificação no modulante equivale a uma discretização do sinal. Ou seja, nos casos em que o sinal PWM é obtido digitalmente, a equação (2.15) é precisa. Ainda é possível obter algumas constatações referente às harmônicas. Em primeiro lugar, a amplitude da fundamental de  $u$  pode ser entre 0 e 78% para o caso do comando por onda quadrada - quando a amplitude da portadora é igual a do modulante [25]. É possível dizer que a modulação PWM de uma senóide em uma onda triangular acarreta em harmônicos de baixa ordem que podem ser eliminados. Lembrando razão de modulação de frequência, definida na equação (3.1), é possível ainda dizer que as principais harmônicas geradas pela modulação PWM, além da fundamental, estão em frequências em torno do índice de modulação [31]. Por exemplo, para índice de modulação  $M_f = 10$ , as principais harmônicas geradas estão nas frequências  $(M_f \pm 2) \cdot f_r$  e  $(M_f \pm 4) \cdot f_r$ , onde  $f_r$  é a frequência do sinal de entrada do inversor. Isso demonstra a eficácia da utilização de um filtro passa-baixas para recompor o sinal de entrada em um inversor utilizado em um amplificador de áudio classe D, recompondo apenas a fundamental com certa facilidade.

---

# DESENVOLVIMENTO

---

## 3.1 Circuito inversor

Os inversores são utilizados para gerar uma tensão alternada a partir de uma tensão contínua, sendo seu uso principal em *no-breaks*, acionamento de motores e amplificadores de áudio [31]. O trabalho em questão apresenta uma proposta de um amplificador de áudio classe D, sendo, portanto, o projeto do inversor uma das principais etapas do trabalho. Aliado a isso, há a necessidade de utilizar um filtro na saída do inversor, de modo a eliminar as harmônicas no sinal de saída gerado, e assim poder recompor o sinal de entrada com maior fidelidade possível, atentando-se a parâmetros como a taxa de distorção harmônica (THD).

A topologia proposta é um inversor senoidal bipolar PWM, com chaves multiplexadas. A modulação PWM gera pulsos de largura variável para o acionamento das chaves, o que permite a eliminação de várias harmônicas em relação a uma modulação por onda quadrada, por exemplo [25, 31]. A descrição do funcionamento da modulação PWM será feita na seção 2.4. Com relação à topologia inversora proposta, já amplamente discutida na literatura [20, 21, 25, 31], a novidade é a presença da técnica da multiplexação dos pulsos, que possibilita que o inversor trabalhe em uma maior frequência de operação, influenciando decisiva e positivamente no desempenho do projeto de um amplificador de áudio [2, 6, 16, 22] e contribuindo para uma redução no tamanho dos componentes passivos do sistema (indutores, transformadores), especialmente no filtro de saída.

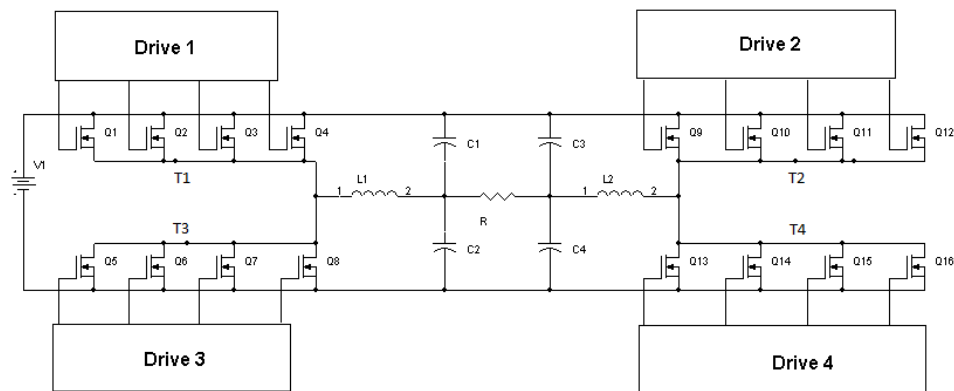
Basicamente, a modulação PWM atua da seguinte forma: é gerado um sinal triangular ou dente-de-serra que é comparado com o sinal de entrada, que pode ser um sinal senoidal ou um sinal de áudio, dependendo da aplicação. Desta comparação é gerado o sinal PWM, que é utilizado para o acionamento das chaves do inversor. Define-se a razão de modulação de frequência -  $M_f$  - como sendo [31]:

$$M_f = \frac{f_t}{f_r} \quad (3.1)$$

onde  $f_t$  é a frequência do sinal triangular e  $f_r$  a frequência do sinal de entrada - senoidal ou áudio.

Esta razão possuirá o valor de, pelo menos, nove na aplicação proposta, permitindo assim uma maior fidelidade no sinal de áudio na saída do amplificador [25].

A figura 3.1 apresenta um esquema da topologia proposta, juntamente com seu filtro de saída, constituído de indutores e capacitores. Trata-se de um filtro passa-baixas pois, em função da modulação PWM gerar pulsos com frequência pelo menos nove vezes superior ao sinal de áudio [25] há, portanto, necessidade de filtrar os harmônicos de ordem superior àquela desejada. No caso de um amplificador de áudio, a frequência de corte do filtro deve ser em torno de  $20kHz$ , para o caso de acionamento das chaves a  $200kHz$ . Ou seja, a frequência de corte do filtro convém ser uma década menor da frequência de operação do inversor [4]. Com relação à carga da figura 3.1, no caso de um amplificador de áudio trata-se de um alto-falante, sempre de baixa impedância -  $2\Omega$ , por exemplo.

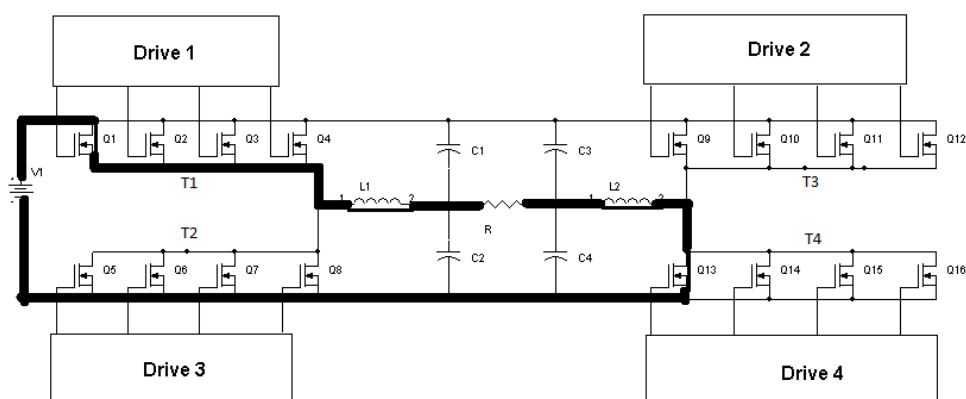


**Figura 3.1** – Inversor senoidal bipolar proposto, com multiplexação nas chaves.

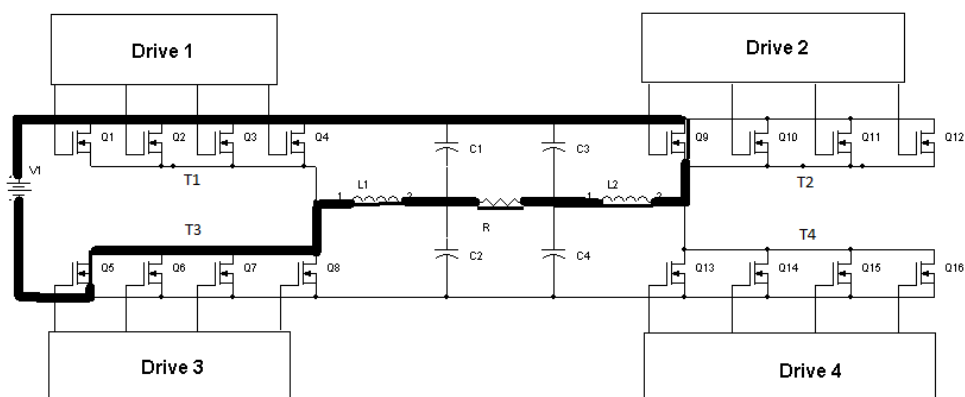
### 3.1.1 Descrição do funcionamento do inversor

Na figura 3.1 há a presença de quatro grupos de chaves, T1 a T4. Cada grupo de chaves é constituído por quatro transistores MOSFET distintos, numerados de Q1 a Q16. O acionamento desses grupos de chaves dá-se aos pares, de modo que em um instante T1 e T4 são acionados e, no instante seguinte, T2 e T3. Contudo, apenas uma chave de cada grupo é acionada por vez. Assim, nota-se o efeito da multiplexação: enquanto cada grupo de chaves é acionado em uma determinada frequência, cada chave é acionada em uma frequência quatro vezes inferior. Os pulsos que acionam essas chaves são oriundos da comparação entre o sinal de entrada e uma onda triangular, que geram os sinais PWM, sendo as chaves disparadas por circuitos de *driver* capazes de realizar a multiplexação dos pulsos. Assim, em um primeiro instante, há o acionamento do primeiro braço do inversor com T1 e T4, e os pulsos do *driver* disparam as chaves Q1 e Q13, como mostra a figura 3.2.

Com o acionamento do segundo braço, T2 e T3, são acionadas as chaves Q9 e Q5 em um primeiro momento, conforme explicitado na figura 3.3.



**Figura 3.2** – Acionamento das chaves do inversor com multiplexação - etapa 1.

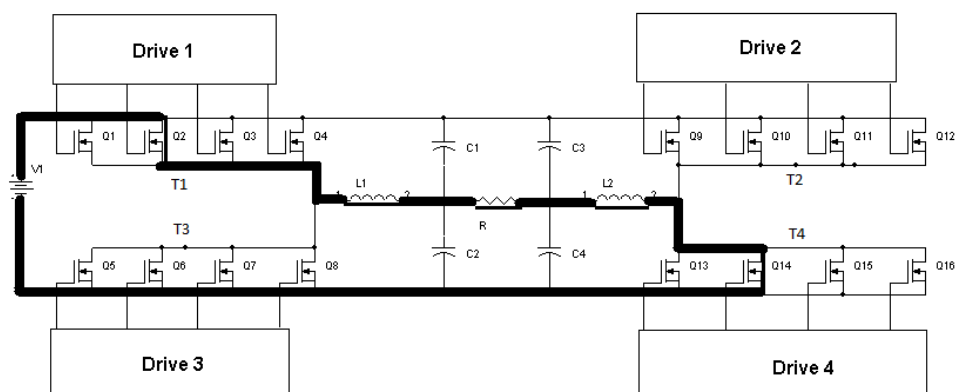


**Figura 3.3** – Acionamento das chaves do inversor com multiplexação - etapa 2.

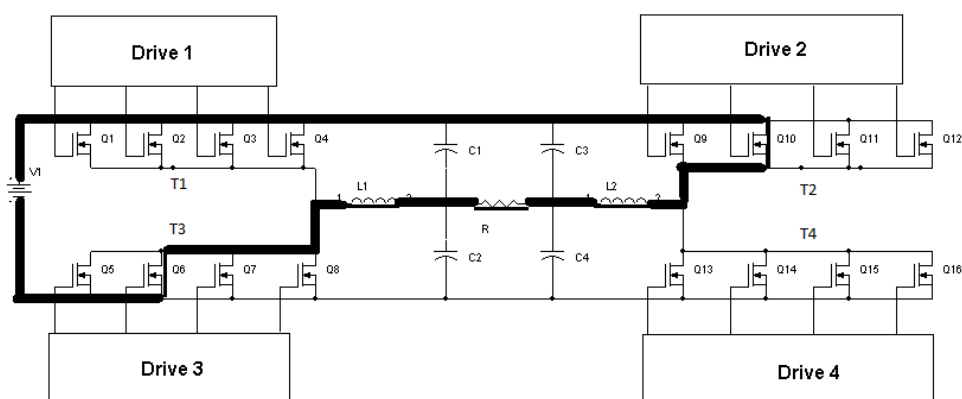
A seguir, é acionado novamente o primeiro braço do inversor, agora com as chaves Q2 e Q14 em condução, como mostrado na figura 3.4. No acionamento seguinte do segundo braço do inversor, chega a vez de as chaves Q10 e Q6 entrarem em condução, como destacado na figura 3.5. Esse processo ocorre sucessivamente com cada uma das chaves dos braços, e se repete continuamente. A grande vantagem de utilizar o circuito com multiplexação é a minimização da necessidade de utilizar *snnubers* dissipativos nas chaves, havendo ainda a possibilidade de levar o circuito a operar em frequências mais elevadas do que normalmente seria possível. É possível utilizar um *snnuber* para cada grupo de quatro chaves, ao invés de um para cada chave.

Os pulsos PWM apresentam largura variável, em função das correções impostas pelo circuito de controle do inversor, que será discutido adiante. Basicamente, há um controle da tensão de saída do inversor, bem como da corrente, e o circuito atua em malha fechada. Assim, a variação na largura dos pulsos gerados implica em correções, em tempo real, do sinal de saída, possibilitando uma reprodução fiel da onda de entrada do circuito.

A forma de onda gerada na saída deste inversor é apresentada na figura 3.6. Trata-se,



**Figura 3.4** – Acionamento das chaves do inversor com multiplexação - etapa 3.



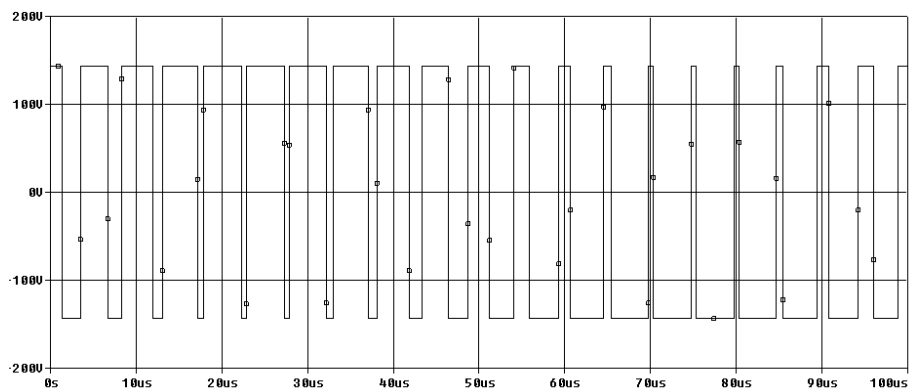
**Figura 3.5** – Acionamento das chaves do inversor com multiplexação - etapa 4.

basicamente, de um sinal PWM amplificado. Nota-se os pulsos PWM complementares nas figuras 3.7 e 3.8: um grupo de pulsos aciona as chaves T1 e T4, e o grupo de pulsos complementares aciona as chaves T2 e T3. Para recompor o sinal de entrada, há a necessidade do uso do filtro de saída, que será discutido na sequência. Este filtro elimina os harmônicos indesejados do sinal PWM.

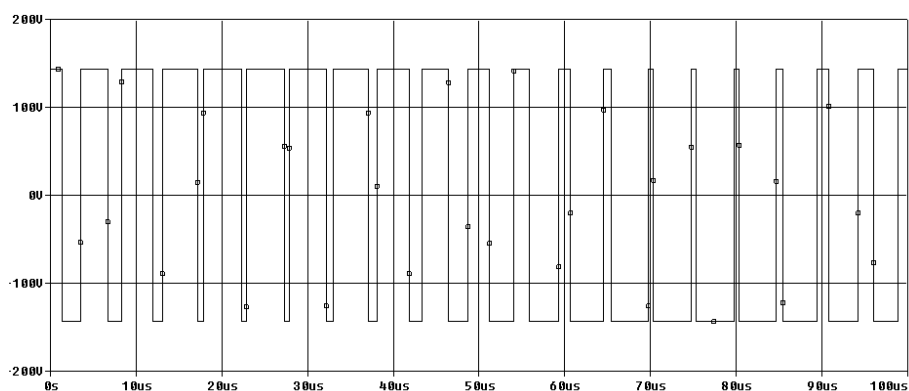
O sinal PWM gerado é resultado da comparação entre uma onda triangular e um sinal de entrada, neste caso uma onda senoidal. A figura 3.9 apresenta essa comparação e o resultante pulso PWM. Esse pulso é responsável pelo acionamento de um dos braços do inversor. O pulso complementar pode ser gerado pela inversão das entradas utilizadas no comparador para cada pulso de entrada.

A única ressalva é que, na prática, entre o pulso PWM acionar um grupo de chaves e o seu complementar acionar o outro, há um tempo morto. Isso é necessário para assegurar que as duas chaves de cada braço do inversor não sejam acionadas simultaneamente, o que causaria a queima das chaves.

Todos os procedimentos para o cálculo do inversor, levantamento dos semicondu-



**Figura 3.6** – Sinal PWM amplificado na carga do inversor.



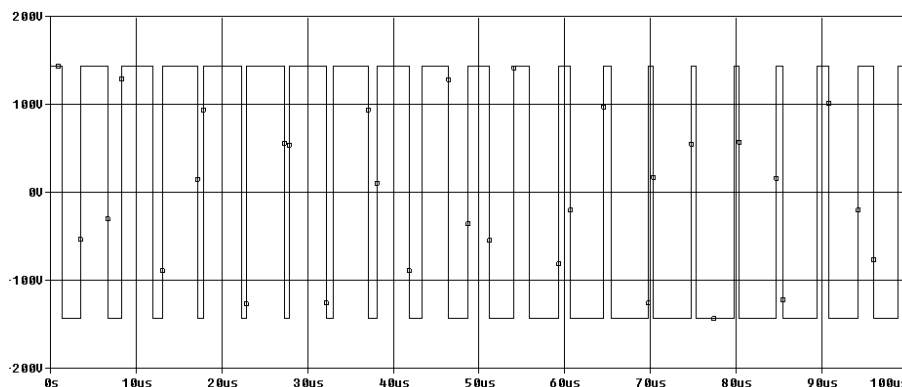
**Figura 3.7** – Sinal PWM em um dos braços do inversor.

tores e núcleos, bem como o levantamento do circuito de *snnuber* e filtro de saída, estão apresentados no apêndice B do trabalho.

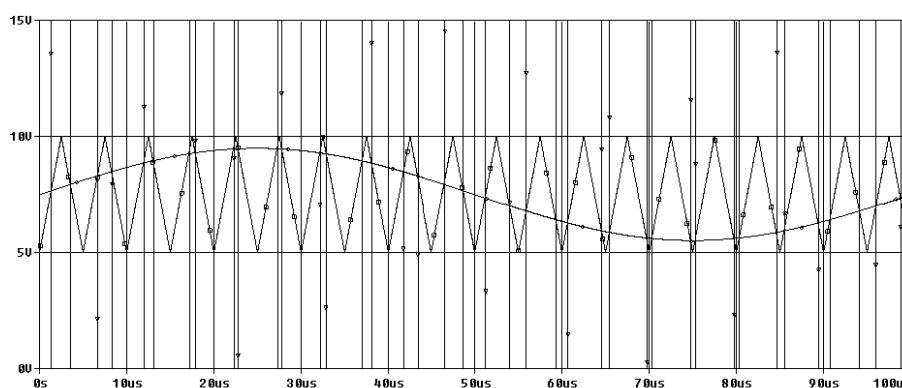
### *Snnuber*

O circuito de *snnuber* é responsável por amortecer as oscilações em alta frequência ocasionadas em circuitos de potência por inversores ou conversores [20, 31]. Essas oscilações ocorrem em função da interação das indutâncias parasitas e das capacitâncias intrínsecas dos semicondutores, que podem causar picos de tensão com eventual queima de dispositivos. Esse fenômeno tende a ficar mais agudo conforme aumenta-se a frequência de operação, acarretando perdas em MOSFETs para frequências superiores a 150 kHz. Espera-se que, com a utilização da técnica da multiplexação de pulsos, haja uma minimização destes efeitos. A figura 3.10 mostra um pulso de chaveamento no gate de um MOSFET e as consequentes oscilações causadas pela interação das indutâncias e capacitâncias. O circuito de *snnuber* visa minimizar os efeitos nocivos deste fenômeno.

Uma configuração possível para o circuito de *snnuber* é apresentada na figura 3.11. Trata-se de inserir um diodo, um capacitor e uma resistência em paralelo com a chave. O procedimento de projeto é empírico, com resultados satisfatórios, e descrito na sequência. Determina-



**Figura 3.8** – Sinal *PWM* complementar ao primeiro braço do inversor.



**Figura 3.9** – Geração do sinal *PWM* pela comparação de uma onda triangular com um sinal senoidal.

se uma dissipação de, por exemplo, 1 W no resistor. Assim, o valor da resistência é definido pela equação 3.2:

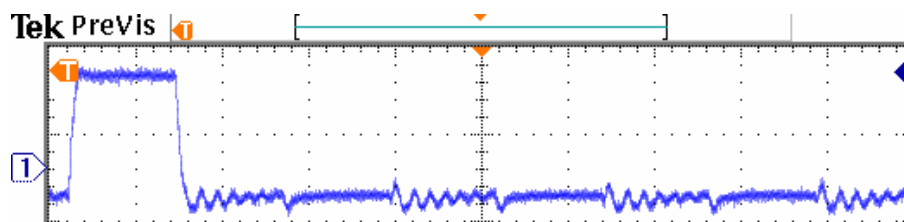
$$R = \frac{V_{max}^2}{1} \quad (3.2)$$

O dimensionamento do capacitor é feito considerando um fator de descarga do mesmo de 90%. O equacionamento deste capacitor é apresentado a seguir [20]:

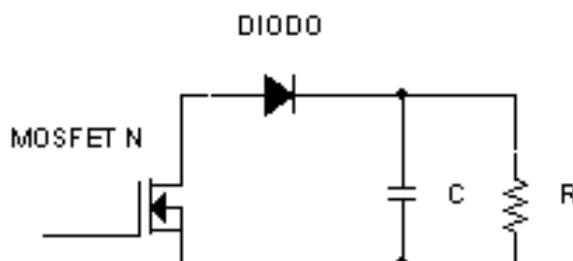
$$V_C = V_{C0} \cdot e^{-\frac{t}{RC}} \quad (3.3)$$

$$C = \frac{t}{R \cdot \ln \frac{V_C}{V_{C0}}} \quad (3.4)$$

Com essas equações, e com o tempo de carga e descarga do capacitor em função da frequência de operação do circuito, é possível determinar o circuito de *snnuber* do mesmo. Convém ainda destacar que será proposto, para o caso do inversor multiplexado, a utilização de apenas um



**Figura 3.10** – Oscilações presentes no chaveamento de MOSFETs, oriundas das interações entre capacitâncias e indutâncias do circuito.



**Figura 3.11** – Circuito de *snubber*.

circuito de *snubber* para cada grupo de quatro chaves multiplexadas, o que acarreta uma minimização dos custos e do tamanho do circuito.

Por fim, é importante destacar que os componentes deste circuito são itens de baixa potência e custo [20].

### 3.1.2 O filtro de saída

Devido à modulação PWM, há uma grande quantidade de harmônicos no sinal de saída, afinal trata-se de ondas retangulares que representam um sinal de entrada, seja ele senoidal ou de áudio. Portanto, há a necessidade de filtrar os componentes indesejados para recompor o sinal original. O filtro deve, assim, ser do tipo passa-baixa, pois o sinal PWM é gerado com uma frequência de pelo menos 200 kHz, enquanto que a frequência máxima desejada pelo sinal de áudio é de 20 kHz. Normalmente, não é recomendado utilizar um filtro passa-baixa simples, constituído por um indutor e um capacitor [17, 18]. Apesar do custo adicional, é recomendado a utilização de um filtro de dois pólos, pelo menos, em um primeiro momento para reduzir a emissão de radiação eletromagnética (EMI) [18], como também para garantir um filtro que não produza picos excessivos de tensão [17], por exemplo um filtro do tipo *Butterworth*. Isso porque tais picos, em frequências elevadas, podem causar sons desagradáveis ao ouvido humano, para o caso de uma aplicação de amplificador de áudio. Portanto, a configuração exposta na figura 3.1, composta de dois indutores e quatro capacitores, é suficiente para atender as necessidades do amplificador de áudio.

O projeto trata de um filtro passa-baixas constituído de quatro capacitores, que são vistos em paralelo pela carga, e dois indutores em série. A frequência de corte deste filtro é definida por:

$$f_c = \frac{1}{2\pi \cdot \sqrt{(L_1 + L_2) \cdot C_1 // C_2 // C_3 // C_4}} \quad (3.5)$$

Essas expressões da capacitância equivalente e indutância equivalente, na equação (3.5), aparecem em função do equivalente *Thevenin* do circuito visto pela carga. A fonte de tensão deve ser aterrada, para a análise, e então fica evidente que os quatro capacitores estão em paralelo e os indutores em série.

A função de transferência de um filtro passa-baixas pode ser dada pela equação (3.6) [17], que pode ainda ser comparada com a forma normal de uma função de transferência de segunda ordem 3.7:

$$H(s) = \frac{V_{out}(s)}{V_{in}(s)} = \frac{\frac{1}{L \cdot C}}{s^2 + s \cdot \frac{1}{R_L \cdot C} + \frac{1}{L \cdot C}} \quad (3.6)$$

$$H(s) = \frac{A}{s^2 + s \cdot \frac{\omega_0}{Q} + \omega_0^2} = \frac{L \cdot C}{s^2 + s \cdot \frac{1}{R_L \cdot C} + \frac{1}{L \cdot C}} \quad (3.7)$$

Da equação (3.7) se depreende a equação (3.5), sendo  $\omega_0 = \frac{1}{\sqrt{L \cdot C}}$ . Define-se o fator Q como sendo:

$$Q = R_L \cdot \sqrt{\frac{C}{L}} \quad (3.8)$$

Há ainda a constante  $A = \frac{1}{L \cdot C} = \omega_0^2$ . O fator Q é muito importante, pois causa uma influência determinante na resposta em frequência do filtro, como salientado pela figura 3.12 - adaptada de [17]. Um valor recomendado é de  $Q = 0,707$ , que evita por um lado perdas em alta frequência, e por outro picos excessivos, que causam incômodos ao ouvido humano [17].

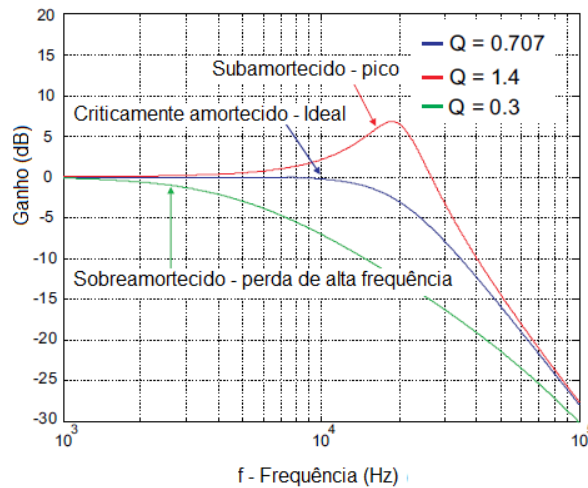
É recomendado a utilização de um filtro *Butterworth* de segunda ordem, em função de suas características de banda suave e resposta de fase [17]. Os valores para o capacitor e indutor podem ser encontrados pelas seguinte relações:

$$C = \frac{1}{\omega_0 \cdot R_L \cdot \sqrt{2}} \quad (3.9)$$

e:

$$L = \frac{R_L \cdot \sqrt{2}}{\omega_0} \quad (3.10)$$

Por fim, determina-se o valor para a frequência de corte, e escolhendo um valor adequado para Q, é possível realizar o projeto para o filtro de saída do inversor. Um valor recomendado para a frequência de corte é uma década menor do que o valor da frequência de chaveamento



**Figura 3.12** – Efeito do fator Q na resposta em frequência do filtro, adaptação.

$f_s$  [4]. No caso do trabalho em questão, o valor  $f_s$  é de pelo menos 200 kHz, implicando em uma frequência de corte de 20 kHz para o caso de uma aplicação de áudio.

Um procedimento de projeto mais simples pode ser adotado, contudo, para determinar os valores de C e L em função de um fator Q pré-definido - o valor 0,707 é uma escolha comum. A partir da equação (3.8) determina-se uma relação para o capacitor do filtro:

$$C = \frac{Q^2 \cdot L}{R_L^2} \quad (3.11)$$

Substituindo a equação (3.11) na função que define  $\omega_0$ , chega-se a:

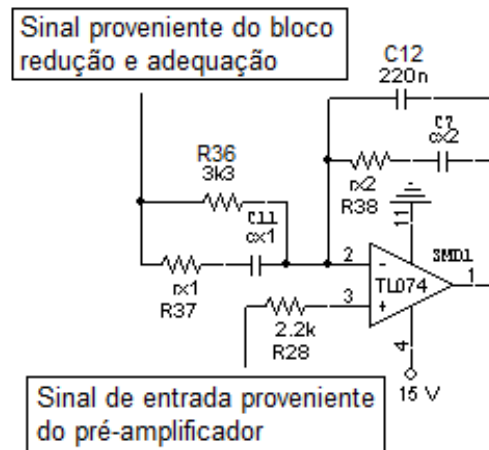
$$L = \frac{R_L}{2 \cdot \pi \cdot f_0 \cdot Q} \quad (3.12)$$

onde  $R_L$  é o valor da carga e  $f_0$  a frequência de corte do filtro.

## 3.2 Circuito de controle proposto

Amplificadores classe D apresentam algumas dificuldades em seu projeto, fato que justifica o uso, ainda hoje, de amplificadores lineares classes A, B e AB. Devido a utilização da modulação PWM, o amplificador classe D apresenta não-linearidades intrínsecas a seu projeto. Isto é um problema especialmente em aplicações de áudio, pois incorre em distorções [9, 10]. Particularmente, é possível dizer que mesmo com a utilização de filtros passa-baixa o sinal apresentará distorções [13]. Sendo assim, um projeto de circuito de controle adequado para a aplicação minimiza esses efeitos, e pode garantir que o circuito responda por determinada banda de frequências,





**Figura 3.14** – Compensador utilizado para controle do inversor.

$$A_{V2} = \frac{R_{38} \cdot (R_{37} + R_{36})}{R_{36} \cdot R_{37}} \cong \frac{R_{38}}{R_{37}} \quad (3.14)$$

A aproximação dada em (3.14) é válida caso  $R_{36} \gg R_{37}$ .

As frequências dos pólos e zeros da função de transferência são apresentadas a seguir:

$$f_1 = \frac{1}{2 \cdot \pi \cdot R_{38} \cdot C_7} \quad (3.15)$$

$$f_2 = \frac{1}{2 \cdot \pi \cdot C_{11} \cdot (R_{36} + R_{37})} \cong \frac{1}{2 \cdot \pi \cdot C_{11} \cdot R_{36}} \quad (3.16)$$

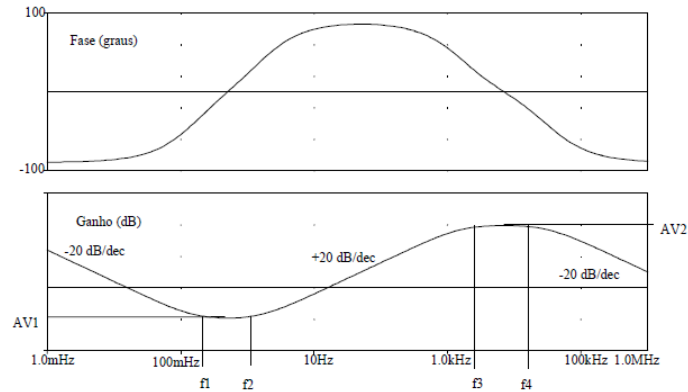
$$f_3 = \frac{1}{2 \cdot \pi \cdot C_{11} \cdot R_{37}} \quad (3.17)$$

$$f_4 = \frac{C_7 + C_{12}}{2 \cdot \pi \cdot C_{12} \cdot C_7 \cdot R_{38}} \cong \frac{1}{2 \cdot \pi \cdot C_{12} \cdot R_{38}} \quad (3.18)$$

sendo a aproximação de (3.18) válida caso  $C_{12} \gg C_7$ .

A resposta em frequência e o diagrama de fase do comparador analisado estão presentes na figura 3.15 - extraída de [32]. Uma frequência de corte entre  $f_2$  e  $f_3$  é conveniente, em função da fase positiva e menor que  $100^\circ$  e ganho de 20 dB/década.

Há ainda um outro fator importante, denominado  $k$ , que determina características da função de transferência. Para o caso do compensador projetado, o fator  $k$  é definido pela equação (3.19):

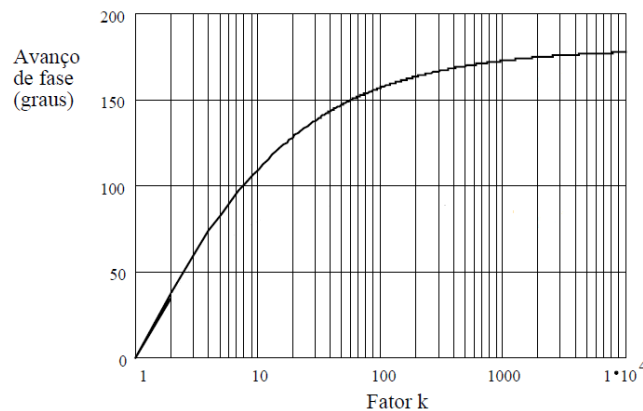


**Figura 3.15** – Resposta em frequência e diagrama de fase para o compensador analisado.

$$k = tg\left[\frac{\alpha}{4} + \frac{\pi}{4}\right]^2 \quad (3.19)$$

O fator  $\alpha$  é o avanço de fase pretendido.

A figura 3.16 (adaptação do original em [32]) mostra o avanço de fase do compensador em função do fator  $k$ .



**Figura 3.16** – Avanço de fase em função do fator  $k$ , adaptação.

Esse avanço de fase pode ser obtido por:

$$\alpha = M - P - 90^\circ \quad (3.20)$$

onde  $M$  é a margem de fase desejada e  $P$  a defasagem do sistema.

O projeto dos parâmetros do compensador, utilizando o fator  $k$ , são mais precisos. Define-se a frequência de ganho unitário UGF (*Unitary Gain Frequency*) como sendo a frequência em que o ganho do item analisado coincide com o ganho unitário, e coincide com a frequência de corte para funcionamento em malha fechada. Pode-se chamar  $G$  ao ganho necessário para o compensador

fazer o circuito atingir a frequência de corte desejada. Então os parâmetros da figura 3.14 podem ser obtidos:

$$UGF = \frac{1}{2 \cdot \pi \cdot R_{36} \cdot (C_7 + C_{12})} \quad (3.21)$$

$$C_{12} = \frac{1}{2 \cdot \pi \cdot f \cdot G \cdot R_{36}} \quad (3.22)$$

$$C_7 = C_{12} \cdot (k - 1) \quad (3.23)$$

$$R_{38} = \frac{\sqrt{k}}{2 \cdot \pi \cdot f \cdot C_7} \quad (3.24)$$

$$R_{37} = \frac{R_{36}}{k - 1} \quad (3.25)$$

$$C_{11} = \frac{1}{2 \cdot \pi \cdot f \cdot R_{37} \cdot \sqrt{k}} \quad (3.26)$$

Esses parâmetros permitem um cálculo razoavelmente preciso para o compensador implementado controlar o inversor, com operação em malha fechada.

Este tipo de compensador pode ser utilizado tanto para o controle de conversores DC/DC como para o de inversores. Além disso, pode funcionar com inversores em aplicações de áudio, como no caso do amplificador classe D apresentado neste trabalho, ou um *no break*. É circuito simples, funcional e versátil para ser utilizado em várias aplicações distintas, bastando realizar um ajuste adequado nos valores de resistores e capacitores.

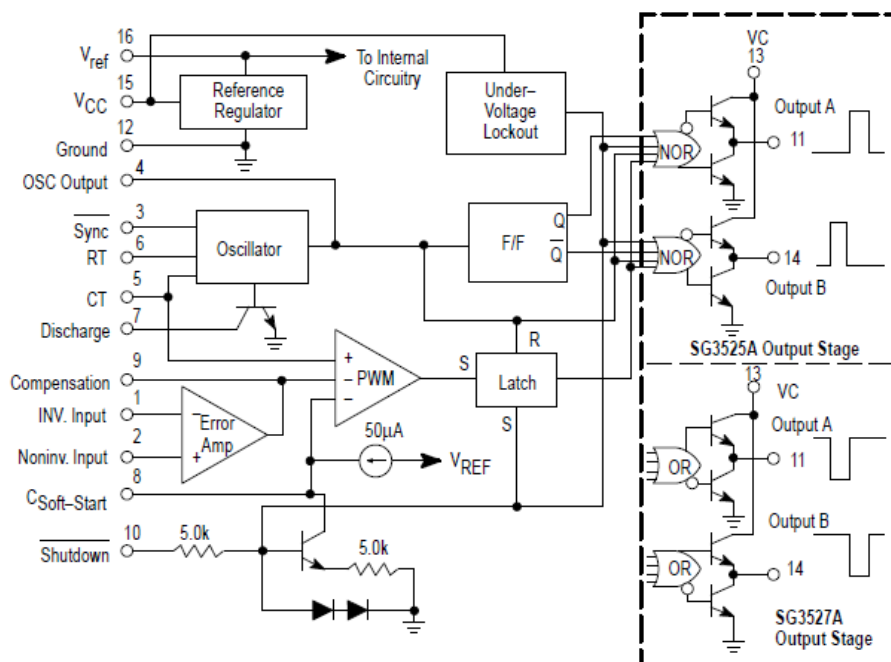
### 3.2.2 Controle do conversor DC/DC

O controle do conversor DC/DC desenvolvido é realizado tendo por base o integrado SG 3525. Ao contrário da lógica de controle do inversor, no qual foi desenvolvido o gerador de pulsos PWM, para o caso do conversor DC/DC não há necessidade disso. Isso porque há vários integrados, desenvolvidos ao longo dos anos, dedicados a essa função em fontes chaveadas, dentre eles o SG 3525. Algumas facilidades que esse circuito oferece são listadas como segue:

- Possibilidade de gerar um *soft start* ajustável, com a utilização de capacitor externo;
- Pino de *shutdown*, que permite criar uma lógica para desabilitar os pulsos em situações limite;

- Duas saídas de pulsos PWM complementares.

Essas saídas complementares permitem, ainda, um ajuste do tempo morto entre os pulsos. A figura 3.17 mostra o esquema interno do SG 3525, extraído de seu *datasheet* [33].



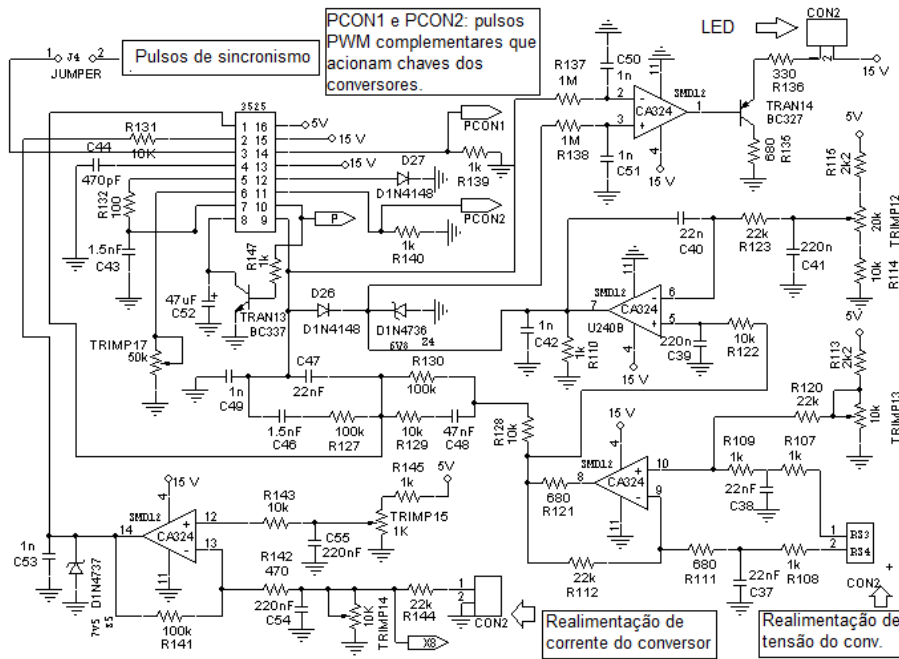
**Figura 3.17** – Circuito interno do SG 3525, disponível em seu *datasheet*.

A figura 3.18 mostra o esquemático do circuito de controle desenvolvido para os conversores DC/DC. Trata-se de uma técnica discutida anteriormente e cujos resultados foram satisfatórios [20, 21, 31]. A ideia básica é fazer um monitoramento tanto da tensão de saída quanto da corrente de saída. Caso essa seja excessiva, há o bloqueio dos pulsos. A ideia é que esse mesmo circuito de controle seja o responsável pela atuação de dois conversores, sendo que, dentro do projeto, um estará conectado à tensão de alimentação da rede e o outro conectado a uma bateria.

A realimentação de tensão está indicada na figura 3.18. Este sinal é primeiramente filtrado, comparado com uma referência ajustável, e então introduzido no pino 2 do SG 3525, que é a entrada positiva do comparador de erro interno do integrado. A saída deste comparador é o pino 9, que é realimentado para a entrada negativa (pino 1), passando o sinal por uma ação integral de controle.

Já a realimentação de corrente também está indicada na figura 3.18. Este sinal também é filtrado, comparado a uma referência e amplificado. Ele também é introduzido no comparador de erro do SG 3525, ao mesmo tempo que pode sinalizar uma corrente excessiva na saída do conversor e atuar de modo a inibir os pulsos.

Quanto ao pino de *shutdown*, está conectado ao pulso  $P$ , proveniente do circuito de controle de temperatura do circuito em conjunto com o *soft start*. Quando há uma temperatura



**Figura 3.18** – Circuito de controle implementado para controle dos conversores DC/DC.

excessiva, os pulsos são bloqueados. Nesse ínterim, o transistor TRAN 8 permite a descarga do capacitor C52. Este é responsável pelo *soft start* dos conversores, e esse procedimento permite que, quando os pulsos forem liberados pelo controle de temperatura, haverá um retorno ao funcionamento com partida suave.

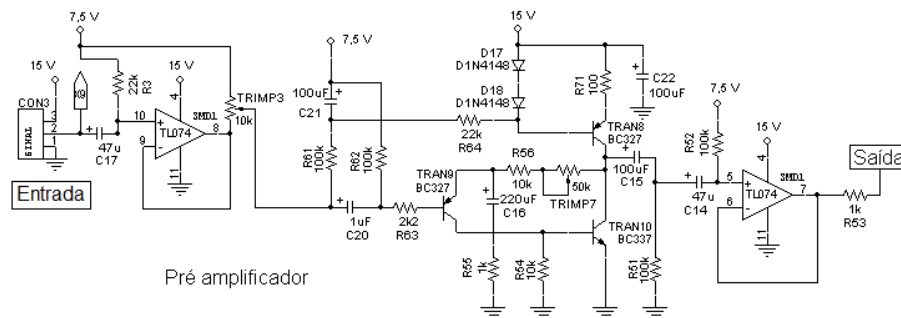
### 3.3 Circuitos auxiliares

#### 3.3.1 Pré-amplificador

Um pré-amplificador é o circuito responsável pelo primeiro tratamento de um sinal que virá a ser amplificado ou processado posteriormente [3, 34]. Para o caso de um amplificador de áudio, este procedimento é importante para adequar os níveis de tensão de diferentes dispositivos para a posterior amplificação. As entradas RCA, muito comuns, possuem uma faixa variável de tensão de saída e o pré-amplificador assume um papel importante em adequar o nível do sinal de entrada para o circuito de controle projetado. Por exemplo, um áudio automotivo da empresa *Pioneer*, modelo DEH-P3350MP, possui uma tensão de saída máxima de  $2,2V_{pp}$ , para impedância de saída máxima de  $1k\Omega$  [35]. Já um *home theater* da empresa PHILIPS apresenta uma tensão de saída de  $1V_{pp}$ , para uma impedância de  $75\Omega$  [36]. Para o caso de dispositivos portáteis, há uma disparidade ainda mais acentuada nos níveis de potência para a saída. O *mini mp3 player* do fabricante Britania apresenta uma potência de saída máxima de 20 mW, o que implica em níveis de tensão máximo na saída muito baixos, da ordem de dezenas ou centenas de mV [37].

Como a proposta deste trabalho é apresentar um amplificador a ser utilizado principalmente em aplicações de áudio, com a maior versatilidade possível, o estágio pré-amplificador assume um papel essencial ao adequar o nível dos sinais de áudio provenientes dos distintos dispositivos a serem utilizados. Para um sistema possuir a maior versatilidade possível, é um imperativo a adequação dos níveis dos sinais de entrada. No projeto proposto, portanto, a primeira característica desejada para o pré-amplificador é justamente a possibilidade de adequar sinais com amplitudes variadas - da faixa de 100 mV até 3 V - para um nível de tensão adequado para o circuito de controle proposto. Além do mais, há uma série de características muito importantes em um amplificador de áudio, especialmente uma baixa Taxa de Distorção Harmônica (THD) e boa resposta em frequência, notoriamente na banda audível, de 20 Hz a 20 kHz. E, para o projeto em questão, é fundamental que o projeto do pré-amplificador seja o mais simples possível, visando a integração de todo o projeto de controle em um mesmo *layout*.

A topologia adotada é apresentada na figura 3.19. A ideia é utilizar a mínima quantidade de componentes discretos com baixos níveis de ruído e distorção. O projeto foi desenvolvido para aplicações em *single supply*, ou seja, é adequado para o projeto proposto (níveis de tensão de 0 V a 15 V).

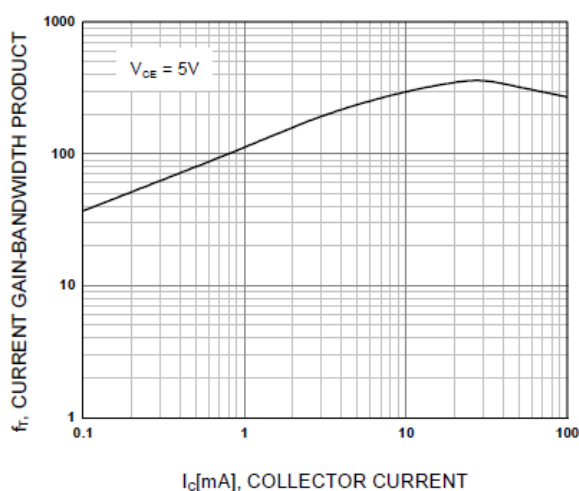


**Figura 3.19** – Circuito implementado para o pré-amplificador de áudio.

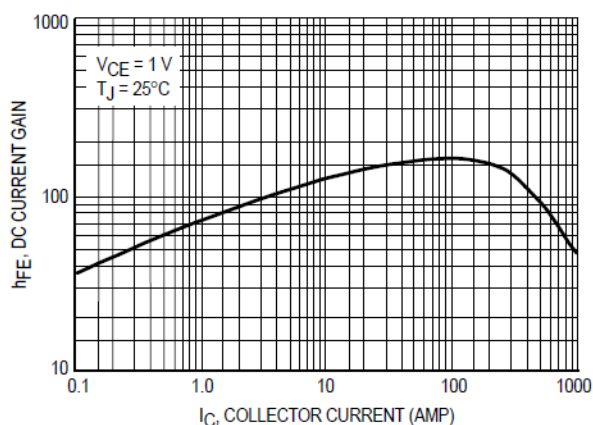
Nota-se, logo na entrada do sinal, um buffer que, em um primeiro momento, faz uma isolamento do circuito do qual provém o sinal e do circuito projetado. Em seguida, há um potenciômetro *TRIMP 3* que adequa o nível do sinal para a entrada do pré-amplificador, especialmente para sinais com amplitudes maiores, por exemplo  $3V_{pp}$ . O *trimpot TRIMP 7* é o responsável pelo ajuste no ganho do circuito. Ambos os ajustes permitem um ganho elevado [38].

Alguns aspectos do circuito precisam ser destacados. Os diodos, juntamente com o transistor *TRAN 8*, formam uma fonte de corrente. A realimentação é feita por *R 56* e *TRIMP 7*, possibilitando um ajuste no ganho. Os capacitores *C 21* e *C 20* são responsáveis pela tensão de polarização dos transistores. No estágio de saída há um desacoplamento do sinal por meio de capacitores, uma adequação no nível para a referência do sinal amplificado ser 7,5 V e um *buffer*, responsável para isolar os estágios subsequentes do sinal de controle em relação ao pré-amplificador. Há uma desvantagem em relação a rejeição de ruídos de modo comum, devido à não-utilização de amplificadores operacionais, o que não compromete o desempenho [38].

Além disso, foi feita uma pequena adaptação em relação ao projeto original de [38]. Os transistores utilizados foram os comuns BC 337 e BC 327, ao invés dos BC 549 e BC 559. Os primeiros transistores citados são muito simples de serem achados, e podem alcançar desempenho satisfatório para a aplicação. Analisando as curvas de ganho de ambos os transistores nota-se que a resposta em frequência de ambos é bastante similar, pois tratam-se de transistores projetados para a mesma finalidade [39, 40]. As figuras 3.20 e 3.21 apresentam, respectivamente, as curvas de ganho para os transistores BC549 e BC337, que confirmam a possibilidade da troca. Mesmo com o ganho ligeiramente menor no transistor utilizado, é importante destacar que para esta aplicação não há queda de rendimento considerável, e é possível que o pré-amplificador trabalhe com um ganho satisfatório. Posteriormente serão apresentadas simulações que confirmam esses dados.



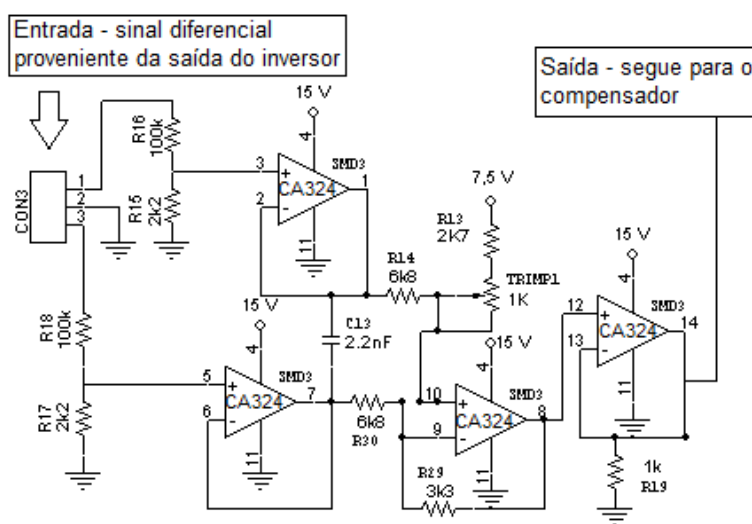
**Figura 3.20** – Curva de ganho para o transistor BC549, extraída de seu *datasheet*.



**Figura 3.21** – Curva de ganho para o transistor BC337, extraída de seu *datasheet*.

### 3.3.2 Redução e adequação do sinal de tensão na saída do inversor

A primeira etapa é a adequação do sinal de saída do inversor. A figura 3.22 mostra o esquema utilizado. É feita uma amostragem diferencial do sinal de tensão na saída do inversor, e em um primeiro momento esses sinais passam por uma adequação dos níveis de tensão. A configuração desenvolvida apresenta o aspecto de um amplificador de instrumentação. Na saída do pino 14 do CA324 estará presente o sinal de erro com amplitude e nível adequado à lógica de controle.

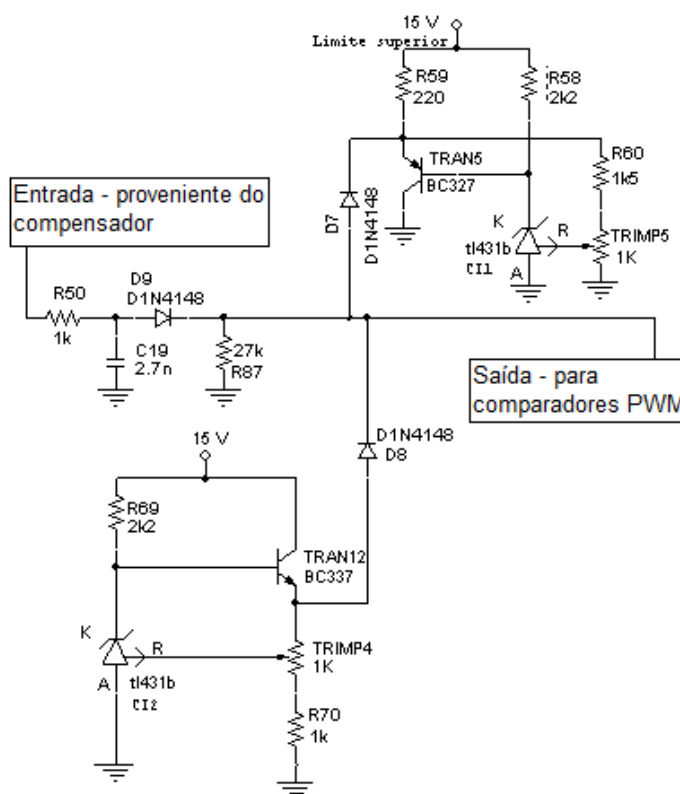


**Figura 3.22** – Esquemático do circuito para redução e adequação do sinal de saída do inversor.

A utilização do amplificador operacional CA324 é justificada pela sua capacidade de atuar normalmente tanto em circuitos com alimentação em *single supply* como simétrica. Apesar de notadamente apresentar uma resposta em frequência ruim, o que poderia comprometer o funcionamento do circuito, na prática mostrou-se eficaz para sinais de até 20 kHz, como será discutido no capítulo 4. Ainda, é preciso considerar que os ganhos do circuito são menores que 1, e nessas condições o CA324 consegue atuar normalmente em frequências de até dezenas de kHz. Ainda foi tentado implementar este circuito com amplificadores TL074, mais rápidos que o CA324. Essa tentativa, porém, foi frustrada em função das dificuldades impostas pelo TL074 funcionando em *single supply*.

#### Filtro e limitadores para o sinal de erro

Da saída do comparador o sinal passa por um bloco onde há um filtro e limitadores para seu nível de tensão. A figura 3.23 apresenta o esquemático do circuito desenvolvido para tanto. Há um filtro passa-baixas imediatamente anterior ao diodo D9. Os limitadores atuam para evitar que o sinal de erro atinja tensões com valores superiores ou inferiores aos utilizados pelo sinal triangular utilizado para a geração do sinal PWM. Isso implicaria em uma saturação nos amplificadores, efeito que não é desejado.



**Figura 3.23** – Filtro e limitador do sinal proporcional ao erro na saída do inversor.

Sobre os limitadores, é importante destacar que sua função primordial é impedir que, a partir do sinal de erro obtido, sejam gerados picos de tensão no inversor [20]. A atuação do limitador está atrelada ao componente TL431, que funciona como uma espécie de diodo zener, contudo é capaz de oferecer uma referência de tensão com grande precisão [41]. Por meio dos *trimpots* presentes no circuito, é possível ajustar o nível de tensão de referência fornecido por este componente. Caso a onda triangular possua um nível DC de 7,5 V e tensão de pico-a-pico de 2,5 V, o limite superior do limitador deve ser ajustado em 10 V e o inferior em 5 V, idealmente. Dessa forma, caso a tensão do sinal ultrapasse o valor determinado pelo TL431, o diodo D7 conduz e impõe o nível de tensão escolhido pelo ajuste no *trimpot*. O mesmo vale para o limite inferior: o valor é ajustado por meio do *trimpot* e o diodo D8 conduz quando a tensão do sinal de erro vai abaixo do valor estabelecido.

### Gerador de onda quadrada e triangular

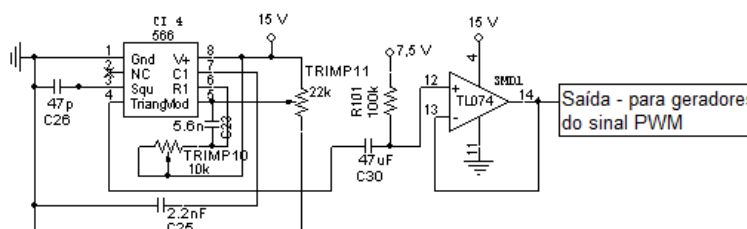
O sinal de erro obtido e filtrado deve ser comparado com uma onda triangular de frequência mínima de 200 kHz [4] para a obtenção dos pulsos PWM. Para a geração dessa onda triangular foi utilizado um circuito integrado NE 566, que é um gerador de funções (onda quadrada e triangular). A frequência do sinal gerado é obtida pela relação 3.27:

$$f = \frac{2 \cdot (V_{CC} - V_C)}{R_1 \cdot C_1 \cdot V_{CC}} \quad (3.27)$$

onde  $V_C$  é a tensão de polarização no pino 5.

No esquemático da figura 3.24,  $R_1$  é representado por TRIMP10 e  $C_1$  por C25.

A figura 3.24 mostra o esquema desenvolvido. Os capacitores C26 e C23 possuem a função de reduzir as distorções nos sinais gerados. O capacitor C25 juntamente com o potenciômetro TRIMP10 são responsáveis pela determinação da frequência de operação do circuito. A função de TRIMP11 é determinar uma tensão de referência, necessária para o funcionamento do circuito, e um tanto abaixo da tensão de alimentação, funcionando assim como um divisor de tensão ajustável. Nos pinos 3 e 4 do NE 566 encontram-se, respectivamente, as formas de onda quadrada e triangular geradas, com frequência determinada pelos parâmetros acima definidos.



**Figura 3.24** – Gerador de onda triangular e quadrada para pulsos PWM e sincronismo.

A onda triangular, antes de ser levada aos comparadores, passa por uma adequação de nível com um estágio *buffer* implementado com um TL074. O nível de referência adotado é de 7,5 V, o mesmo que é imposto ao sinal de erro proveniente do inversor.

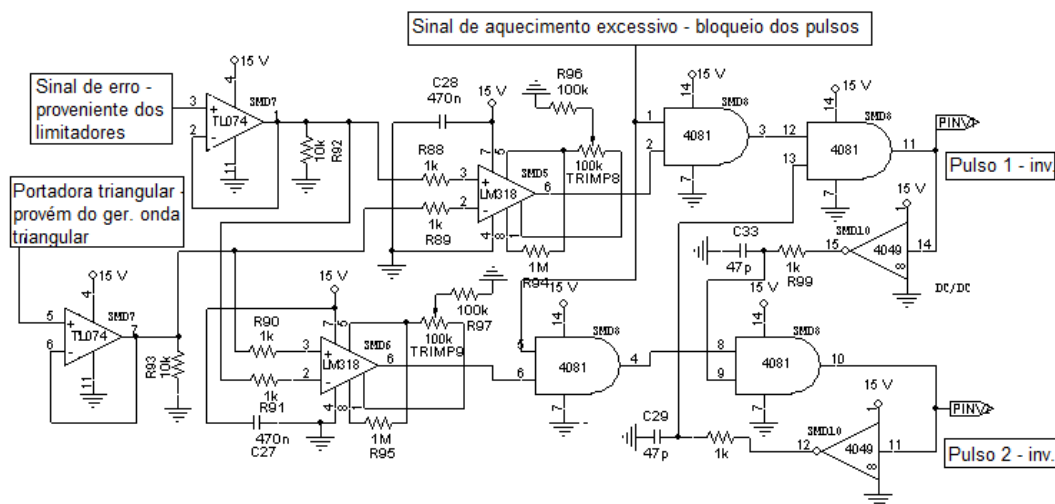
### Geração dos pulsos PWM

O estágio comparador deve produzir, em sua saída, dois pulsos PWM defasados entre si, para assim assegurar o acionamento das chaves no inversor. A ideia é gerar uma modulação PWM do tipo AD, como discutido na seção 2.4. A figura 3.25 mostra o circuito desenvolvido para esta finalidade. Dada a frequência elevada exigida pela modulação PWM - maior que 200 kHz - os amplificadores operacionais LM 318 utilizados para a comparação foram escolhidos em função do elevado *slew rate* exigido pela aplicação. Verifica-se, em um primeiro momento, a possibilidade de utilizar amplificadores operacionais como comparadores [42], desde que possuam velocidade adequada. Constatou-se que os amplificadores LM318 são escolhas comuns para utilização em recentes aplicações de áudio [6], apesar de se tratar de um componente antigo no mercado.

Antes de serem comparados, o sinal de erro e a onda triangular passam por estágios de *buffer*, implementados com TL074, para conferir o isolamento conveniente em relação aos estágios anteriores do circuito. Na sequência, dois amplificadores LM318 realizam as comparações necessárias entre o sinal de erro e a onda triangular, de modo a obter o pulso PWM. Nota-se que,

em cada amplificador, as entradas do sinal de erro e triangular estão invertidas. O objetivo disso é a geração de pulsos complementares, sendo que cada um deles é responsável pelo acionamento de um dos braços do inversor.

Verifica-se a necessidade de componentes adicionais ao LM318, cujo objetivo é reduzir o ruído gerado pelo componente e também seu *offset* interno. Trata-se das resistências e potenciômetros ligados aos pinos 1, 5 e 8 do amplificador, conforme recomendado em seu *datasheet* [43]. A comparação do sinal de erro com o sinal triangular já gera, na saída do LM318, os pulsos PWM. Na sequência, são realizadas duas operações lógicas indispensáveis para um funcionamento adequado do circuito. Em um primeiro momento, os pulsos PWM são multiplicados juntamente com um sinal proveniente do sensor de temperatura, que será detalhado adiante. Caso haja um aquecimento excessivo no circuito, é gerado um sinal de nível lógico 0, pelo controle de temperatura, que inibe os pulsos do inversor. Caso contrário, o sinal proveniente do sensor de temperatura é de nível lógico 1 e os pulsos atuam normalmente. Na sequência há outra etapa de multiplicação lógica, onde cada pulso de saída PWM, após ser atrasado por um circuito RC, multiplica o pulso complementar. O objetivo desta operação é criar um pequeno tempo morto entre os pulsos, evitando assim um acionamento inadequado nas chaves do inversor, o que ocasionaria em queima dos semicondutores devido a um curto-circuito. Este atraso pode ser ajustado pelos parâmetros do circuito RC - o protótipo implementado permite esta flexibilidade. Isso porque o atraso conveniente vai depender da frequência dos pulsos PWM gerados pela lógica de controle. Uma ideia para permitir ajustes é a utilização de *trim pots* no lugar dos resistores.



**Figura 3.25** – Comparadores para a geração dos pulsos PWM.

Os pulsos PWM gerados são, então, enviados ao circuito de *driver* para, só então, acionarem as chaves do inversor. A técnica utilizada para essa finalidade será descrita adiante.

Convém ressaltar que o protótipo elaborado permite uma grande flexibilidade em termos de aplicações. Os comparadores implementados com LM318 garantem essa possibilidade, pois respondem a excitações de alta frequência, funcionando muito bem em uma ampla banda - o *slew rate* desses circuitos pode chegar a  $150V/\mu s$ . Ou seja, podem ser utilizados tanto em aplicações

de áudio, respondendo adequadamente a sinais de frequência superiores a 200 kHz, como também em aplicações como *no breaks*, que não exigem amplificadores operacionais tão velozes.

### 3.3.3 Limitador da corrente de saída

É também importante haver um monitoramento da corrente de saída do inversor pois, caso esta ultrapasse um limite razoável, pode haver danos nos componentes semicondutores, especialmente. Portanto, um circuito de controle que proteja o inversor contra sobre-correntes é essencial para um funcionamento seguro. A figura 3.26 apresenta o esquemático da lógica desenvolvida para esse fim. Nota-se que é feita uma amostragem diferencial da corrente no inversor, sendo essa amostra obtida por meio do uso de uma liga de *constantan* no inversor.

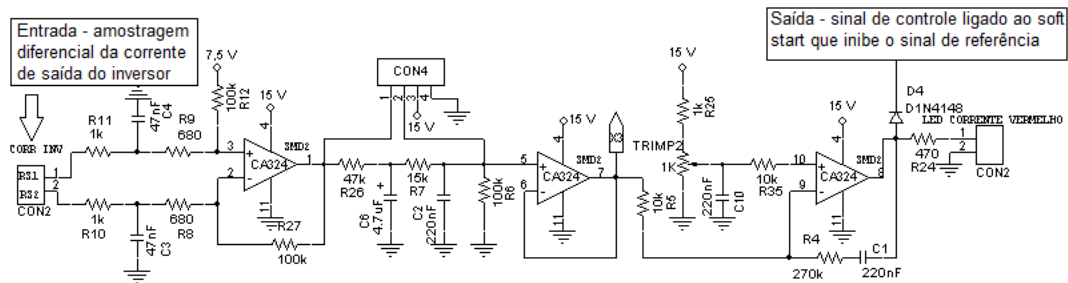


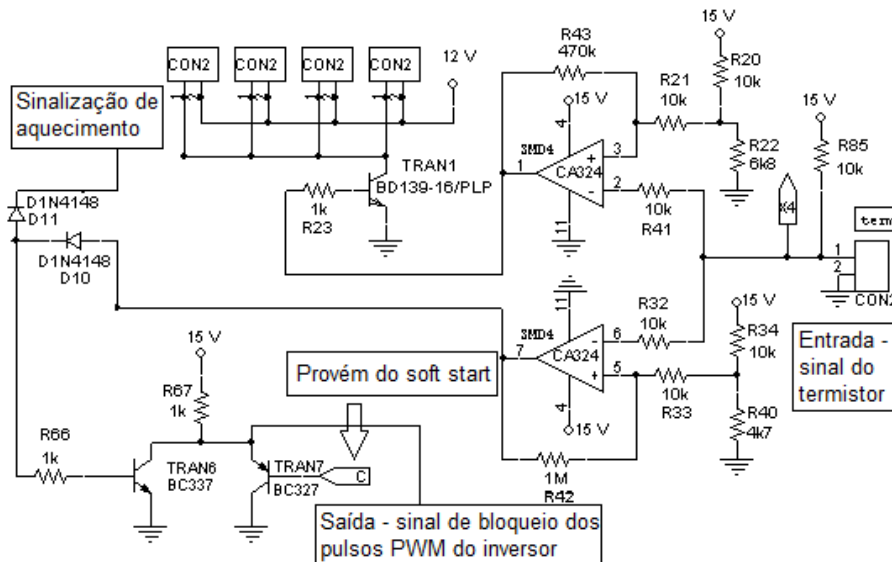
Figura 3.26 – Circuito de controle de corrente do inversor.

No primeiro estágio, o sinal de corrente proveniente do inversor é imposto a um circuito subtrator (necessário para adequar o sinal diferencial proveniente do inversor) que também imprime um grande ganho a este sinal. O ganho é definido pela relação entre R27 e R12 com R9 e R8, que no caso em questão é superior a 100. Os capacitores C3 e C4 atuam sobre o ruído do sinal, minimizando-o. Há a necessidade, na sequência, de utilizar um filtro passa-baixa para filtrar ruídos de alta frequência oriundos do inversor [20]. Este filtro gera um sinal de tensão DC proporcional à corrente na saída do inversor.

Após a filtragem, o sinal passa por um estágio *buffer*, para isolar os estágios subsequentes do filtro. Por fim, há uma comparação com uma referência ajustável, que permite impor o nível de corrente limite a ser permitido no inversor. O sinal passa também por uma ação integral neste último estágio, e o sinal resultante determinará se a corrente de saída do inversor está em um patamar aceitável ou se extrapolou este valor. Caso seu valor tenha ido além daquele previsto, é aceso um *LED* vermelho que indica corrente excessiva na saída, e ao mesmo tempo é gerado um comando que provoca uma inibição dos pulsos no inversor. Esse mecanismo evita, assim, danos ao equipamento caso seja submetido a condições de operações extremas. Essa inibição é explicada, em detalhes, na seção 3.3.5.

### 3.3.4 Controle de temperatura

Como mencionado na seção 3.2.1, o controle proposto apresenta também uma sensibilidade à variações de temperatura. Isso é necessário pois, em caso de aquecimento excessivo do circuito, o mesmo deve cessar sua operação. Isso evita danos por sobreaquecimento, especialmente nos dispositivos semicondutores do inversor. A figura 3.27 indica o esquemático do circuito utilizado para esta finalidade.



**Figura 3.27** – Circuito de controle para detecção de aquecimento excessivo.

O controle de temperatura é feito por meio de histerese. O aquecimento excessivo é detectado por um termistor. Ao atingir determinada temperatura, definida em função do projeto a ser controlado, o circuito faz o acionamento dos ventiladores, ao mesmo tempo que emite um sinal capaz de bloquear os pulsos das chaves nos conversores e inversores. Este sinal é gerado pelo par de transistores BC 337 e BC 327 presentes na figura 3.27. Caso haja uma temperatura excessiva, os amplificadores operacionais sinalizam com nível lógico alto, levando o transistor TRAN6 a conduzir, impondo nível lógico 0 para o sinal de temperatura. Isso leva a uma inibição dos pulsos do inversor, que só cessará quando o sinal de temperatura voltar a ser de nível lógico 1, ou seja, quando a temperatura chegar a um patamar inferior àquele, imposto pela histerese (por exemplo,  $40^{\circ}\text{C}$  para limite inferior e  $60^{\circ}\text{C}$  para limite superior). O transistor TRAN7 é controlado por um pulso proveniente do circuito de *soft-start*, denominado pulso *C*, e é responsável por inibir os pulsos do inversor enquanto o *soft-start* atua, assegurando uma partida suave ao circuito. Para o acionamento dos ventiladores é utilizado um transistor de potência, BD-139. Ainda é emitido um pulso de controle para sinalizar o aquecimento excessivo em um painel, por exemplo, através do diodo D11. Este sinal de controle também atua diretamente no circuito de *soft start*, inibindo os pulsos do inversor e desabilitando o funcionamento dos conversores que o alimentam.

Devido à histerese, este controle de temperatura só libera os pulsos em uma temperatura menor àquela que o acionou. Esse é um procedimento de segurança importante, pois caso



O outro circuito RC, composto por  $R_{44}$  e  $C_{18}$ , está relacionado com o acionamento do relé do circuito, que protege o circuito de potência (conversores  $DC/DC$ ) contra correntes de *inrush*. Dessa forma, assegura que os conversores funcionem normalmente apenas alguns instantes após o início do funcionamento do circuito. Com  $C_{18}$  inicialmente descarregado, a saída do comparador (pino 14 do CA324) estará em nível lógico baixo, permitindo a proteção do circuito contra correntes de *inrush* e inibindo, assim, os pulsos no conversor  $DC/DC$ . Com o carregamento do capacitor, a saída do comparador muda para nível lógico alto, atuando o relé, levando o circuito de potência a sua operação normal. Isso ainda faz com que  $TRAN2$  deixe de conduzir, permitindo também o funcionamento do  $BF245$ .

Este circuito ainda pode sofrer interferências de outros blocos do projeto de controle. A saída do controle de corrente, explicada na seção 3.3.3, está também conectada ao *gate* do FET, podendo assim inibir os pulsos do inversor. Para tanto, caso haja a sinalização do controle de corrente, este sinal faz com que a tensão no *gate* do  $BF245$  diminua, fazendo-o conduzir, e assim inibindo os pulsos na saída do inversor. O controle de temperatura também está conectado ao *soft start*. Caso a temperatura do circuito atinja um valor excessivo, o sinal  $A$  (proveniente do sinal através do diodo  $D11$  no controle de temperatura) vai para nível lógico alto, atuando o transistor  $TRAN3$ . Dessa forma, o transistor conduz e permite que os capacitores  $C5$  e  $C18$  descarreguem. Assim, há por um lado a atuação no FET, inibindo os pulsos no inversor, o que também é feito pelo comando  $C$ , que atua diretamente na saída dos pulsos, conforme indicado nas seções 3.2.1 e 3.3.4. Além disso, atua no relé do circuito, inibindo assim o funcionamento dos conversores  $DC/DC$  que eventualmente alimentam o amplificador. O mesmo só retornará ao funcionamento normal quando o controle de temperatura sinalizar condições adequadas, sendo o início do funcionamento de todo o circuito marcado novamente pelo *soft start*, tanto no inversor quanto no conversor.

### 3.3.6 Sincronismo

Como o circuito inversor pode ser alimentado por meio de conversores  $DC/DC$ , é fundamental que haja um sincronismo no funcionamento de ambos. Este pulso de sincronismo ainda pode ser utilizado por um outro circuito análogo a este, para obter um amplificador de áudio *stereo*. O controle do conversor, que será descrito a seguir, é realizado basicamente com a utilização de um SG 3525, que possui o pino 3 como entrada de sincronismo. Esse pulso de sincronismo deve ser muito breve, da ordem de poucos  $\mu s$ , no máximo. A figura 3.29 mostra o circuito desenvolvido para esta finalidade. O pulso quadrado na entrada, que deve ter a mesma frequência do sinal triangular utilizado para gerar os pulsos PWM do inversor, é gerado pelo próprio NE 566, e possui a mesma frequência da portadora triangular utilizada na geração da modulação PWM do inversor.

A função do capacitor eletrolítico  $C24$  é desacoplar o nível DC do sinal gerado pelo NE 566. O sinal possui uma amplitude baixa, em torno de 4 V. O capacitor  $C31$  ajuda a melhorar a forma de onda e o resistor  $R149$  é necessário para a carga e descarga de  $C24$ , já que em tese a entrada do 4049 possui impedância elevadíssima, impedindo a carga e descarga do capacitor. Como

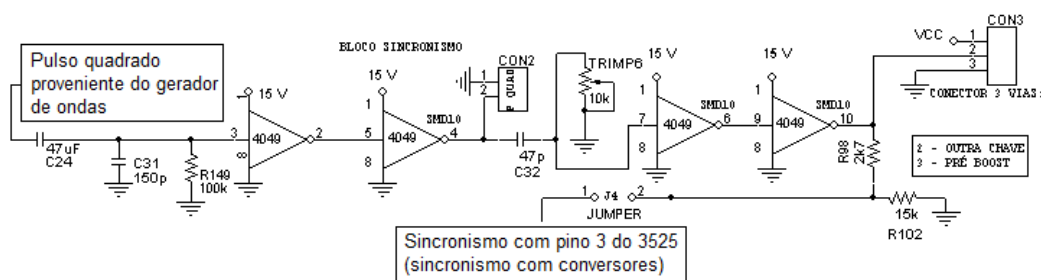


Figura 3.29 – Circuito de sincronismo.

os inversores do 4049 possuem característica *Schmitt trigger*<sup>1</sup>, a forma da onda quadrada melhora bastante, bem como sua amplitude passa a atingir 15 V, valor da tensão de alimentação. Porém, como houve inversão na lógica, é necessário que o sinal seja introduzido em mais um inversor, para retomar sua lógica inicial. A saída desse segundo inversor, pino 4 do 4049, está conectada a um circuito CR, com resistência ajustável por ser um *trimpot* - TRIMP6. Essa lógica faz com que, a cada borda de subida da onda quadrada, surja após o capacitor C32 um pulso de tensão. O *trimpot* permite o ajuste justamente da largura desse pulso. Uma largura pequena, em torno de  $1\mu s$ , é recomendada. Na sequência, esse pulso passa por mais dois inversores que, caso não fossem utilizados, sobriam no integrado 4049 e deveria ser realizado algum procedimento para evitar ruídos, para não deixar entradas do integrado sem conexão. Contudo, sua utilização garante que todos os inversores do integrado sejam utilizados, além de garantirem que um isolamento dos estágios anterior e posterior à geração deste pulso.

Os pulsos gerados passam por um divisor resistivo e são introduzidos no pino 3 do SG 3525. Convém notar que os pulsos estão a uma frequência de 100 kHz, por surgirem apenas na borda de subida do pulso quadrado, contudo trata-se de uma frequência suficiente para garantir o funcionamento do conversor. Além disso, o pulso está disponível em um conector três vias, sendo possível com ele fazer o sincronismo de um pré-regulador *Boost*, caso seja utilizado.

O pulso quadrado também é disponibilizado, via conector duas vias, para a utilização por outras fontes. Assim há a possibilidade de sincronizar várias fontes para atuarem em paralelo, por exemplo. Esse pulso também pode vir a ser utilizado na fonte de alimentação de 15 V, utilizada para suprir este circuito de controle.

### 3.3.7 Circuito de *driver* proposto

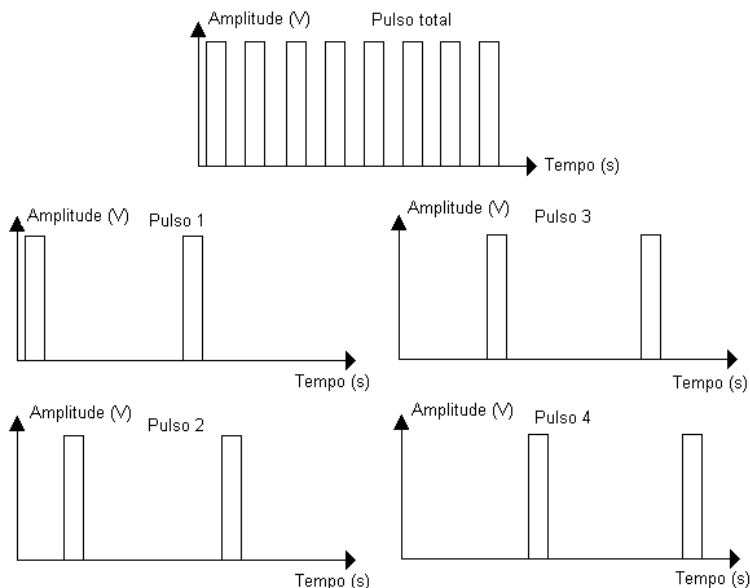
É possível acionar MOSFETs sem a necessidade da utilização de *snubbers* dissipativos, ou pelo menos minimizando essa necessidade. Essa técnica é denominada *hard-switching* e, caso venha a ser utilizada, os transistores comutam sem perda significativa de rendimento até uma frequência por volta de 150 kHz [44]. Para uma aplicação de áudio, por exemplo, onde as chaves

<sup>1</sup>O principal objetivo do *Schmitt trigger* é a recomposição de sinais quadrados e demais formas de onda, que podem se corromper em um circuito. Há um efeito de histerese em seu funcionamento, ocasionado por uma realimentação positiva.

devem comutar com frequência de pelo menos 200 kHz, faz-se necessário, na maior parte das vezes, a utilização de *snubbers* dissipativos. Para efeitos de comparação, um MOSFET chaveando a 1 MHz possui rendimento de 80% [45]. Levando em conta que a maior parte das perdas em uma fonte chaveada ou inversor ocorrem em função das chaves [46], e que o rendimento esperado para uma aplicação como um amplificador de áudio classe D é de 90% [2], pelo menos, um rendimento baixo das chaves certamente é um grave comprometimento para a eficiência do projeto.

Sabe-se, ainda, que um projeto adequado para o circuito de *driver* pode minimizar vários problemas de perdas, como aquelas referentes à capacitâncias parasitas [47, 48]. Também minimiza problemas oriundos do efeito pelicular, que está particularmente presente em fontes chaveadas [49]. Além disso, a operação em frequências elevadas permite uma diminuição no tamanho de alguns componentes em fontes chaveadas e inversores, tais como transformadores e indutores [48], e é particularmente necessária em aplicações como amplificadores de áudio classe D [2]. Assim, é possível definir como característica importante a flexibilidade do circuito de *driver* em possibilitar pulsos em frequências elevadas, da ordem de centenas de kHz, fato que auxilia na minimização das perdas.

Outra característica importante para um circuito de *driver* é a isolamento dos pulsos. Por questões de segurança, muitas aplicações exigem essa particularidade [50]. Com a busca de um circuito que possa atender as mais variadas aplicações, é indispensável que todas essas recomendações sejam seguidas.



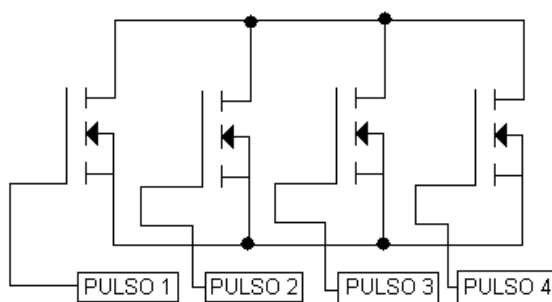
**Figura 3.30** – Exemplo de multiplexação de um pulso quadrado.

O circuito de *driver* proposto, portanto, deve ser versátil para ser utilizado em várias aplicações, desde inversores até as mais variadas topologias de conversores DC/DC, incluindo *Buck* e seus derivados (*Forward*, *Push Pull*, *Half Bridge* e *Full Bridge*), além de *Boost* e *Flyback*. Também se deseja um projeto que elimine ou minimize a necessidade de utilização de *snubbers* em paralelo com as chaves. Ao mesmo tempo, deve haver flexibilidade para atuar em circuitos com

frequências de operação maiores de centenas de kHz, mas sem perda de eficiência nas chaves. Este dilema pode ser resolvido utilizando a técnica da multiplexação.

Um exemplo de pulso multiplexado é mostrado na figura 3.30. Nota-se que um pulso é multiplexado em quatro novos pulsos que, somados, reconstituem o sinal original. A proposta para o circuito de *driver* é multiplexar os pulsos para o acionamento das chaves. Assim, cada transistor pode ser acionado em uma frequência quatro vezes menor daquela de operação do circuito. Em um amplificador de áudio classe D, por exemplo, considerando chaveamento a 200 kHz, é possível comutar cada chave em 50 kHz. Portanto, é possível minimizar a necessidade da utilização de *snubbers* dissipativos.

A figura 3.31 explicita como elaborar um arranjo de transistores para utilizar a multiplexação. Cada um dos quatro pulsos oriundos da multiplexação aciona um transistor distinto e, por fim, o barramento possuirá uma frequência quatro vezes superior àquela de cada transistor.

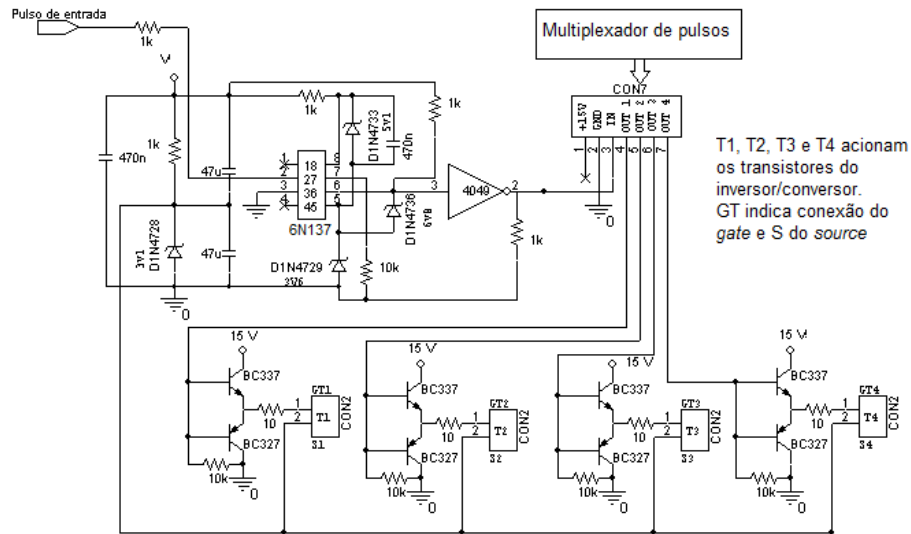


**Figura 3.31** – Exemplo de grupo de transistores acionados por pulsos multiplexados.

### Circuito proposto

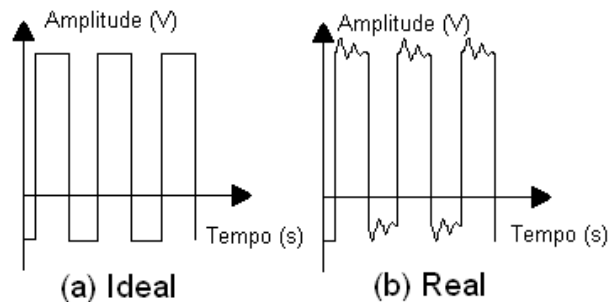
É proposto um modelo de circuito de *driver* que agregue todas as características mencionadas, com destaque para a multiplexação de pulsos. A figura 3.32 apresenta o esquemático do circuito proposto. Nota-se que há quatro pulsos de saída, havendo portanto possibilidade para acionar quatro transistores com multiplexação ou então até quatro transistores utilizando o paralelismo convencional (com todas as chaves atuando na mesma frequência). Também é possível verificar a isolação dos pulsos de entrada por meio da utilização de opto-acopladores 6N137, que permitem a utilização de pulsos da ordem de MHz, caso seja possível. É importante destacar que se escolheu opto-acopladores em detrimento de transformadores de pulso em função da melhor resposta em frequência daquela opção.

O circuito funciona com uma tensão de alimentação de 15 V. O capacitor C1, de tipo cerâmico, atua para evitar transitórios na energização do circuito. O diodo *zener* Z1 (3V1) e o capacitor eletrolítico C2 são responsáveis em gerar a referência dos pulsos de saída. Ou seja, esses pulsos possuirão um nível negativo de tensão de 3,1 V, o que é interessante para evitar acionamentos causados por transitórios nas chaves acionadas. A figura 3.33 apresenta o aspecto dos pulsos gerados.



**Figura 3.32** – Esquemático do circuito de *driver* implementado.

Nota-se em 3.33 (b) a existência de transitórios que poderiam acionar indevidamente as chaves, caso não houvesse a referência negativa de tensão, causando curto-circuitos.



**Figura 3.33** – Aspecto da tensão negativa gerada pelo circuito de drive (a) e transitórios no acionamento das chaves (b).

O pulso de entrada é inserido no pino 2 do 6N137, possuindo uma referência distinta do restante do circuito. O pino 6 é a saída do opto-acoplador, que também inverte a lógica dos pulsos. O diodo Z3 fornece a referência ao pino 5, a mesma dos pulsos de saída. Ou seja, estes pulsos estão 3,6 V acima da referência do circuito, em seu nível lógico baixo. O outro diodo Z3, de 6,8 V, fornece o outro nível para os pulsos. Ou seja, os pulsos de saída estão com nível de 3,6 V ou 10,4 V. Para que esses pulsos retornem à sua lógica original, são introduzidos em inversores 4049. Convém notar que todos os inversores do integrado estão ligados em paralelo, a fim de evitar aquecimento excessivo e diminuir a impedância de saída.

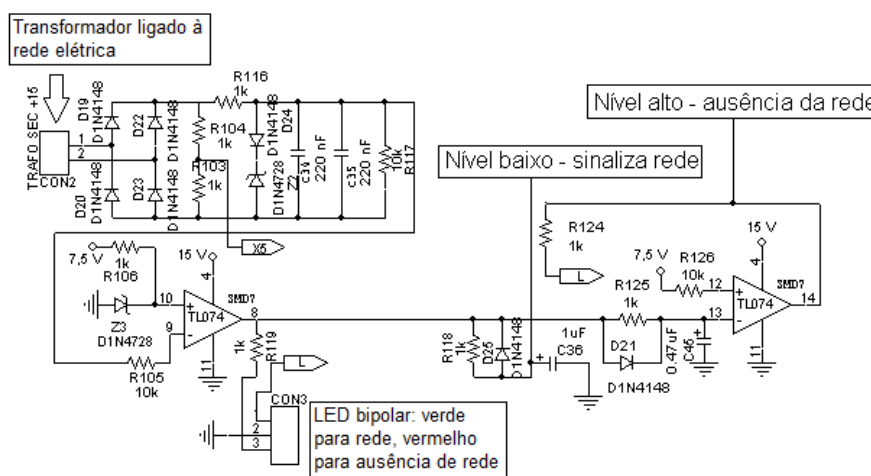
O pulso proveniente do 4049, já recolocado em sua lógica original e com variação de 0 V a 15 V, é disponível em um conector de sete vias. Isso é feito pois esses pulsos podem ser enviados diretamente às saídas, ou então serem multiplexados em quatro pulsos distintos. Essa flexibilidade aumenta as possibilidades de aplicação para o circuito projetado. Nota-se também que, para cada saída, há um estágio *push pull* implementado com transistores BC327 e BC337. Isso é



para controlar um *no break*, podendo alimentar cargas distintas por meio de baterias, primeiramente, e também atuar em carregar a bateria quando há a presença da rede elétrica. Para garantir essa flexibilidade, é fundamental que o circuito de controle forneça um sinal de comando indicando se há alimentação via rede elétrica ou não.

Com relação à utilização do inversor em um *no break*, é importante considerar o tempo que o circuito leva para realizar a detecção da queda da rede. Tal fator é importante na determinação do tipo de *no break* a ser implementado, regido pela norma IEC 62040-3/1999 [21]. Esta norma define os UPS em três classes distintas, em função do tempo de resposta frente à uma queda da rede elétrica: tipo 1, caso responda em até 1 ms, tipo 2, caso responda de 1 ms a 10 ms; ou tipo 3, caso responda em mais de 10 ms.

Para tanto, a ideia é utilizar uma amostragem direta da rede, em um primeiro momento. O circuito da figura 3.35 mostra o esquema implementado para este fim. O sinal da rede deve, primeiramente, sofrer uma redução para um nível de 15 V utilizando um transformador. Esse transformador pode funcionar tanto para tensão de 220 V como 127 V da rede, de modo que o transformador forneça um sinal adequado para ambos os casos. Na sequência, este sinal passa por um estágio de retificação em ponte completa, implementado com diodos 1N4148 por não se constituir um sinal de potência.



**Figura 3.35** – Detector e sinalizador da presença do sinal da rede elétrica na alimentação dos conversores.

O grande ponto para assegurar a velocidade na detecção da rede está na comparação realizada, e o nível de tensão que implica a detecção de presença ou não da rede. O nível de tensão na saída do retificador é dado pelo diodo zener Z2, de 3,3 V, somado com a tensão de um diodo 1N4148, que é próxima a 0,8 V. Esse nível de tensão é inserido na entrada negativa de um amplificador TL 0 74, que funciona como um comparador neste caso. O outro sinal fornecido para comparação é dado pelo diodo zener Z3, também de 3,3 V. Assim, a diferença de tensão entre ambos os níveis comparados é muito pequena, sendo fornecida pela tensão de um diodo 1N4148. Também é importante destacar que os capacitores utilizados na saída do retificador devem possuir um valor mínimo para assegurar que a comparação dos dois níveis de tensão mencionados ocorra sem equívocos. Por

exemplo, uma queda de tensão nos capacitores implicaria em um sinal de queda da rede equivocado, ocasionando um erro no sinal de controle emitido. Há, portanto, um compromisso a ser buscado no valor dos capacitores C30 e C35: devem ser de valor baixo o suficiente para descarregar rapidamente, contudo possuir um valor mínimo que evite sinalizações equivocadas do controle da rede.

Caso haja sinal na rede, a saída do comparador permanece em nível lógico baixo. Caso haja queda no sinal da rede, o nível de tensão na entrada positiva será maior, havendo mudança na saída do comparador para nível lógico alto. Como a diferença de tensão entre as entradas do comparador é muito baixa, espera-se que a mudança de nível na saída do comparador seja muito rápida. Considerando sua utilização em *no breaks*, para o tipo *Passive Stand By*, a comutação do sinal deve ocorrer em, no máximo, 10 ms.

O sinal da saída do comparador, antes de ser introduzido em um comutador, sofre pequenos atrasos, implementados com circuitos RC. O objetivo deste procedimento é evitar que haja uma redundância nos sinais de controle, havendo um momento em que tanto a sinalização de rede quanto de ausência de rede estejam válidas, causando um estado incerto no comutador. Tal estado de incerteza deve ser evitado.

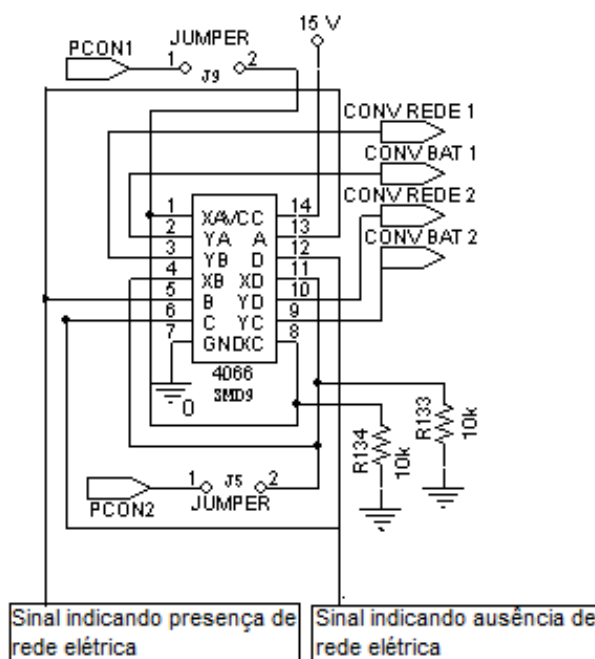
Portanto, caso haja rede há uma sinalização em nível lógico zero e, caso haja queda no sinal da rede, o circuito sinaliza com nível lógico alto. Esses níveis podem ser utilizados por comutadores para controlar o modo de atuação de um *no break*, alimentando carga ou então carregando baterias.

### 3.3.9 Comutação dos conversores

Para assegurar a flexibilidade do funcionamento do amplificador ou *no break* tanto para ser alimentado com um sinal de rede quanto por baterias, é fundamental a presença de um circuito comutador. Isso ocorre pois, especialmente no caso de funcionamento como *no break*, é necessário considerar dois momentos para o funcionamento do projeto. Em um primeiro momento, com a presença da rede, o controle exerce o comando de um conversor que, por meio do sinal retificado da rede, fornece uma tensão estabilizada para o funcionamento do inversor. Enquanto isso, um outro conversor é responsável pelo carregamento de um banco de baterias. Caso haja queda no funcionamento da rede, deve haver uma mudança no funcionamento dos conversores. A fonte conectada diretamente ao sinal da rede deve ser desligada enquanto que a outra fonte, conectada à bateria, deve fornecer a tensão de alimentação à carga. Portanto, cada um desses dois conversores funciona em um instante distinto, e deve haver um controle adequado para realizar essa comutação.

Uma solução simples é a utilização das chaves controladas do integrado 4066 [52]. Tal sistema é constituído por quatro chaves digitais, contendo uma entrada e uma saída cada, além de uma entrada de controle. Um nível lógico alto na entrada de controle permite que os sinais na entrada da chave apareçam em sua saída, enquanto um nível baixo no controle abre a chave. Como a topologia de conversores a serem controlados é do tipo *Full Bridge*, devido aos altos níveis de

potência do circuito, a presença de quatro sinais para as chaves é muito interessante. A figura 3.36 apresenta o esquema montado, e na sequência há uma descrição do funcionamento do mesmo.



**Figura 3.36** – Comutador utilizado para acionar os conversores.

As entradas de controle *A* e *B* estão conectadas ao sinal de presença da rede, enquanto as entradas *C* e *D* estão conectadas à sinalização da queda da rede. Estes sinais são provenientes do circuito apresentado na seção 3.3.8. Convém lembrar que a lógica de controle dos conversores, implementada com o integrado 3525, fornece dois pulsos PWM complementares, que são introduzidos nas entradas *XA* a *XD* do 4066. As chaves *A* e *B* são utilizadas para controlar o conversor responsável pelo carregamento da bateria, enquanto as chaves *C* e *D* estão conectadas ao conversor conectado à rede elétrica. Como cada conversor precisa dos pulsos PWM complementares para acionar seus pares de chaves, a configuração funciona corretamente, pois um dos pulsos PWM atua nas chaves *A* e *C*, enquanto seu complementar nas chaves *B* e *D*. Assim, sempre estará disponível, para cada conversor, os pulsos complementares.

Caso haja sinal na rede, o sinal de controle *A* e *B* estará em nível lógico baixo, e suas saídas em nível lógico baixo. Contrariamente, o sinal de controle nos pinos *C* e *D* estará em nível lógico alto, fazendo com que o conversor conectado à rede atua normalmente - sendo os pulsos na saída *YC* complementares à saída *YD*. Enquanto isso, o conversor conectado à bateria está desabilitado. Com a queda do sinal da rede, os pulsos em *C* e *D* ficam bloqueados, desabilitando o conversor conectado à rede. Então, o nível lógico do controle das chaves *A* e *B* fica alto, habilitando o conversor conectado à bateria. As saídas *YA* e *YB* possuem pulsos complementares para o acionamento das chaves no conversor.

Assim, o comutador implementado com um 4066 é uma solução adequada para o controle dos pulsos nas chaves dos dois conversores. Destacando o fato de que esses pulsos, antes

de acionarem os *MOSFETs*, passam por um circuito de *driver*, a fim de assegurar aos mesmos a potência necessária na polarização dos *gates* das chaves.

### 3.3.10 Circuito de proteção

Por fim, é fundamental ainda a presença de um circuito que faça o monitoramento da carga da bateria, já que há um conversor responsável por esta etapa. A lógica implementada está apresentada na figura 3.37, marcada essencialmente pela presença de histerese na avaliação dos níveis de tensão.

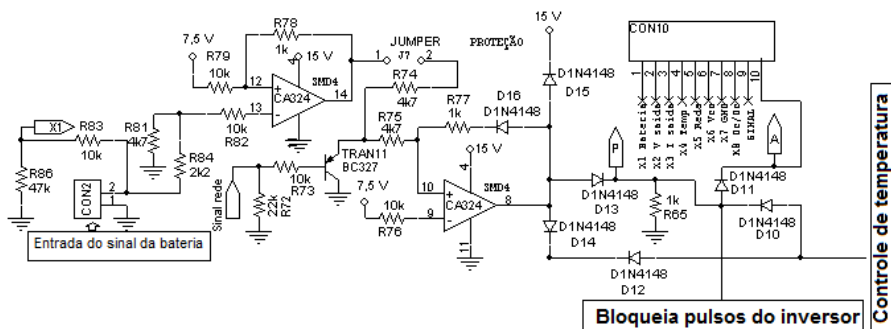


Figura 3.37 – Circuito de monitoramento das baterias.

Nota-se que esse circuito está conectado com a saída do controle de temperatura. Isso porque todos os comandos de parada estão conectados ao mesmo ponto, e a parada em função da temperatura é uma dessas condições. O pulso chamado *senal rede*, que sinaliza com nível lógico baixo a presença de rede elétrica, é introduzido na base do transistor TRN11. Quando há rede TRN11 conduz. Isso faz com que a entrada do pino 10 de um comparador implementado com um amplificador operacional CA324 esteja em nível lógico baixo, e a entrada negativa do comparador está em uma referência de tensão de 7,5 V. Portanto, a saída deste comparador, ligada no diodo D14, vai para nível lógico baixo, assegurando o funcionamento do conversor. Ao mesmo tempo, por meio do *jumper* J7, este sinal em nível lógico baixo atua em um comparador por histerese, responsável por monitorar o nível de tensão da bateria. O recurso de histerese também é necessário, como no caso do controle de temperatura, para evitar sinalizações ambíguas em determinado nível de tensão na bateria.

Caso haja sinalização de queda da rede, o pulso *senal rede* vai para nível lógica alto, bloqueando o funcionamento do transistor TRN11. Com isso, a saída do do comparador, conectado ao diodo D14, vai para nível lógico alto, ocasionando o bloqueio dos pulsos nas chaves dos conversores caso não haja tensão proveniente de bateria.

Caso haja tensão na bateria, mas não na rede, a saída do comparador de pino 14 vai para nível lógico baixo, permitindo ainda que o circuito funcione normalmente. Caso a bateria descarregue, essa saída vai para nível lógico alto e, caso também não haja tensão da rede, ocorre o bloqueio dos pulsos no inversor e conversores.

### 3.4 Circuito de controle - considerações finais

O circuito de controle proposto apresenta como característica determinante a ampla versatilidade para aplicações. O projeto feito é capaz de realizar o controle de uma ampla gama de projetos de eletrônica de potência, desde todos os componentes de um amplificador classe D, até um *no break* monofásico. Os inversores e conversores dos circuitos podem ser controlados pelo mesmo projeto, que implementa o controle de ambos na mesma placa e ainda oferece o sincronismo conveniente. Esse sincronismo permite outras possibilidades, como por exemplo a criação de um canal *stereo* para o caso de um amplificador de áudio class D - o protótipo implementado é um canal *mono*. Os pulsos de sincronismo ainda estão disponíveis para o controle das fontes que alimentam o circuito de controle, bem como por exemplo para um pré-regulador *Boost*.

Além disso, a proposta traz implementada todas as características importantes em termos de segurança para um circuito de alta potência e eficiência. Há um adequado projeto de *soft start*, que evita um início de operação abrupto dos transistores o que, na prática, pode causar picos de tensão e diminuição da vida útil dos componentes. Há também uma previsão para o controle da temperatura dos circuitos controlados, por meio da utilização de um termistor, o que evita danos causados por acionamento excessivo. Esse controle pode atuar causando uma inibição dos pulsos que acionam os *gates* dos MOSFETs.

Existe também a previsão de atuar com uma bateria, o que aumenta a versatilidade da proposta. Até mesmo em termos de aplicação de áudio é uma ideia interessante, visando aplicações automotivas. Porém, a grande utilidade é realmente a utilização em um *no break* monofásico, possibilitando que cargas sejam acionadas com o inversor, gerando um pulso senoidal em sua saída. Também permitirá o controle de um conversor capaz de carregar a bateria. Ou seja, as alternativas implementadas abrangem o controle de múltiplas operações, denotando a flexibilidade do circuito proposto.

O circuito ainda dispõe em seus terminais, além de indicadores com LEDs para mostrar o nível das baterias, ou a presença de sinal da rede, bem como excessos de corrente no inversor e conversores, uma série de pulsos que indicam o estado dos dispositivos controlados. Os pulsos, denominados de X1 a X10 (encontradas no circuito de controle completo, anexo A), oferecem os seguintes sinais de controle em seu terminal:

- X1: Nível da bateria;
- X2: Tensão de saída;
- X3: Corrente de saída;
- X4: Temperatura;
- X5: Sinal da rede;
- X6: *VCC*;

- X7: *GND*;
- X8: Controle do conversor *DC/DC*;
- X9: Sinal de entrada (áudio);
- X10: Bloqueio dos pulsos por descarga na bateria.

Dessa forma, o projeto proposto apresenta uma interface interessante, que pode ser utilizada tanto em indicadores em um painel, por exemplo, como ser utilizado para acionar um controle digital, implementado em um microcontrolador.

Enfim, o projeto pretende abranger a maior gama de possibilidades em aplicações, podendo levar o amplificador classe D a funcionar como amplificador de áudio ou *no break*, utilizando o mesmo esquema de controle.

---

# RESULTADOS E DISCUSSÃO

---

A metodologia utilizada para validar os resultados previstos é, basicamente, a confecção de protótipos e a verificação do seu funcionamento em diferentes condições que simulem a operação do projeto. Espera-se validar, com os ensaios realizados, a possibilidade de utilizar multiplexação de pulsos em inversores utilizados em amplificadores classe D, possibilitando funcionamento em frequências elevadas. Além disso, o objetivo também é demonstrar que, quanto maior a frequência da portadora que gera o sinal PWM, melhor a resposta do amplificador em aplicações de áudio, com sinal de saída com THD reduzida. São apresentados os resultados com o comportamento do circuito em malha aberta e em malha fechada.

São apresentadas também algumas simulações de determinadas partes do circuito, tais como pré-amplificador e gerador de pulsos PWM, bem como testes em *proto-board* dos componentes gerador de onda triangular e quadrada, detector de presença da rede, bloco de sincronismo, dentre outros.

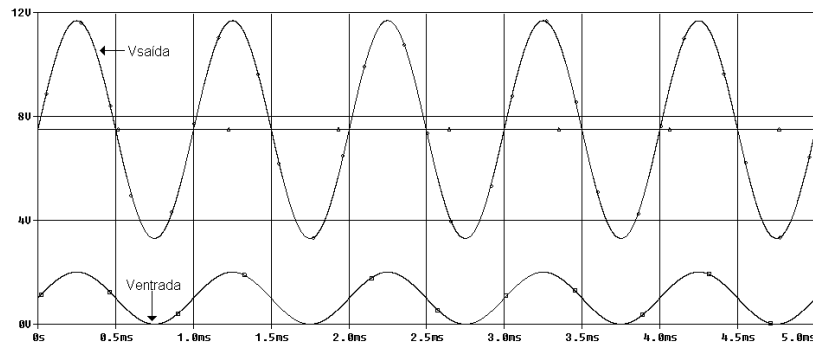
## 4.1 Simulações

Serão apresentadas a seguir uma série de simulações que visam validar algumas etapas do projeto, prevendo resultados adequados para os mesmos. Outros elementos já apareceram em projetos anteriores, como mencionado, e portanto não há necessidade de validar previamente os resultados esperados para os mesmos.

### 4.1.1 Pré-amplificador

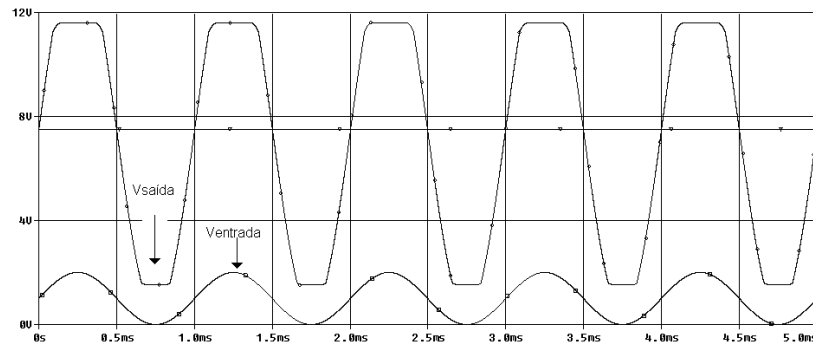
Como mencionado anteriormente, o pré-amplificador possui papel importante em um amplificador de áudio. Com a desejada versatilidade, o projeto deve suportar diferentes tipos de entrada. A performance do pré-amplificador pode ser definida pelos itens abaixo [38]:

- Distorção menor que 0,01%;
- Impedância de saída menor que  $100\Omega$ ;
- Resposta em frequência constante na banda de 10 kHz a 100 kHz;
- Ganho de tensão de 10 dB (nominal);



**Figura 4.1** – Tensão de entrada e saída do pré-amplificador para frequência de 1 kHz.

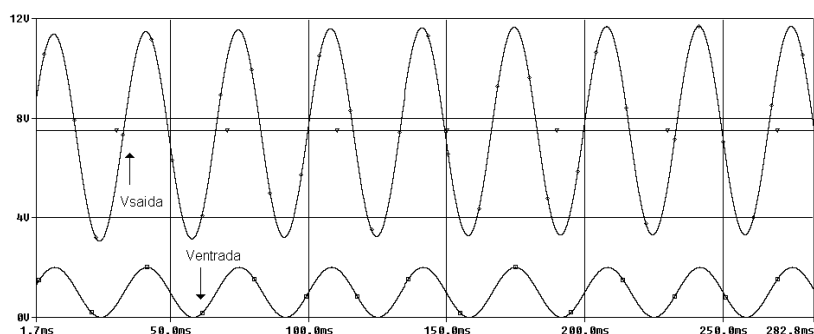
Simulações foram realizadas com o intuito de confirmar esses dados, para verificar especialmente o ganho pré-amplificador e eventuais distorções nos sinais. A figura 4.1 mostra os sinais de entrada e saída para frequência de um sinal senoidal de 1 kHz. Nota-se a tensão de saída com referência de 7,5 V. As formas de onda estão, visualmente, adequadas. Há um certo ganho, ajustado no pré-amplificador.



**Figura 4.2** – Tensão de entrada e saída do pré-amplificador para frequência de 1 kHz, com ganho elevado.

Já a figura 4.2 apresenta uma amplificação do mesmo sinal, porém com o ganho acentuado. Nota-se as limitações do projeto devido ao uso de amplificadores operacionais TL 074, que saturam por volta de 13 V e 2 V para tensão de alimentação de 15 V. Também é possível dizer que a tensão de alimentação de 15 V, menor do que os 30 V previstos no projeto inicial deste pré-amplificador [38], também é determinante para limitar a excursão do sinal de saída. Convém dizer que a faixa de amplitude de 6 V em torno da referência de 7,5 V é suficiente para o circuito de controle do inversor, pois todos os sinais do circuito de controle estão nessa faixa de tensão.

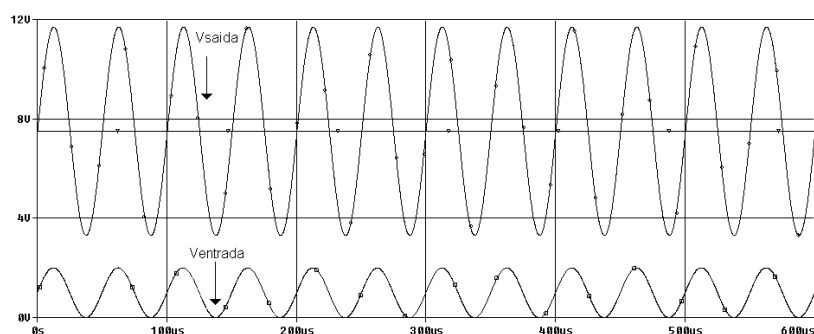
Na figura 4.3 há a simulação para o caso de um sinal de entrada com frequência de 30 Hz. É possível notar que a saída amplificada apresenta forma de onda típica de um sinal senoidal.



**Figura 4.3** – Tensão de entrada e saída do pré-amplificador para frequência de 30 Hz.

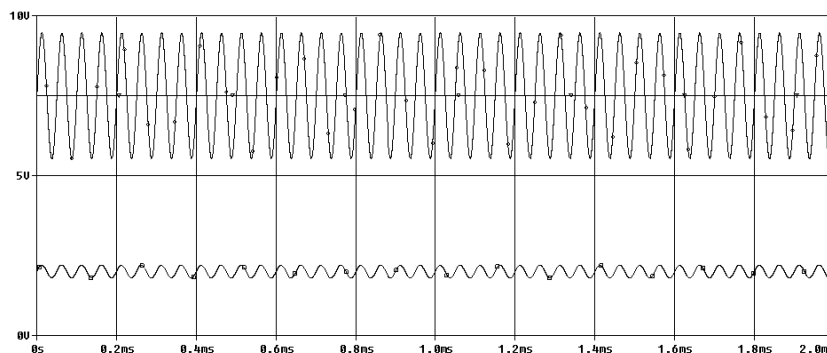
A figura 4.4 apresenta o sinal de saída para uma entrada com frequência de 20 kHz, valor máximo em uma entrada de um amplificador de áudio. Nota-se novamente a presença do sinal na saída sem distorções aparentes. Este grupo de simulações confirma a viabilidade deste pré-amplificador ser utilizado em toda a banda audível (20 Hz a 20 kHz).

Também é possível confirmar que a troca dos transistores BC559 e BC549 por BC337 e BC327 não comprometeu o ganho do circuito, que continua a trabalhar em padrões convenientes para o projeto proposto. A figura 4.5 representa um sinal de entrada senoidal com amplitude de 0,2 V, e o respectivo sinal de saída amplificado. Nota-se que há um ganho em torno de 20 para o sinal de entrada. A forma de onda apresenta o aspecto de uma senóide típica. Assim, confirma-se a possibilidade de utilizar este pré-amplificador para sinais de pequenas amplitudes.



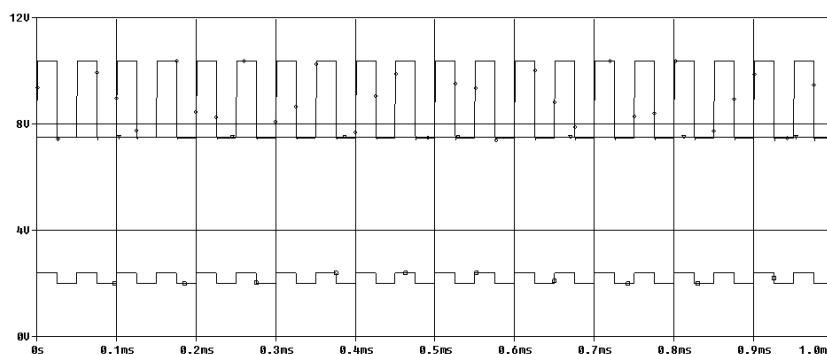
**Figura 4.4** – Tensão de entrada e saída do pré-amplificador para frequência de 20 kHz.

Uma simulação com um sinal de onda quadrado demonstra, com mais segurança, a amplificação do sinal e eventuais distorções no mesmo. Isso pois um sinal quadrado possui grande quantidade de harmônicas, permitindo avaliar melhor o rendimento do amplificador. Convém destacar que, para aplicações de amplificação de áudio, há a necessidade de maior fidelidade possível. A figura 4.6 apresenta um sinal quadrado de 0,4 V de amplitude e a respectiva saída amplificada. Nota-se que o nível baixo do sinal de saída está em conjunto com a referência. Isso ocorre em função da característica da fonte VPULSE utilizada para simulação no software *OrCAD*. O resultado, contudo,



**Figura 4.5** – Tensão de entrada e saída do pré-amplificador para frequência de 20 kHz e ganho elevado.

é satisfatório.

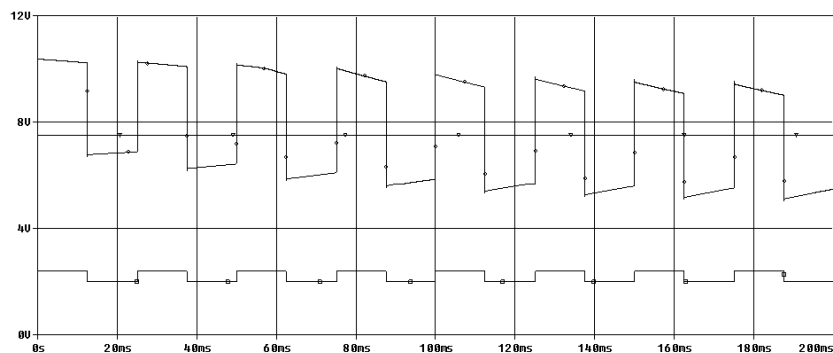


**Figura 4.6** – Tensão de entrada e saída do pré-amplificador para frequência de 20kHz e onda quadrada.

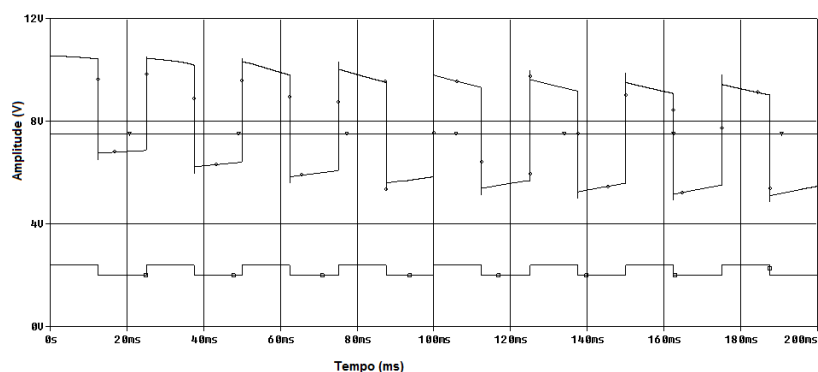
A figura 4.7 mostra a saída para uma entrada quadrada, de frequência 40Hz e amplitude 0,4V. A saída está com a referência em 7,5 V, como nos casos anteriores. Nota-se que para baixas frequência há uma certa taxa de distorção, constituindo-se em uma limitação do projeto. Como mencionado anteriormente, a necessidade de utilizar um pré-amplificador com poucos componentes, em função do projeto, implica na possibilidade de alguma distorção. A simplicidade do circuito proposto suplanta esta dificuldade, por ser uma característica necessária no projeto de controle proposto.

Para termos de comparação, foram realizadas simulações do circuito pré-amplificador com transistores BC559 e BC549 no lugar de BC327 e BC337, respectivamente. A figura 4.8 apresenta a mesma situação de onda da figura 4.7. Nota-se que as formas de onda de saída são idênticas, e que esse pré-amplificador realmente possui uma pequena distorção em baixa frequência - para este caso de onda a 40 Hz.

Por fim, procurou-se verificar a partir de quais frequências o pré-amplificador minimiza as distorções de onda quadrada em sua saída. A figura 4.9 apresenta a simulação, novamente com os transistores BC337 e BC327, mas com o sinal de entrada a uma frequência de 200 Hz. Nota-se ainda uma leve distorção do sinal, porém muito mais atenuada do que no caso anterior. A



**Figura 4.7** – Tensão de entrada e saída do pré-amplificador para frequência de  $40\text{Hz}$  e onda quadrada.



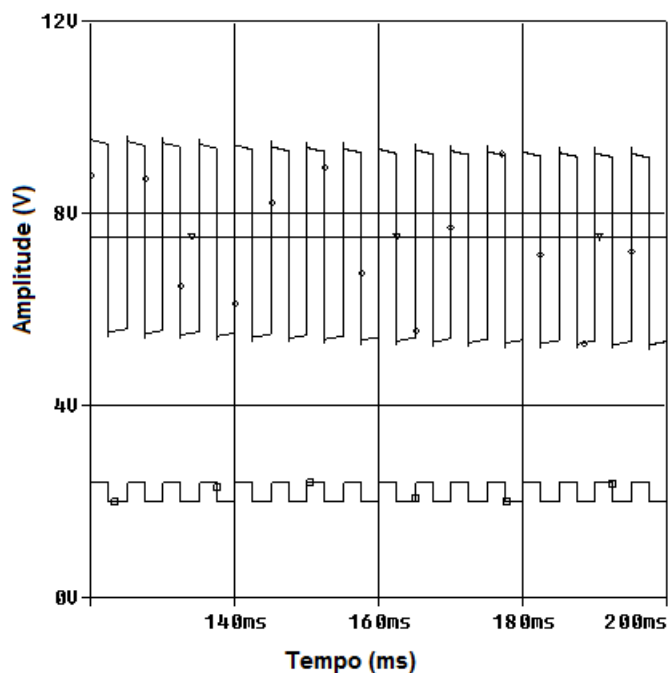
**Figura 4.8** – Tensão de entrada e saída do pré-amplificador para frequência de  $40\text{Hz}$  e onda quadrada, utilizando transistores BC549 e BC559.

quantificação dessa distorção será apresentada a seguir, por da determinação da THD deste circuito pré-amplificador, bem como do sistema proposto completo.

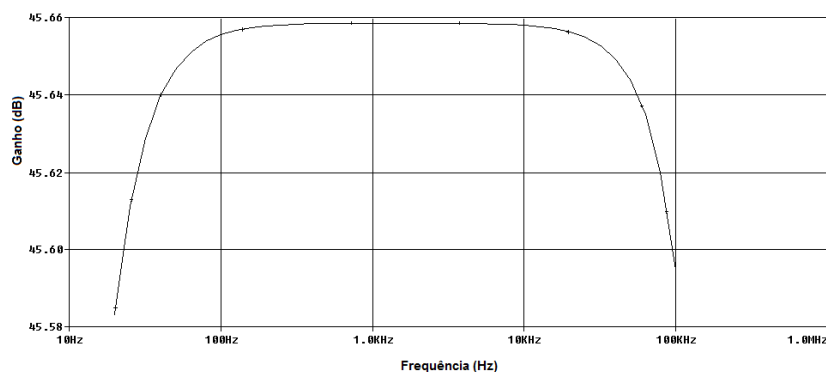
A figura 4.10 fornece uma ideia da resposta em frequência do pré-amplificador. Há a visualização do ganho em  $\text{dB}$ , sendo levantada essa curva de ganhos para frequências de  $20\text{Hz}$  até  $100\text{kHz}$ . Lembrando que o valor absoluto do ganho para este circuito pode ser ajustado por potenciômetro, a ideia é que a figura apenas dê uma ideia da resposta em frequência do circuito, no caso em questão para resistência de realimentação TRIMP7 ajustada em  $50\text{k}\Omega$ . Nota-se um ganho ligeiramente menor para frequências de até  $500\text{Hz}$ , aproximadamente, e também para frequências ligeiramente superiores a  $10\text{kHz}$ . Contudo, é perceptível que a perda no ganho é muito pequena, por volta de  $0,08\text{dB}$  para frequência de  $20\text{Hz}$  em relação ao ganho máximo. Assim, é possível dizer que o amplificador possui uma resposta em frequência praticamente linear ao longo da banda audível, especialmente em termos de ganho.

#### 4.1.2 Simulações do inversor

O funcionamento do inversor senoidal bipolar já foi amplamente discutido na literatura, sendo uma técnica dominada [31]. A novidade proposta neste trabalho será a utilização da



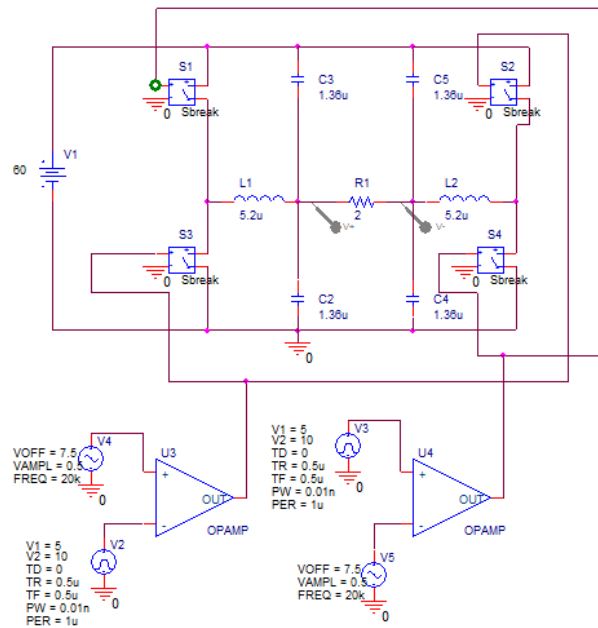
**Figura 4.9** – Tensão de entrada e saída do pré-amplificador para frequência de 200 Hz e onda quadrada.



**Figura 4.10** – Curva de ganho do pré-amplificador, em dB, para frequências de 20 Hz a 100 kHz.

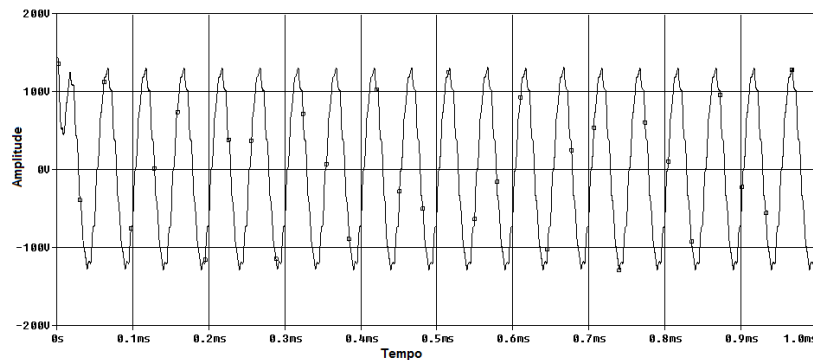
técnica da multiplexação nos pulsos. Espera-se validar a possibilidade de seu uso neste trabalho, obtendo resultado paralelos àqueles que seriam obtidos caso fosse utilizado um esquema convencional de chaveamento, com a vantagem da minimização do uso de *snnubers* dissipativos nas chaves.

Para a simulação foram utilizadas chaves ideais do software OrCAD. Os pulsos PWM foram gerados pela comparação de uma onda triangular a 200 kHz com ondas senoidais em frequências dentro da banda audível, para verificar o comportamento do inversor e especialmente de seu filtro. Os amplificadores operacionais utilizados para a comparação foram do modelo ideal que o OrCAD disponibiliza para a simulação, com *slew rate* infinito. Será simulado o sinal com frequências de 100 Hz, 1 kHz, 10 kHz e 20 kHz, e verificadas as formas de onda de saída com a presença de um filtro. O circuito utilizado na simulação é apresentado na figura 4.11. Ao longo das simulações, foram alterados os valores da tensão DC que alimenta o inversor, bem como as frequências dos pulsos



**Figura 4.11** – Circuito para simulação do inversor proposto no trabalho, com respectivo filtro de saída.

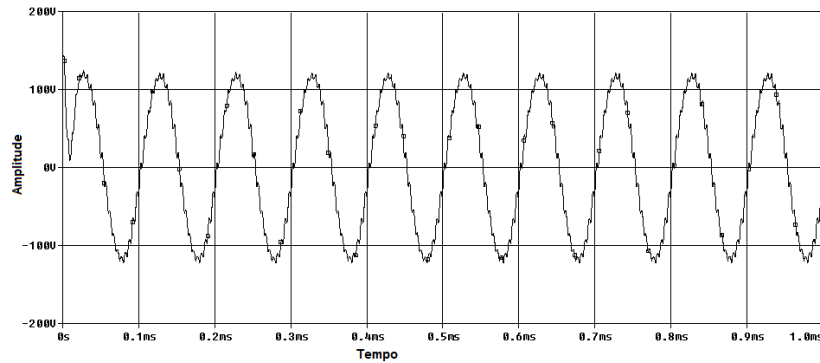
e eventualmente o valor da carga. Cada simulação, e seus respectivos parâmetros, é apresentada a seguir.



**Figura 4.12** – Tensão de saída no inversor para entrada senoidal de 20 kHz.

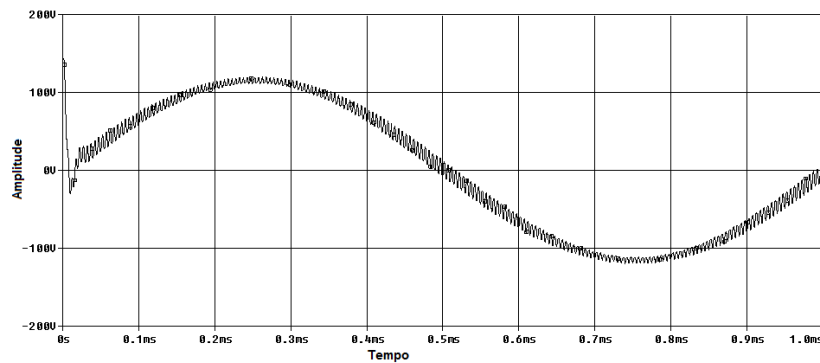
Os valores adotados para o filtro foram de frequência de corte de 21 kHz, para capacitância de  $5,2\mu F$  e indutância de  $10,4\mu H$ , sendo que cada capacitor foi simulado com valor de  $1,3\mu F$  e cada indutor com  $5,2\mu H$ . A topologia simulada foi a proposta na figura 3.1, porém foram utilizadas chaves ideais e não foi simulada a ideia da multiplexação. Para gerar o pulso PWM foram utilizados os amplificadores operacionais ideais do *OrCAD*, possuindo como referência uma onda triangular com frequência de 200 kHz, nível DC de 7,5 V e amplitude de 2,5 V. O sinal senoidal simulado possui as mesmas características de amplitude e nível DC, porém frequências menores - simulando o sinal de áudio. O inversor foi alimentado com uma tensão DC de 180 V, apenas para testes. A carga simulada foi um resistor de  $8\Omega$ , simulando uma alto-falante puramente resistivo.

Para o caso de sinal senoidal a 20 kHz, a forma de onda na saída do inversor é



**Figura 4.13** – Tensão de saída no inversor para entrada senoidal de 10 kHz.

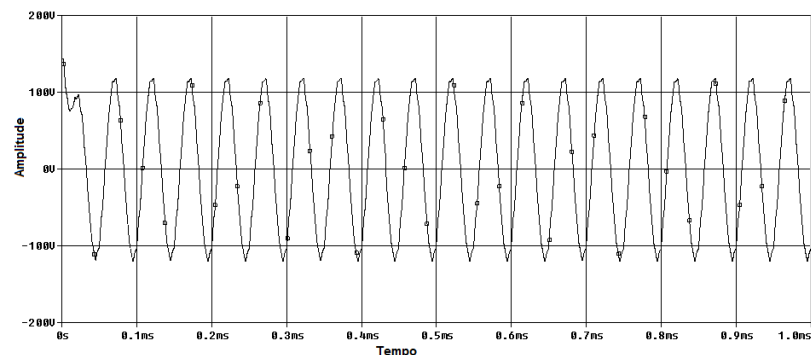
mostrada na figura 4.12. Nota-se que o sinal apresenta uma certa distorção.



**Figura 4.14** – Tensão de saída no inversor para entrada senoidal de 1 kHz.

Para sinal senoidal de entrada de 10 kHz, a forma de onda apresentada sobre a carga é indicada na figura 4.13. Nota-se que há distorções na forma de onda [17].

A simulação do sinal senoidal a 1 kHz demonstra, de modo mais claro, o tipo de ruído presente, na figura 4.14. Trata-se de um resultado do chaveamento dos transistores, bem como de uma frequência de chaveamento baixa em relação à frequência do sinal de entrada.

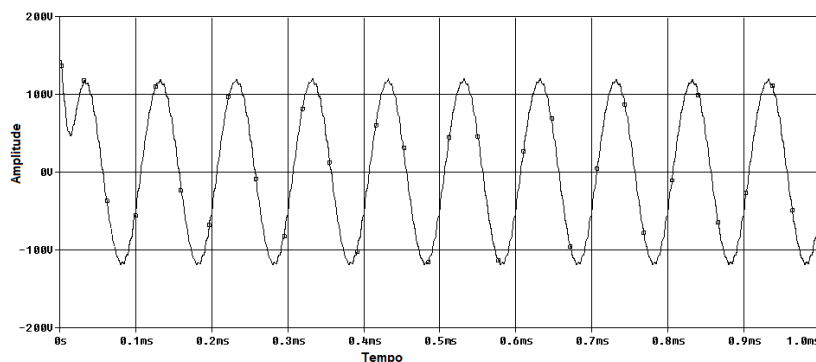


**Figura 4.15** – Tensão de saída no inversor para entrada senoidal de 20 kHz, com capacitor em paralelo com a carga.

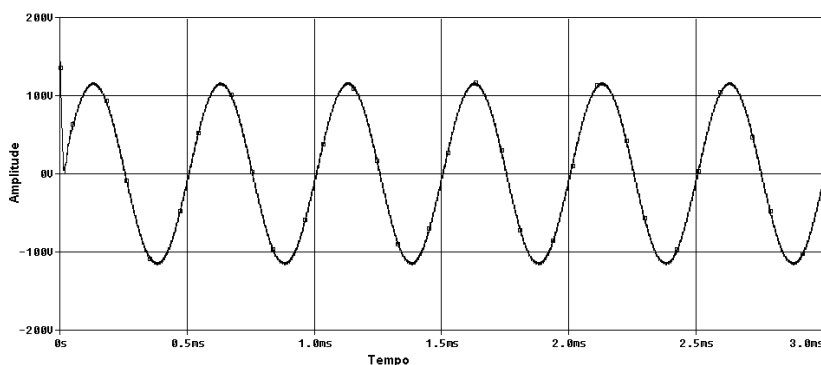
Uma solução possível para a minimização desse ruído é a utilização de um capa-

capacitor em paralelo com a carga, de modo a atenuar este ruído diferencial [17]. A capacitância utilizada para esta finalidade foi de  $2\mu F$ . Portanto, para o caso de sinal senoidal a 20 kHz, a saída obtida é indicada na figura 4.15. Nota-se uma significativa melhora na forma de onda na carga.

A figura 4.16 apresenta o mesmo caso, porém para frequência de 10 kHz. O sinal apresenta uma forma menos distorcida do que simulação com sinais na mesma frequência e sem este capacitor.



**Figura 4.16** – Tensão de saída no inversor para entrada senoidal de 10 kHz, com capacitor em paralelo com a carga.



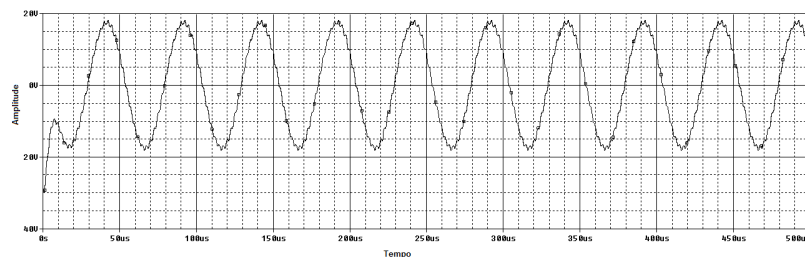
**Figura 4.17** – Tensão de saída no inversor para entrada senoidal de 2 kHz, com capacitor em paralelo com a carga.

Houve dificuldades para simulação de sinal a 1 kHz, por erros de convergência indicados pelo *software OrCAD*. Portanto, foi realizada a simulação de um pulso de 2 kHz, ao invés de 1 kHz, e comparativamente com a figura 4.14, a figura 4.17 apresenta uma forma de onda mais adequada, com eliminação de boa parte do ruído do sinal.

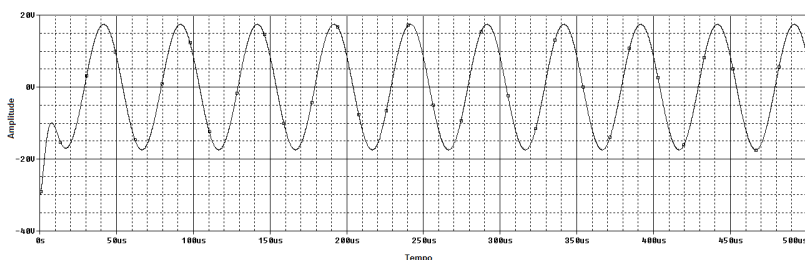
Em suma, os resultados indicam que, para esta aplicação, a utilização de um capacitor em paralelo com a carga atenua os ruídos presentes no sinal. Isso foi previsto anteriormente, em função da modulação AD para geração do sinal PWM.

Também é possível verificar a melhora do sinal da saída, especialmente em frequências mais elevadas, em função do aumento da frequência da portadora. Para o caso de uma carga de  $2\Omega$  e tensão de alimentação DC de 60 V, são apresentadas duas simulações para confirmar esta suposição. A figura 4.18 apresenta a forma de onda de saída, nessas condições, para um sinal

senoidal de entrada de 20 kHz e portadora triangular de 333 kHz de frequência. Já a figura 4.19 foi obtida em simulação com o mesmo sinal senoidal de entrada, porém com portadora a 1 MHz. A melhora na forma de onda é nítida.



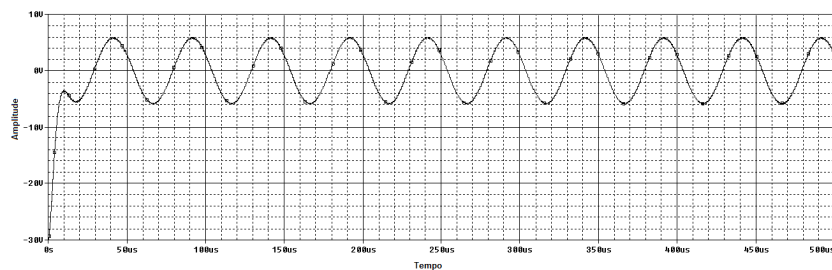
**Figura 4.18** – Tensão de saída no inversor para entrada senoidal de 20 kHz, com portadora triangular a 333 kHz.



**Figura 4.19** – Tensão de saída no inversor para entrada senoidal de 20 kHz, com portadora triangular a 1 MHz.

É possível constatar, assim, que aumentando a frequência do sinal triangular de referência, melhora-se a resposta do amplificador. Um dos principais aspectos da topologia implementada, a multiplexação dos pulsos, permite, assim, que o amplificador possa operar em frequências mais elevadas, elevando a qualidade do sinal de saída.

Outro aspecto que merece atenção é com relação a amplitude do sinal senoidal de entrada, que interfere na amplitude do sinal de saída. As duas últimas simulações foram feitas com sinal senoidal de amplitude de  $3V_{pp}$ . Caso essa amplitude seja alterada para  $1V_{pp}$ , o resultado é apresentado na figura 4.20. Nota-se que a amplitude de saída também é reduzida. Este resultado é importante e será discutido em detalhes.

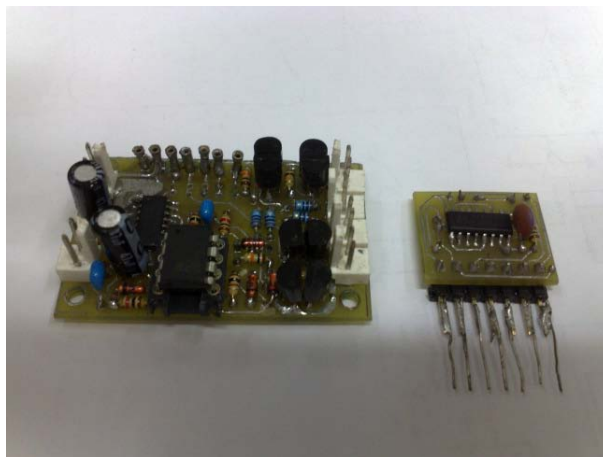


**Figura 4.20** – Tensão de saída no inversor para entrada senoidal de 20 kHz, com portadora triangular a 1 MHz e amplitude reduzida.

## 4.2 Resultados experimentais

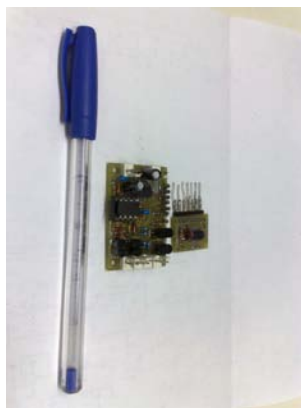
### 4.2.1 Circuito de *driver*

Para a validação do funcionamento do circuito de *driver* e da técnica da multiplexação de pulsos foram confeccionados protótipos do circuito e verificado seu funcionamento com e sem carga. A figura 4.21 mostra o aspecto dos circuitos implementados. Nota-se que a conexão das saídas com a entrada devem ser feitas ou pelo multiplexador de pulsos, caso essa técnica seja utilizada, ou por meio de *jumpers*. A conexão do multiplexador é feita perpendicularmente ao circuito de *driver*. Ou seja, o circuito permite versatilidade em utilizar a técnica da multiplexação ou não, dependendo da aplicação.



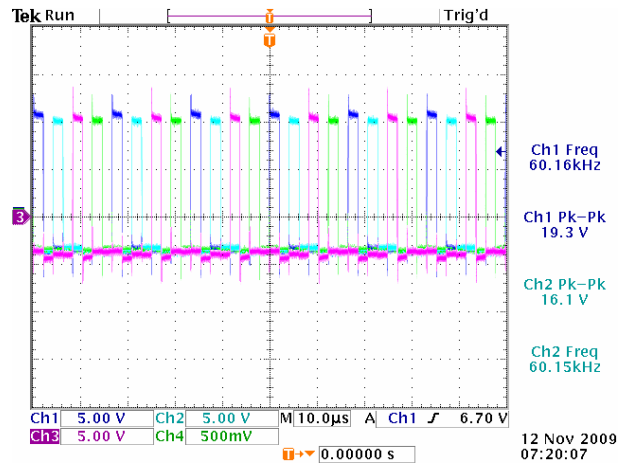
**Figura 4.21** – Circuito de *driver* e multiplexador de pulsos implementados.

Já a figura 4.22 explicita o quão compactos são os circuitos implementados. Este aspecto é importante para a pretensão de universalidade do projeto, facilitando sua anexação a qualquer arranjo físico desenvolvido.



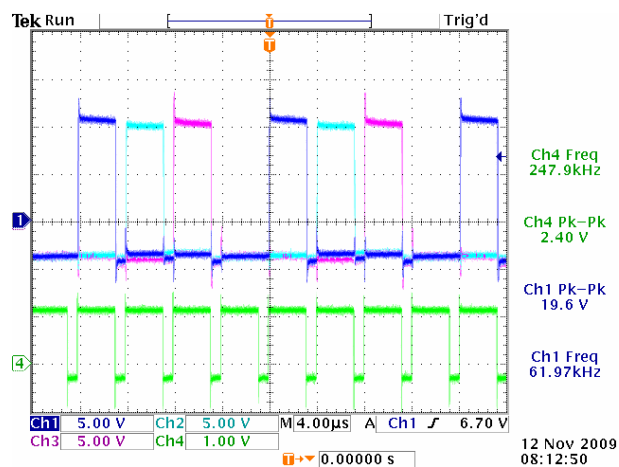
**Figura 4.22** – Comparativo do tamanho do circuito de *driver* e multiplexador de pulsos implementados em relação a uma caneta esferográfica comum.

A primeira etapa de testes é referente à validação da técnica da multiplexação de pulsos. Em um primeiro momento, foi inserido um pulso quadrado de frequência em torno de 240 kHz, obtido de um gerador de sinais, e verificados os pulsos na saída do circuito de *driver*. A figura 4.23 mostra os resultados obtidos para os pulsos na saída do circuito. Nota-se algumas das principais características oferecidas pelo circuito implementado: o nível de tensão negativo de 3,1 V, protegendo contra acionamentos indevidos nas chaves, e a própria multiplexação de pulsos.



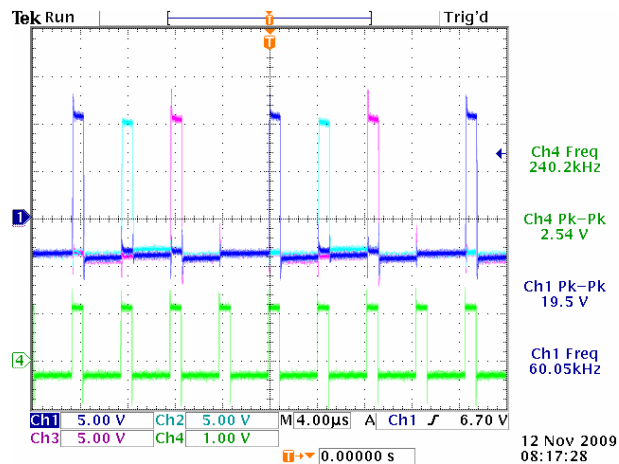
**Figura 4.23** – Pulsos na saída do circuito de *driver* para frequência de 240 kHz, com multiplexação de pulsos.

É importante também validar a variação da razão cíclica dos pulsos de saída em relação aos pulsos de entrada. Com a utilização de um osciloscópio de quatro canais para aferição dos resultados há uma limitação que impede de verificar os quatro pulsos de saída mais a entrada. Portanto, para o mesmo pulso de entrada da figura 4.23, foram levantados os pulsos de saída em comparação com os pulsos de entrada. A figura 4.24 mostra a variação dos pulsos nas saídas em relação à entrada (indicada pelo canal 1 do osciloscópio), para o caso de razão cíclica máxima permitida pelo gerador de funções.



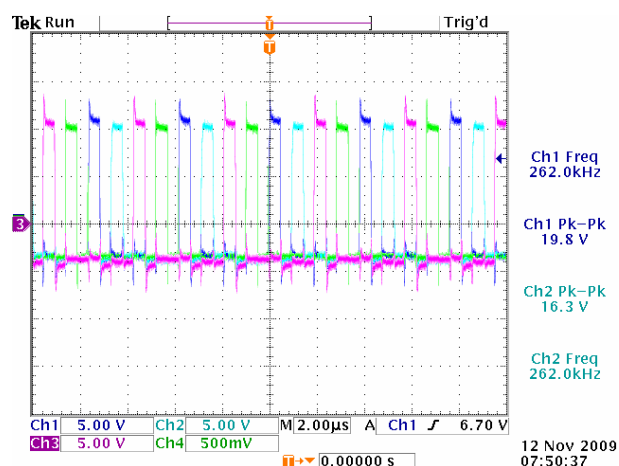
**Figura 4.24** – Comparativo dos pulsos na saída do circuito de *driver* com relação à entrada, para frequência de 240 kHz, com multiplexação de pulsos e razão cíclica máxima.

Já a figura 4.25 mostra a variação da razão cíclica dos pulsos de saída em relação à entrada (indicado pelo canal 1 do osciloscópio) com razão cíclica mínima permitida pelo gerador de sinais utilizado. Em ambos os casos nota-se que os sinais de saída multiplexados respeitam as variações de razão cíclica impostas pela entrada. As demais características do pulso impostas pelo circuito de *driver*, como nível negativo de tensão, mantém-se com o multiplexador de pulsos integrado.



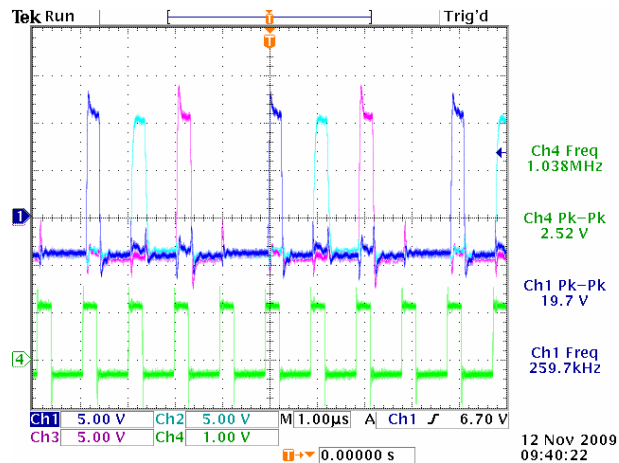
**Figura 4.25** – Comparativo dos pulsos na saída do circuito de *driver* com relação à entrada, para frequência de 240 kHz, com multiplexação de pulsos e razão cíclica mínima.

Outro teste importante é referente ao funcionamento do multiplexador de pulsos em frequências elevadas. A figura 4.26 mostra os quatro pulsos de saída multiplexados para frequência de entrada em torno de 1 MHz. Nota-se que o circuito comporta-se da mesma maneira daquela apresentada no caso anterior, ou seja, de modo satisfatório.



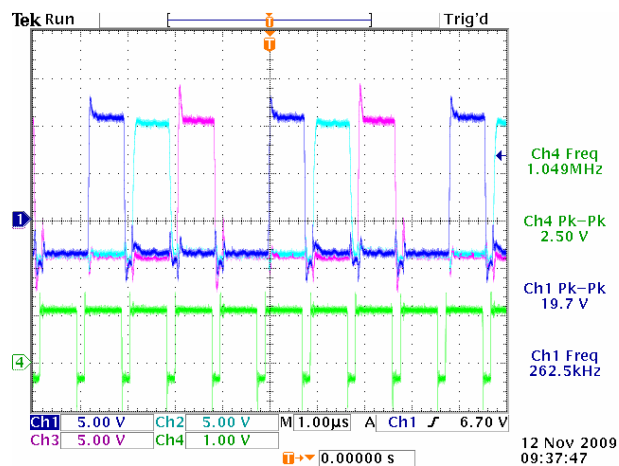
**Figura 4.26** – Pulsos na saída do circuito de *driver*, para frequência de 1 MHz, com multiplexação de pulsos.

Na figura 4.27 há o comparativo dos pulsos de saída com relação à entrada (indicada pelo canal 1 do osciloscópio), para o caso de razão cíclica mínima e frequência de 1 MHz. Já a figura 4.28 apresenta um ensaio semelhante, contudo para o caso de razão cíclica máxima. Em

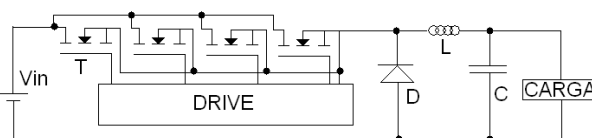


**Figura 4.27** – Comparativo dos pulsos na saída do circuito de *driver* com relação à entrada, para frequência de 1 MHz, com multiplexação de pulsos e razão cíclica mínima.

ambos os casos é possível constatar que o circuito de *driver* implementado em conjunto com o multiplexador de pulsos podem atuar em frequências da ordem de 1 MHz, mantendo um desempenho satisfatório. Além disso, as principais características do projeto proposto são mantidas integralmente, a saber: multiplexação dos pulsos respeitando variações na razão cíclica do sinal de entrada e o nível de tensão negativo, importante para a proteção. Nota-se que existe a possibilidade de operar em ampla gama de frequências, denotando a multiplicidade de aplicações possíveis para o circuito proposto.

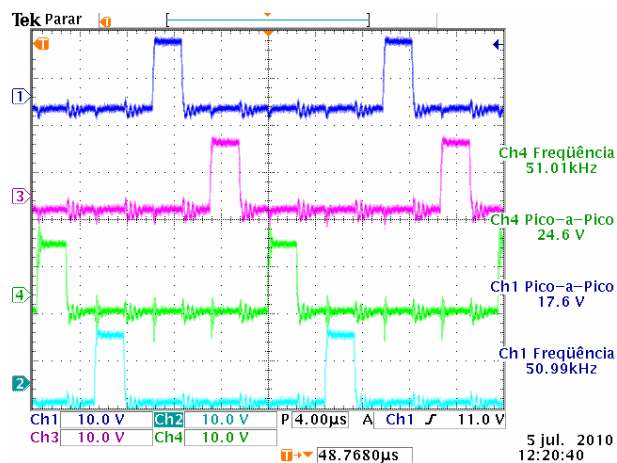


**Figura 4.28** – Comparativo dos pulsos na saída do circuito de *driver* com relação à entrada, para frequência de 1 MHz, com multiplexação de pulsos e razão cíclica máxima.



**Figura 4.29** – Esquemático do conversor *Buck* implementado para testes.

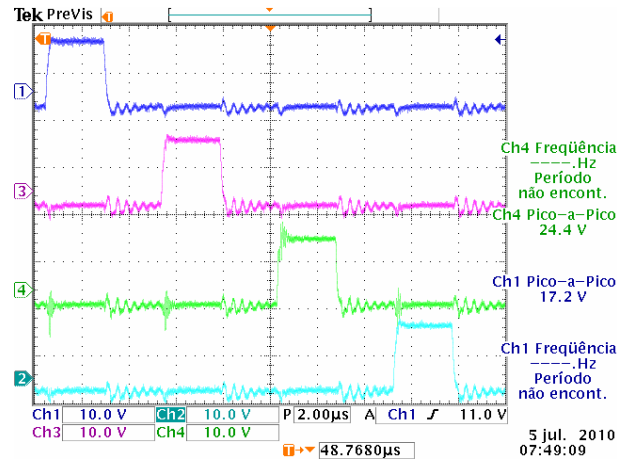
Também é importante a verificação do funcionamento do circuito em carga, para verificar o efeito da interação das chaves com as indutâncias e capacitâncias do circuito de potência. Para tanto, foi elaborado um protótipo de um conversor *Buck* com as seguintes especificações: tensão de entrada de 15 V a 30 V, tensão de saída de 12 V, corrente máxima 8 A e mínima 0,8 A e frequência de operação 200 kHz. Na saída foi utilizado um capacitor C de  $2200\mu F/16V$  e o indutor L de  $22\mu H$  - sendo projetado para um núcleo EE 20/10/5. Nota-se que a operação em alta frequência permite a utilização de núcleos menores. Foram utilizados quatro transistores T IRFZ48N em paralelo, acionados via pulsos multiplexados no circuito de *driver*. O diodo D é um MUR860. A figura 4.29 mostra o esquemático do conversor *Buck* implementado. Nota-se que há quatro chaves em paralelo; tal procedimento é feito para testar a multiplexação de pulsos. A ideia é verificar o funcionamento do conversor em uma frequência de operação de até 400 kHz, sem a necessidade de *snubbers* dissipativos na chave. Na prática, cada chave opera com um quarto da frequência total. O projeto foi feito considerando uma frequência de chaveamento de 200 kHz.



**Figura 4.30** – Pulsos nas chaves do conversor *Buck* implementado, em carga, com frequência de 200 kHz.

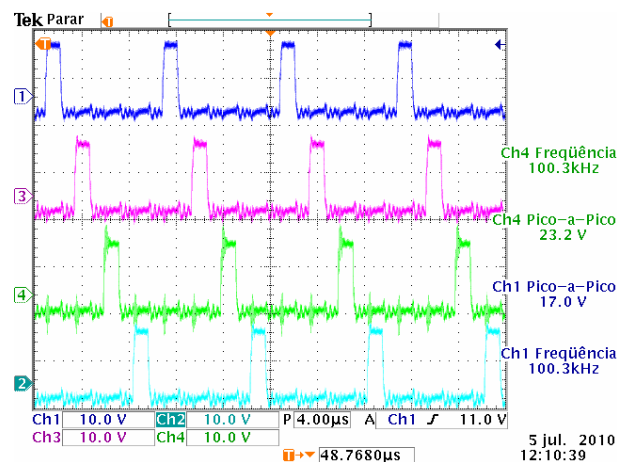
Os ensaios foram realizados com o protótipo do conversor operando em malha aberta. Os pulsos para o circuito de *driver* foram obtidos por meio de um gerador de funções. Como carga foi utilizado um reostato de 50 R. Em um primeiro momento foi utilizada a frequência de 200 kHz para os pulsos gerados, de modo a simular a condição de operação para o amplificador classe D proposto. A figura 4.30 apresenta o resultado dos pulsos presentes nos *gates* das chaves. Nota-se a presença de transitórios, em função da interação das capacitâncias e indutâncias do circuito. Um aspecto importante a se destacar é que, embora o circuito esteja operando em 200 kHz, cada chave está atuando em uma frequência quatro vezes menor, ou seja, 50 kHz. No caso em questão, com a utilização de MOSFETs em paralelo, não há necessidade de *snubbers* dissipativos, pois para frequências menores de 100 kHz os MOSFETs atuam sem perdas consideráveis.

A figura 4.31 apresenta um detalhe dos pulsos. É importante destacar que os transitórios presentes poderiam, em um outra condição, causar um acionamento indevido das chaves, caso atingissem uma amplitude em torno de 5 V. O nível de tensão negativo de 3,1 V é uma proteção importante frente a esses efeitos.



**Figura 4.31** – Pulsos nas chaves do conversor *Buck* implementado, em carga, com frequência de 200 kHz - detalhe.

Outro ensaio com o protótipo consistiu em levar cada chave a operar em sua condição limite considerando a técnica de *hard switching*. Ou seja, em torno de 100 kHz para cada chave [44]. Como foi utilizada a técnica de multiplexação, o circuito opera em uma frequência quatro vezes maior do que cada chave: 400 kHz. A figura 4.32 apresenta os resultados obtidos. Portanto, é possível projetar uma fonte chaveada para operar com frequências de até 400 kHz sem a necessidade de *snubbers* dissipativos nas chaves, contanto que se faça uso da técnica de multiplexação dos pulsos.



**Figura 4.32** – Pulsos nas chaves do conversor *Buck* implementado, em carga, com frequência de 400 kHz.

Por fim, foi verificado o funcionamento da multiplexação de pulsos para utilização em pulsos PWM. A figura 4.33 apresenta o aspecto de um pulso PWM a 200 kHz. A multiplexação dos pulsos funciona normalmente para este caso. A figura 4.34 apresenta o aspecto da sobreposição dos pulsos PWM. Esses ensaios demonstram que a técnica de multiplexação dos pulsos funciona também para pulsos PWM.

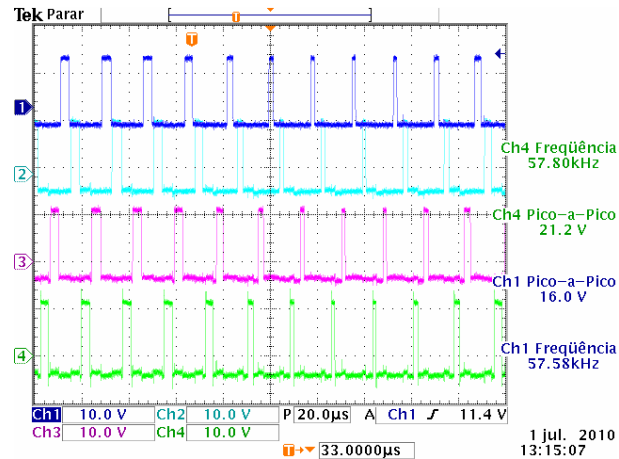


Figura 4.33 – Multiplexação de um pulso PWM a 200 kHz.

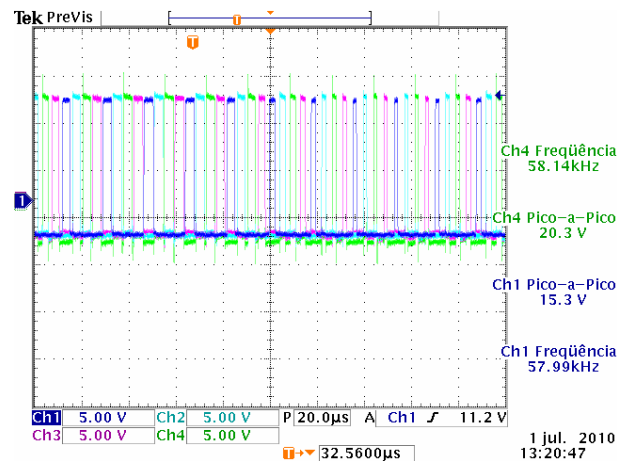


Figura 4.34 – Multiplexação de um pulso PWM a 200 kHz (com sobreposição dos pulsos de saída).

#### 4.2.2 Gerador de ondas triangular e quadrada

O primeiro passo é a determinação dos resistores e capacitores que definem a frequência dos sinais gerados pelo NE566, de acordo com a figura 3.24. A relação que determina essa frequência é:

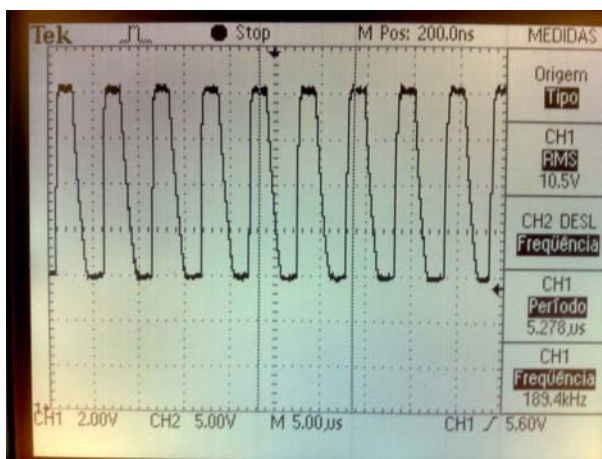
$$f_o = \frac{2 \cdot (V_{CC} - V_+)}{R_1 \cdot C_1 \cdot V_+} \quad (4.1)$$

onde  $R_1$  é o resistor conectado ao pino 6,  $C_1$  o capacitor no pino 7 e  $0V \leq V_+ \leq 15V$ .

Na prática, implementou-se um circuito com um potenciômetro no lugar de  $R_1$ , e verificou-se que, para uma mesma frequência de operação, dependendo da relação entre  $C_1$  e  $R_1$  implementadas obteve-se uma forma de onda distinta, ora variando sua amplitude, ora introduzindo-se distorções em sua forma. Assim, adotou-se a ideia de inserir um *trimpot* para o lugar de  $R_1$ , denominado TRIMP10, valendo  $10k\Omega$ . O capacitor adotado foi, então, de 2,2 nF. Estes valores

proporcionaram um bom compromisso entre qualidade na forma de onda e frequência desejada - 200 kHz -, como será exposto a seguir.

O circuito gerador de ondas triangular e quadrada, implementado com o componente NE566, foi montado em *protoboard* para a verificação das formas de onda geradas. A figura 4.35 mostra o aspecto do sinal quadrado gerado para um ajuste de frequência em torno de 200 kHz:

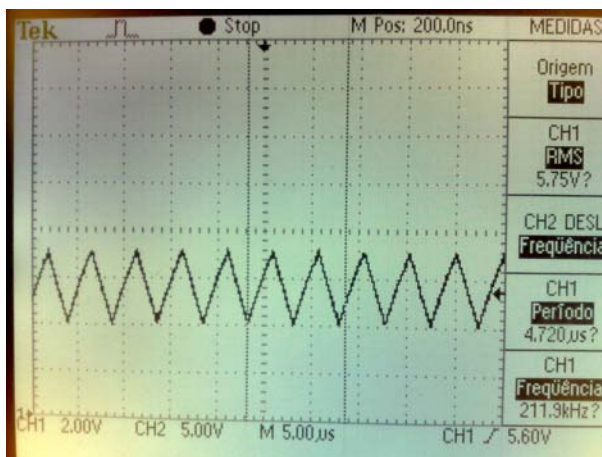


**Figura 4.35** – Aspecto da onda quadrada gerada pelo NE566, com frequência em torno de 200 kHz.

Nota-se que a onda apresenta uma séria distorção, especialmente em seu tempo de descida, além de apresentar um nível de *offset* em torno de 10 V e amplitude 8 V. Como o nível de referência dos sinais do circuito é de 7,5 V, em função da tensão de alimentação ser de 15 V. Por isso justifica-se o desacoplamento realizado neste sinal quadrado, e a inserção de um nível de tensão de 7.5 V para a referência. Além disso, ainda de acordo com a figura 3.24, o sinal também deve passar por estágios inversores que utilizam 4049. Esses dispositivos, por possuírem característica *Schmitt trigger*, são capazes de compor este sinal quadrado sem distorções em suas bordas de subida e descida, além de possibilitar uma faixa de excursão do mesmo de 0 V a 15 V.

A onda triangular gerada pelo NE566 é apresentada na figura 4.36:

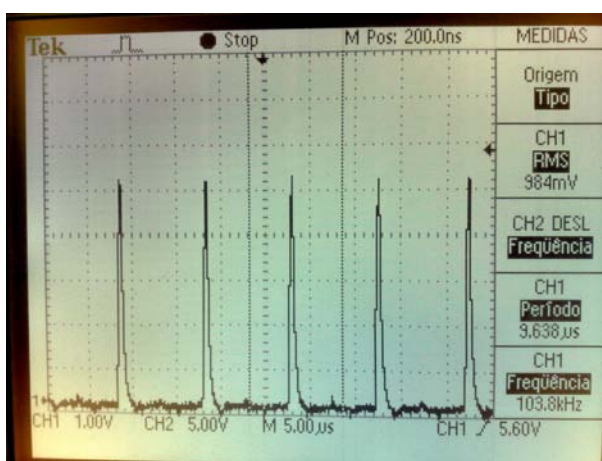
As principais características do sinal quadrado também aparecem nesta forma de onda triangular, a saber: presença de nível *offset* e pequena amplitude de pico-a-pico do sinal. Nota-se um nível DC de 5 V para o sinal, e uma amplitude pequena, em torno de 3 V. Como no caso da onda quadrada, deve haver a adequação deste sinal para o nível de referência de 7,5 V, o que é feito realizando o desacoplamento do nível DC original e inserindo o nível desejado. O valor da amplitude do sinal triangular obtido também pode ser ajustado em função da relação do resistor e capacitor, conectados aos pinos 6 e 7, respectivamente, bem como do nível de tensão inserido no pino 5, controlado por um *trimpot*. Notou-se, também, que um incremento na amplitude do sinal pode gerar distorções na forma de onda triangular. Tal fato é indesejado, pois no caso da modulação PWM, essa distorção na onda triangular - que é a referência do sistema - implica em distorções no sinal modulado.



**Figura 4.36** – Aspecto da onda triangular gerada pelo *NE566*, com frequência em torno de  $200\text{kHz}$ .

### 4.2.3 Circuito de sincronismo

O circuito de sincronismo, apresentado na figura 3.29, possui como característica a geração de pulsos de curta duração, utilizados no sincronismo entre os diversos blocos do amplificador - conversores, inversores e canais *stereo*. Na figura, nota-se que o pulso quadrado, com o aspecto apresentado anteriormente na figura 4.35, passa por dois inversores *Schmitt trigger* 4049 a fim de melhorar sua forma de onda. Na sequência, esse sinal é introduzido em um circuito *CR*, que funciona como um diferenciador, causando picos de tensão nas bordas de subida da onda quadrada. Ou seja, para um onda quadrada de  $f = 200\text{kHz}$ , os pulsos de sincronismo possuirão frequências de  $100\text{kHz}$ . A figura 4.37 apresenta o aspecto desses pulsos:



**Figura 4.37** – Aspecto dos pulsos de sincronismo gerados

Nota-se que são pulsos possuem amplitude de  $5\text{V}$  e largura de  $1\mu\text{s}$ , em média, valores que são suficientes para o acionamento de um integrado 3525, por exemplo [33].

#### 4.2.4 Resultados obtidos com o protótipo completo

Foi montado um protótipo completo do circuito, testado para funcionamento como amplificador classe D em aplicações de áudio. Para tanto, as características desejadas para o protótipo são: resposta em frequência na banda de 20 Hz a 20 kHz, ganho constante (ou próximo disso) na banda de operação e baixa THD. Para uma aplicação de alto desempenho, espera-se que a THD esteja sempre inferior a 0,05% em toda a banda audível [19]. Contudo, não há critérios precisos sobre a taxa aceitável de THD em uma aplicação de áudio. Os esquemáticos do projeto completo (utilizado para coletar estes resultados), bem como os cálculos dos parâmetros, estão apresentados nos apêndices A à D.

A tabela 4.1 apresenta os parâmetros utilizados na simulação. As variações entre as simulações ficam por conta de mudanças na frequência do sinal de entrada e na utilização de malha aberta, em um primeiro momento, e posteriormente de malha fechada.

**Tabela 4.1** – Parâmetros utilizados nas simulações

| Parâmetro                                       | Valor                             |
|---|-----------------------------------|
| Tensão de entrada                               | 60 V                              |
| Corrente de entrada                             | 20 A (máximo)                     |
| Amplitude do sinal de entrada                   | 1,9 V (saída do pré-amplificador) |
| Tensão no circuito de controle e <i>drivers</i> | 0 V - 15 V                        |
| Carga   | 2Ω                                |
| Frequência PWM                                  | 330 kHz                           |

Um primeiro aspecto a se considerar é a partida do circuito. Um projeto adequado do circuito de *soft-start* é imprescindível para garantir maior vida útil ao circuito, evitando danos nos semicondutores que eventualmente podem ser causados por transitórios na partida do circuito. No caso de um amplificador de áudio, como o proposto neste trabalho, este problema é ainda mais crítico. Um transitório no momento em que o circuito é ligado representa, em termos de áudio, ruído audível. O circuito proposto apresenta o resultado exposto na figura 4.38. O sinal do canal 3 representa o pulso de entrada, no pré-amplificador, e o pulso no canal 1 representa o sinal na saída do pré-amplificador, no instante de seu acionamento e com partida suave.

Os testes foram realizados primeiramente visando verificar o comportamento do circuito em malha aberta. Na sequência, após os devidos ajustes, verificou-se a operação do mesmo em malha fechada. Medidas foram efetuadas para verificar a qualidade do sinal, especialmente sua THD. Em todos os testes foi utilizada uma carga resistiva de 2Ω, capaz de dissipar até 2560 W. Os demais parâmetros da simulação estão apresentados na tabela 4.1

A figura 4.39 apresenta o aspecto de todo o protótipo implementado, em bancada, bem como os equipamentos utilizados nas medições e as cargas resistivas utilizadas nos testes. A figura 4.40 mostra o protótipo inversor montado, em detalhe. Nota-se a grande quantidade de MOSFETs utilizados - 16, no total - em função da multiplexação dos pulsos. O filtro foi montado logo acima do inversor, e utilizada uma barra de pinos para fazer a conexão entre ambos os circuitos. Sobre o filtro, os indutores foram montados utilizando núcleos do tipo EE e os capacitores escolhidos

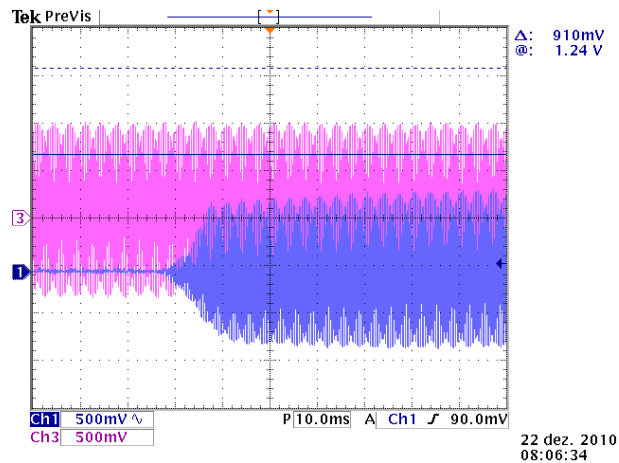


Figura 4.38 – *Soft-start* do circuito atuando em seu acionamento.

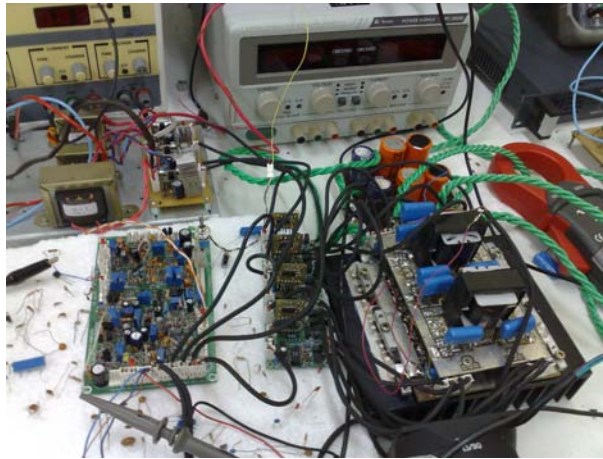
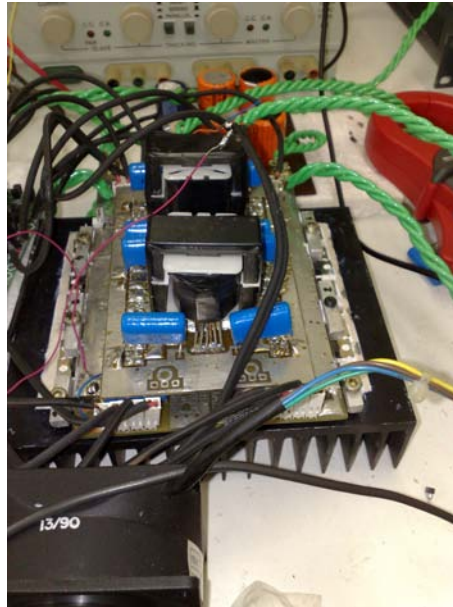


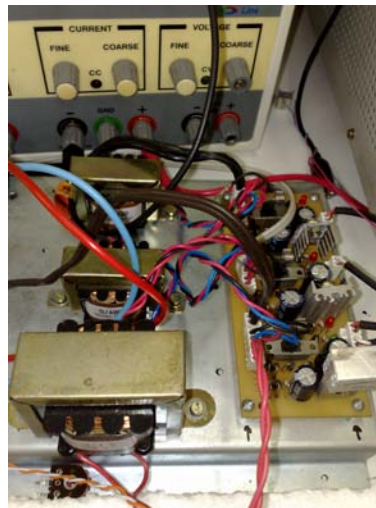
Figura 4.39 – Foto do protótipo completo, em bancada.

foram de polipropileno, ideais para aplicação em alta frequência e montagem de filtros, com perdas reduzidas. Para alimentação do circuito de potência e dos *drivers*, foram utilizadas as fontes mostradas na figura 4.41. Trata-se de um circuito retificador simples, implementado com diodos 1N4004, alguns transformadores de até 1 W de potência e utilização de circuitos 7815 na saída, oferecendo uma tensão de referência precisa para a alimentação dos circuitos de *driver* bem como do circuito de controle. Contudo, estas fontes não são as mais adequadas para aplicações em amplificadores classe D. O ideal seria a utilização de fontes chaveadas, que possuem saída estável. O protótipo do circuito de controle é apresentado na figura 4.42. Nota-se a utilização de pinos que permitem a troca dos resistores para ajustes no circuito. O projeto completo do inversor, bem como os componentes utilizados, estão presentes no apêndice B.

Sobre as fontes implementadas para alimentação dos circuitos, há a necessidade de três fontes diferentes em função das diferentes referências exigidas pelo circuito. O esquema apresentado na figura 4.43 deixa claro as diferentes referências que implicam na utilização de três fontes distintas. Os *drivers* que fornecem os pulsos para o bloco de fontes 1 e 2 necessitam, cada um, de uma referência distinta, ou seja, de uma fonte distinta para alimentá-los. Já os blocos 3 e 4



**Figura 4.40** – Foto do protótipo inversor e o respectivo filtro de saída.



**Figura 4.41** – Foto das fontes utilizadas para alimentação dos circuitos de *driver* e controle.

estão na mesma referência, e portanto seus respectivos *drivers* devem ser alimentados por uma mesma fonte. O circuito de controle também deve estar nessa mesma referência, em função dos circuitos de realimentação de tensão e corrente.

Um primeiro comentário deve ser feito com relação às amplitudes máximas permitida aos sinais pelo LM318, em função da limitação em seu *slew rate*. Esse fator limita a amplitude máxima do sinal de saída, e consequentemente a potência de saída, em função da frequência de operação do circuito. Ou seja, há um paradoxo: uma maior frequência de operação do circuito implica em melhora na qualidade do sinal, contudo pode levar a uma limitação na amplitude do sinal de saída.



Figura 4.42 – Foto do circuito de controle.

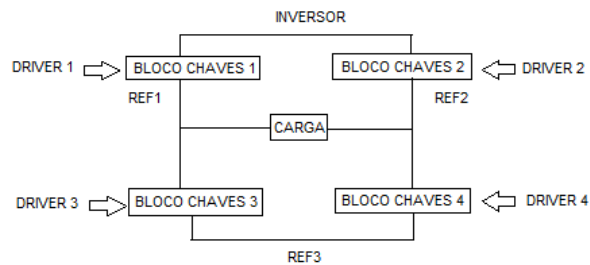


Figura 4.43 – Esquema das diferentes referências dos circuitos de *driver*.

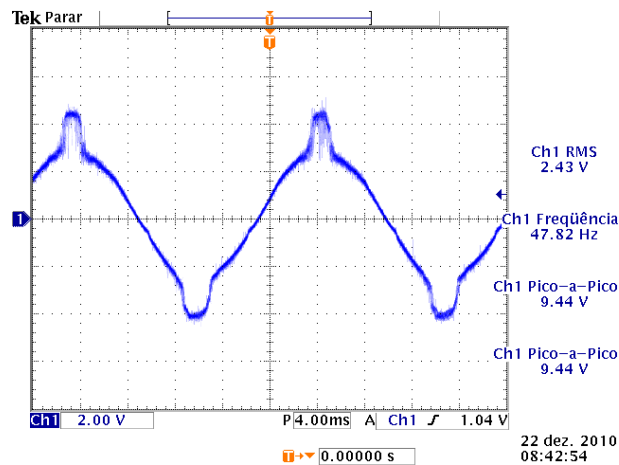
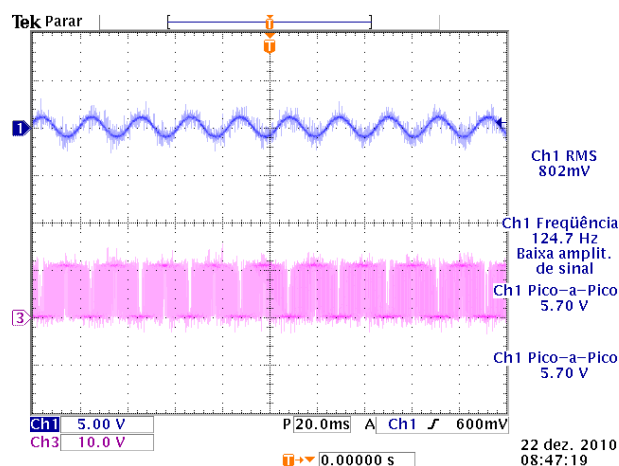


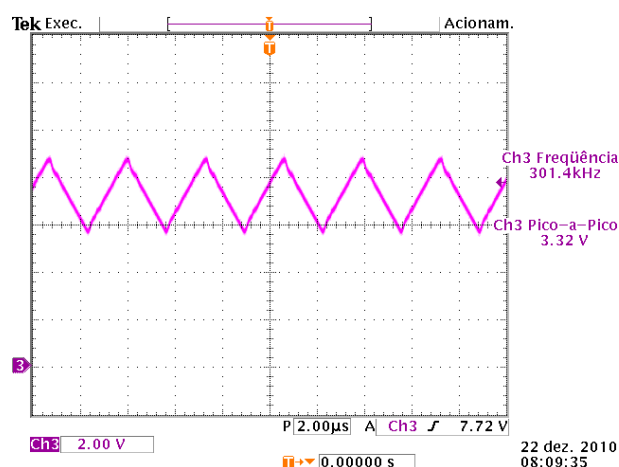
Figura 4.44 – Forma de onda na carga, com distorção causada por erro no chaveamento.

Esse fenômeno pode ser visualizado na figura 4.44. Trata-se de uma forma de onda distorcida em função de erro no chaveamento. A figura 4.45 apresenta o erro no chaveamento, indicado no canal 3. Há o aspecto de falhas no pulso PWM gerado. O canal 1 apresenta a forma de onda senoidal de referência utilizada na simulação. Nota-se que, devido à elevada frequência utilizada na modulação PWM - 330 kHz para o sinal triangular - a amplitude do sinal de referência fica limitada,



**Figura 4.45** – Aspecto dos erros na geração do pulso PWM e sinal senoidal de referência.

pois o comparador (implementado com LM318) não consegue responder adequadamente nessa faixa de frequências. Assim, os pulsos PWM não são gerados de forma adequada e aparecem os problemas mencionados.

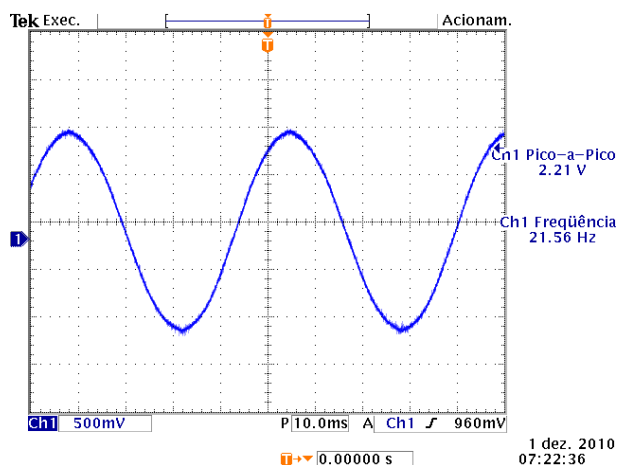


**Figura 4.46** – Sinal triangular de referência para geração dos pulsos PWM.

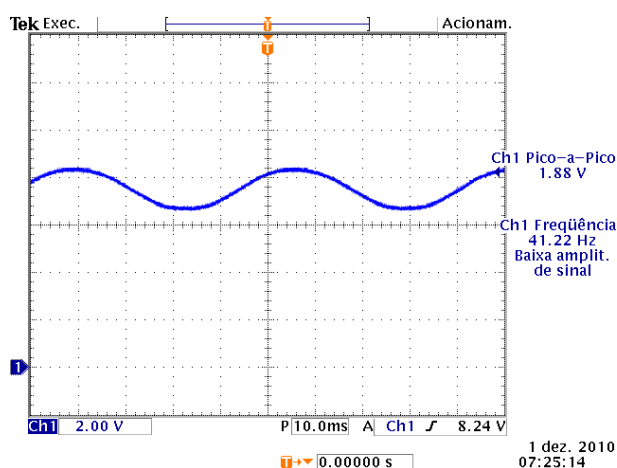
O sinal triangular de referência para estas simulações é apresentado na figura 4.46. Sua frequência elevada, de 300 kHz, explica o erro no chaveamento: a amplitude do sinal senoidal, mostrada na figura 4.45, é elevada a ponto de, nesta frequência, os amplificadores responsáveis pela comparação que gera os pulsos PWM - LM 318 - não são capazes de responder adequadamente. Assim, suas saídas saturam, causando as aparentes falhas no sinal PWM, indicadas também pela figura 4.45. Assim, o projeto implementado apresenta esse dilema: melhor qualidade da saída em detrimento de perda de potência na saída, em função da limitação da amplitude do sinal de saída.

Uma primeira avaliação importante é verificar o comportamento do circuito em malha aberta. O sinal senoidal de referência, inserido na entrada do circuito com frequência de 20 Hz, é mostrado pela figura 4.47. A figura 4.48 mostra esse mesmo sinal logo após passar pelo pré-amplificador. Um aspecto importante a ser destacado é que a amplitude da senóide nesta figura, de

1,88 V, é o valor máximo permitido sem que haja falhas na geração dos pulsos PWM. Ou seja, o circuito não está operando em sua potência máxima de saída.



**Figura 4.47** – Sinal senoidal de referência a 20 Hz para testes em malha aberta.



**Figura 4.48** – Sinal senoidal de referência a 20 Hz para testes em malha aberta, após passar por estágio pré-amplificador para ajuste de nível.

A partir disso, foi feito o levantamento das formas de onda a partir de 20 Hz, até 20 kHz. A figura 4.49 apresenta o sinal de saída a 20 Hz, a figura 4.50 a 1 kHz, a figura 4.51 a 10 kHz e a figura 4.52 a 17 kHz. Algumas constatações: as saídas a 20 Hz e a 1 kHz apresentam forma de onda com aspecto bem próximo ao de um sinal senoidal. Além disso, ambos possuem amplitude em torno de 60 V. Com entrada a 10 kHz, o sinal de saída já apresenta um aspecto mais distorcido, e uma amplitude maior, em torno de 80 V. Por fim, a saída a 17 kHz apresenta uma forma de onda levemente distorcida, como no caso anterior, porém com amplitude superior a 120 V. Apesar de o filtro ter sido projetado de modo a evitar picos, nota-se que esse fenômeno não foi de todo evitado. A amplitude da saída aumenta em função da frequência, especialmente a partir da frequência de entrada de 10 kHz. Além disso, tendo em conta as simulações realizadas, é possível constatar que é possível melhorar a forma de onda de sinais de alta frequência aumentando a frequência da portadora triangular. Neste caso, contudo, em que este sinal triangular possui frequência de 300 kHz, já há

uma limitação na amplitude do sinal de saída em função do *slew rate* dos amplificadores operacionais LM 318 utilizados para a geração do sinal PWM que aciona o inversor. Portanto, acarreta em uma diminuição da potência de saída.

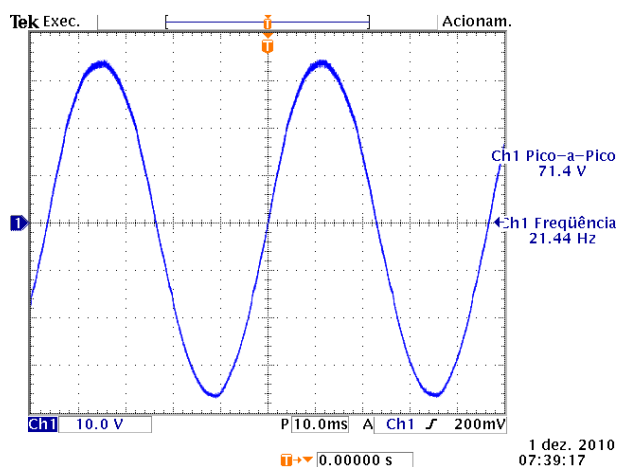


Figura 4.49 – Sinal senoidal de saída a 20 Hz - malha aberta.

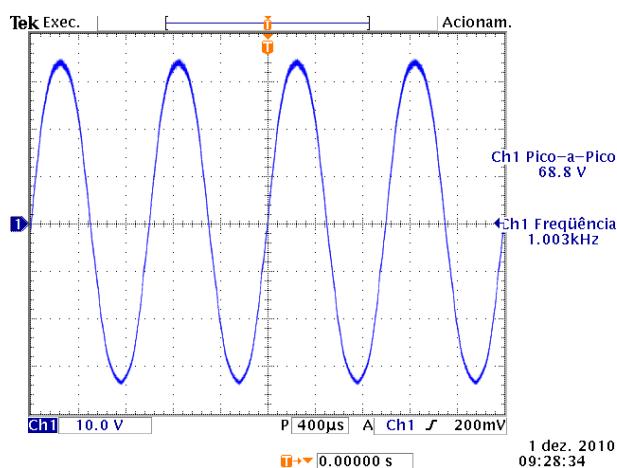


Figura 4.50 – Sinal senoidal de saída a 1 kHz - malha aberta.

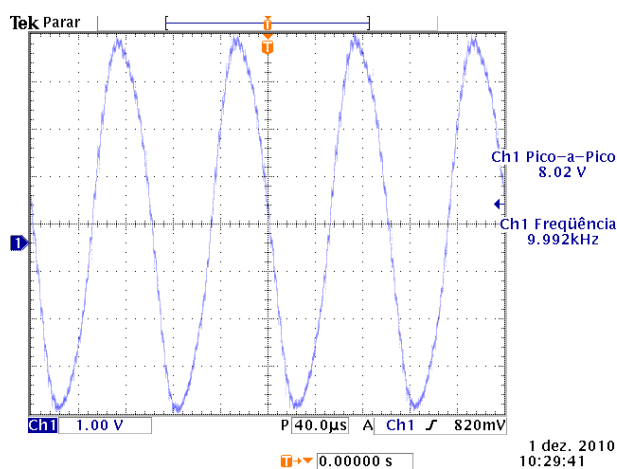
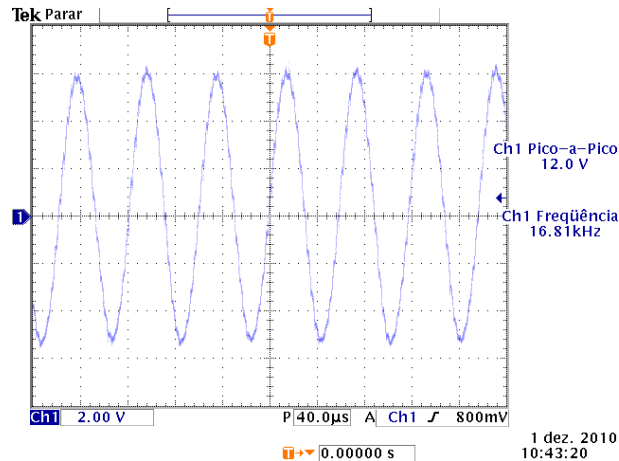
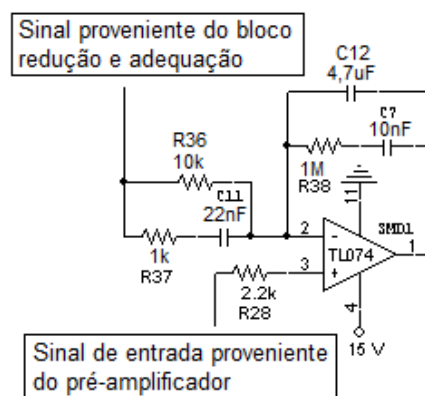


Figura 4.51 – Sinal senoidal de saída a 10 kHz - malha aberta.



**Figura 4.52** – Sinal senoidal de saída a 17 kHz - malha aberta.

O objetivo de se utilizar o circuito em malha fechada é assegurar uma melhor resposta, garantindo um ganho constante na banda desejada (no caso, banda audível), e melhora na qualidade do sinal, especialmente em sua THD. A figura 4.53 apresenta os parâmetros utilizados, no comparador, para obter os resultados em malha fechada. Os parâmetros utilizados permitem que o circuito responda de 20 Hz a 20 KHz, com ganho praticamente contínuo em toda a banda utilizada. Assim, a malha fechada pode minimizar os efeitos de pico causados pelo filtro. A figura 4.54 apresenta o sinal na saída, em malha fechada, a 20 Hz; a figura 4.55, a 1 kHz; a figura 4.56 a 10 kHz; e a figura 4.57 a 20 kHz. O principal aspecto garantido pela malha fechada é o ganho praticamente contínuo em toda a banda audível, notado pela amplitude próxima em todas as figuras. Ou seja, em malha fechada, os efeitos indesejados de pico no ganho que podem ser causados pelo filtro são atenuados. Além disso, as formas de onda apresentam um aspecto senoidal, fato que é comprovado com a verificação de sua respectiva THD em toda a banda audível.



**Figura 4.53** – Parâmetros utilizados no comparador para obter os resultados em malha fechada.

Com relação ao ganho do circuito, foi notada uma tendência de que a amplitude do sinal de saída pode ser mantida praticamente constante ao longo da banda audível. Tal fato pode ser comprovado através do gráfico mostrado na figura 4.58, obtido verificando as tensões de saída a

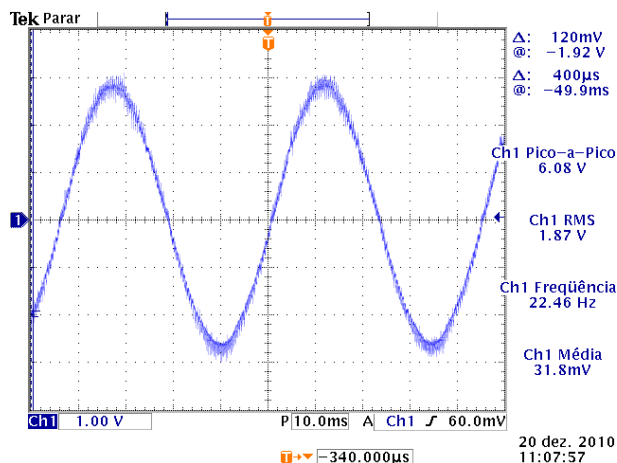


Figura 4.54 – Sinal senoidal de saída a 20 Hz - malha fechada.

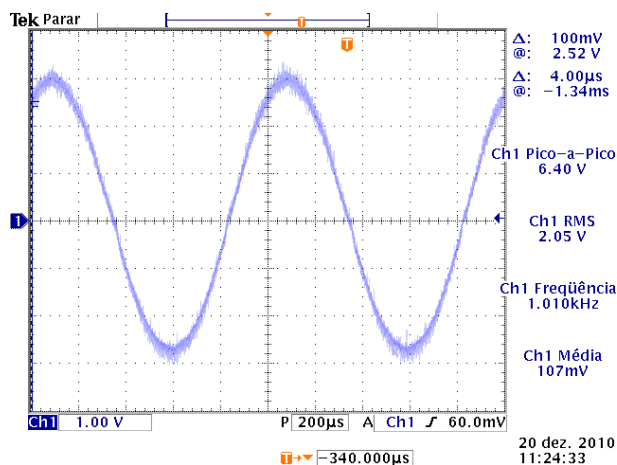


Figura 4.55 – Sinal senoidal de saída a 1 kHz - malha fechada.

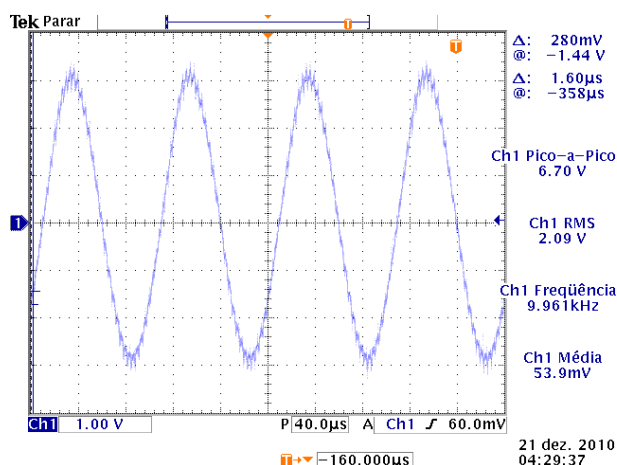


Figura 4.56 – Sinal senoidal de saída a 10 kHz - malha fechada.

um passo de 250 Hz. Nota-se que o valor RMS obtido gira em torno de 20 V praticamente ao longo de toda banda audível. Ou seja, pode haver inclusive atenuação de eventuais picos de tensão provocados pelo filtro de saída, graças ao efeito da malha fechada.

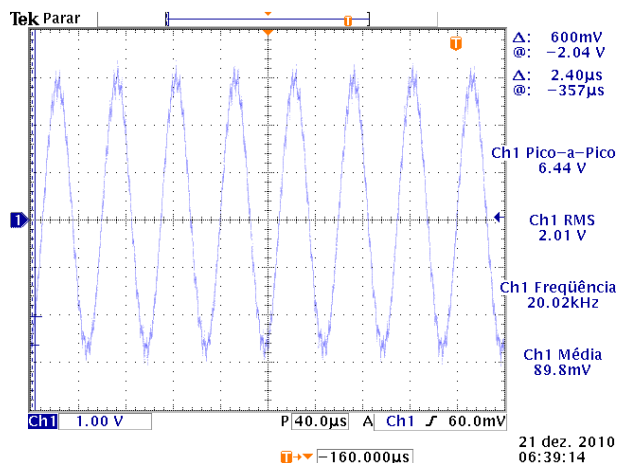


Figura 4.57 – Sinal senoidal de saída a 20 kHz - malha fechada.

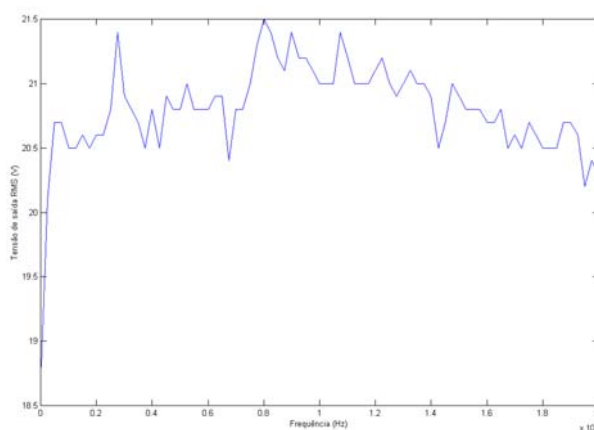


Figura 4.58 – Tensão de saída RMS ao longo da banda audível.

Também, no mesmo ensaio e com o mesmo passo de 250 Hz, foi medida a THD do sinal de saída no inversor, bem como a THD do sinal de entrada após o pré-amplificador. Ou seja, pretende-se verificar o nível de distorção inserido especificamente pelo circuito de potência e modulação PWM. Para as medidas, foi utilizado um osciloscópio e sua função FFT. O procedimento adotado para determinar a THD foi o seguinte. Mede-se a diferença, em dBV, da amplitude da harmônica fundamental do sinal e de suas segunda, terceira, quarta e quinta harmônicas. A partir da definição de THD é possível chegar à equação (4.3).

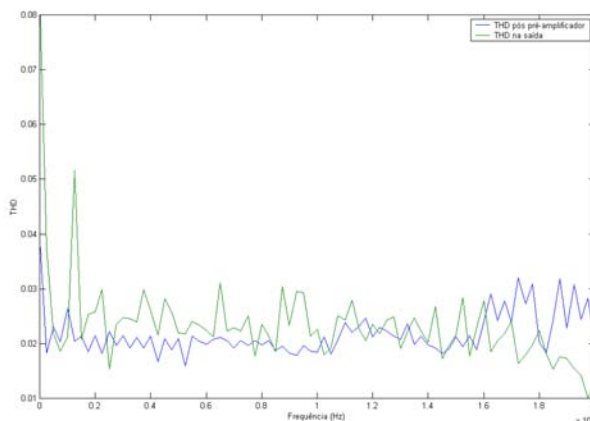
$$THD = \sqrt{HD_2^2 + HD_3^2 + HD_4^2 + HD_5^2} \quad (4.2)$$

onde:

$$HD_n = 10^{\frac{-\Delta V_n}{20}} \quad (4.3)$$

e  $n = 1, 2, 3, \dots$

Define-se, ainda,  $\Delta V_n$  como a diferença entre a amplitude da fundamental e da harmônica de ordem  $n$ . Foi definida a medição até a quinta harmônica pois fornece uma precisão razoável, em virtude de as demais harmônicas sofrerem uma atenuação muito considerável. A figura 4.59 apresenta os resultados obtidos, então, para a THD na saída do inversor e após o pré-amplificador. Nota-se que, na média, a THD de saída é maior do que a de entrada, como se esperaria a princípio. Em alguns momentos, porém, esse resultado se inverte. Há duas explicações plausíveis para este fenômeno. Em primeiro lugar, imprecisões causadas pela própria medição da FFT do osciloscópio. Em virtude da grande atenuação das harmônicas da senóide (que, idealmente, possui apenas a primeira harmônica), há dificuldade em determinar-se a diferença de amplitude entre as harmônicas e sua fundamental. Outra explicação seria em função do filtro de saída que, em determinadas frequências, poderia melhorar a THD em detrimento da entrada. Deve-se destacar que o sinal senoidal já vem com certo nível de distorção do gerador de funções utilizado, que não é de grande precisão, e essa distorção aumenta com o pré-amplificador. É razoável admitir que, em determinado momento, devido aos filtros na saída, este sinal apresente uma distorção levemente inferior que o sinal de entrada.



**Figura 4.59** – THD no sinal de entrada e saída.

Com relação aos níveis de THD obtidos, nota-se primeiramente que o sistema proposto, com modulação PWM e multiplexação dos pulsos, não gera grandes ruídos no sinal de saída. E também, de modo geral, nota-se que o sistema proposto atua com uma THD próxima em toda a banda audível, e dentro de valores baixos. Mesmo considerando um circuito de alta fidelidade com THD inferior a 0,01%, os resultados obtidos são satisfatórios e mostram que a técnica proposta neste trabalho apresenta um potencial de melhora, pois é possível melhorar o desempenho do filtro de saída, com uma indutância de valor maior, e utilizar uma portadora de frequência superior aos 300 kHz deste trabalho. Uma consideração importante também é que não foram utilizadas fontes estabilizadas - chaveadas - na alimentação dos protótipos. Isso implica em uma saída de menor qualidade, refletida em sua THD. A utilização de fontes estabilizadas certamente implica em relação aos resultados obtidos.

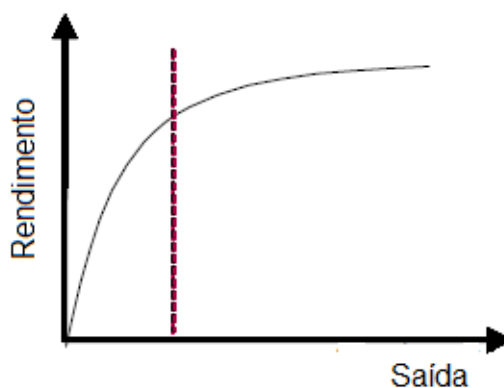
Como a tensão de entrada para o circuito de potência utilizada nos ensaios foi de 60 V, e a corrente de entrada possuiu valor constante de 4,66 A, a potência fornecida ao circuito ficou em torno de 280 W ao longo de toda a banda audível. Este valor é inferior ao projetado inicial-

mente, contudo as limitações impostas pelo circuito de controle, mencionadas anteriormente nesta seção, explicam esse fenômeno. Especialmente em função de não poderem ser obtidas as condições nominais de operação. As potências de saída obtidas em algumas frequências, juntamente com seu respectivo rendimento, são apresentadas na tabela 4.2. Esses dados são referentes apenas ao inversor, desconsiderando ainda as perdas no demais circuitos (controle, *drivers*).

**Tabela 4.2** – Rendimento do amplificador

| Frequência | Potência de saída | Rendimento |
|------------|-------------------|------------|
| 20 Hz      | 175 W             | 62,5%      |
| 1 kHz      | 210,13 W          | 75%        |
| 10 kHz     | 220,5 W           | 78%        |
| 20 kHz     | 210,13 W          | 75%        |

Como a potência de saída obtida está, por limitações no circuito de controle, muito abaixo do valor nominal, esta diferença explica o rendimento baixo apresentado. A figura 4.60 apresenta uma forma de onda típica obtida para o rendimento de um amplificador classe D. Nota-se que, para baixas potências de saída, o rendimento do circuito fica abaixo do previsto.

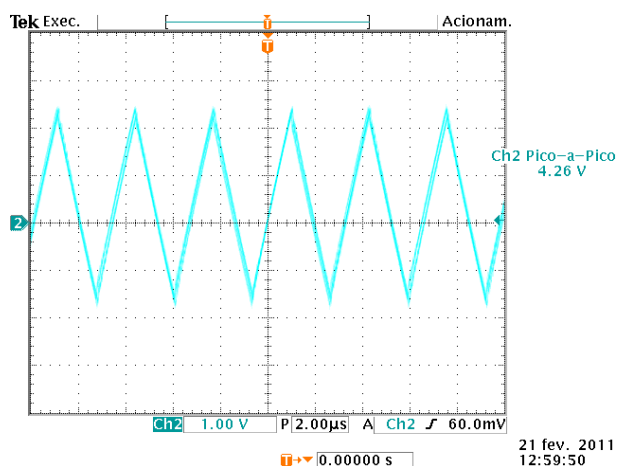


**Figura 4.60** – Curva típica de rendimento de um amplificador classe D.

Como mencionado anteriormente, este desempenho é próximo ao obtido com amplificadores classe AB. Ou seja, é baixo para um amplificador classe D. Foi feito o seguinte teste para verificar qual o problema para se chegar a este rendimento baixo. O circuito todo foi mantido ligado, porém sem sinal de entrada, ou seja, 0 V na entrada. Houve aquecimento considerável no inversor. Portanto, uma hipótese é que, na prática, o valor de indutância utilizado para o filtro esteja baixo, comprometendo o desempenho do circuito.

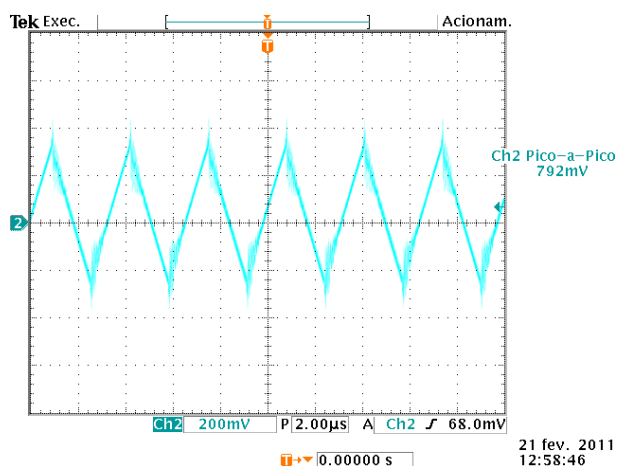
Para confirmar essa hipótese, foi feito o levantamento das formas de onda de corrente de magnetização no núcleo. Para sinal de entrada nulo, a forma de onda resultante é apresentada na figura 4.61.

Para verificar esta hipótese, foram feitos indutores com indutância maior, de  $80\mu H$  cada (núcleo EE 65/33/26), e inseridos no filtro de saída. Esse procedimento foi feito sem alteração no valor das capacitâncias, de modo que alterou-se a frequência de corte. Contudo, o objetivo é



**Figura 4.61** – Correntes de magnetização nos indutores, para sinal de entrada nulo.

apenas verificar a alteração na corrente magnetizante do núcleo. A figura 4.62 mostra os resultados obtidos para esses novos indutores: nota-se uma redução significativa da amplitude da corrente de magnetização.



**Figura 4.62** – Correntes de magnetização nos indutores de  $80\mu H$ , para sinal de entrada nulo.

Em outro momento, foi verificado se houve melhora no rendimento do circuito, agora para carga de  $1\Omega$  - projeto inicial do circuito. Para um amplitude de  $50V$  pico a pico na saída, e uma entrada senoidal a  $1kHz$ , foram obtidos os seguintes resultados:

- Para indutância de  $5, 2\mu H$ , a potência de entrada foi de  $289,2 W$  e, na saída,  $210 W$ ;
- Para indutância de  $80\mu H$ , a potência de entrada foi de  $254,4 W$  e, na saída, os mesmos  $210 W$ .

Assim, o rendimento saltou de  $72\%$  para  $82\%$ . A frequência de corte, com os novos indutores, é de  $6,2 kHz$ , ou seja, o ensaio a  $1 kHz$  é válido. Nota-se que a melhora do rendimento é significativa e que o uso de indutores com valores de indutância maiores é importante para

o aumento de rendimento, ao passo que o circuito de malha fechada garante uma resposta suave do mesmo até a frequência de corte, mesmo com a alteração do fator  $Q$ . Basta um ajuste da frequência de corte do filtro para o valor desejado que verificou-se que o circuito em malha fechada supre as dificuldades que poderiam ocorrer com a alteração do fator  $Q$ , com um ganho praticamente constante até a nova frequência de corte.

Com relação ao rendimento, nota-se que a utilização de MOSFETs IRF8010 é, possivelmente, um fator determinante também no rendimento inferior ao esperado apresentado pelo circuito desenvolvido. De acordo com os dados apresentados na seção 2.3.2, os parâmetros intrínsecos do MOSFET escolhido são preponderantes para minimizar as perdas no amplificador, bem como a frequência de operação do circuito. A multiplexação já atenua a interferência da frequência no rendimento de cada MOSFET. Porém, a chave escolhida é de uso geral, e não é adequada para aplicações de áudio, em que um alto rendimento é exigido, aliado à uma alta velocidade de comutação. Além disso, é imprescindível que os valores de capacitâncias intrínsecas sejam baixos.

Por tudo isso, é possível dizer que o adequado seja, na verdade, a utilização de MOSFETs específicos para o projeto de amplificadores classe D. A International Rectifier apresenta uma linha específica para essa aplicação, sendo que as principais características dos componentes desta linha são: menor  $R_{DS(ON)}$ , menores capacitâncias e maiores velocidades de comutação. Esses fatores podem levar o circuito a diminuir as perdas, e conseqüentemente elevar o rendimento.

---

## CONCLUSÃO

---

O trabalho realizado apresenta o projeto, montagem e testes de um amplificador classe D para aplicações de áudio. Tal classe de amplificadores vem ganhando espaço entre as aplicações de áudio especialmente devido às características de portabilidade dos modernos dispositivos de mídia. As características intrínsecas à topologia classe D, especialmente seu alto rendimento, justificam sua escolha em dispositivos que façam uso de baterias, pois isso aumenta a autonomia dos mesmos. Além disso, graças aos transistores de alta velocidade, como MOSFETs, e a um adequado projeto de circuito de controle, que supre as dificuldades presentes devido às não-linearidades inseridas pela modulação PWM, é possível projetar amplificadores de alto rendimento e alta fidelidade, inclusive para aplicações de alta potência e que funcione na banda de 20 Hz a 20 kHz.

O trabalho proposto apresentou, então, uma abordagem dos principais aspectos de um circuito amplificador classe D. Em um primeiro momento, tratou do circuito inversor, responsável por inserir potência no sinal de entrada modulado. Como discutido, o inversor senoidal bipolar é uma saída interessante para aplicações de áudio, devido ao fato de seu espectro harmônico facilitar o processo de filtragem. Isso dependendo do tipo de modulação PWM escolhida. No caso da modulação AD, utilizada neste trabalho, exige-se uma frequência elevada da portadora, a fim de obter resultados satisfatórios, especialmente em função da THD obtida. As limitações impostas pelo *slew rate* do LM 318 criam um paradoxo entre maior qualidade do sinal, com aumento da frequência da onda triangular, e redução da tensão de saída, levando a uma conseqüente perda de potência da saída. Uma alternativa evidente para esta limitação, em futuros trabalhos, é utilizar algum amplificador operacional mais veloz para a geração dos pulsos PWM que controlam o inversor. A técnica da multiplexação de pulsos fornece a possibilidade de se atuar a frequências de até 1 MHz, o que garantiria um sinal de alta qualidade. Porém, os resultados obtidos são muito satisfatórios especialmente nas faixas de *subwoofer* e médios. As dificuldades encontradas em sinais de maiores frequências tendem a ser superados como circuito operando em frequências mais elevadas.

A multiplexação de pulsos consiste em dividir os pulsos do barramento em quatro pulsos distintos que, somados, recompõem o pulso original. Para o desenvolvimento desta técnica,

foi realizado um estudo sobre circuitos de *driver* e verificou-se que um projeto adequado destes dispositivos auxilia na redução das perdas no inversor - pois a maior parte das perdas dá-se nas chaves. Além disso, a concepção envolve versatilidade, buscando um circuito de *driver* robusto, que possa ser utilizado em qualquer aplicação como inversores ou fontes chaveadas, garantindo uma margem de segurança contra oscilações e possuindo isolamento dos pulsos. Com relação a este aspecto, utilizou-se opto-acopladores para assegurar maior velocidade ao circuito. Este circuito vem atender a demanda das pesquisas desenvolvidas no Laboratório de Eletrônica de Potência e Qualidade de Energia da Universidade Estadual de Londrina, sendo ainda uma contribuição do ponto de vista didático para futuros projetos. Os protótipos montados já foram submetidos a testes em carga, atuando sobre um conversor *Buck*, com chaves multiplexadas, conforme apresentado na seção 4.2.1.

A possibilidade de multiplexação de pulsos para o acionamento dos *gates* de MOSFETs é outra das principais contribuições deste trabalho. O circuito, de configuração extremamente simples, funciona em parceria com o *driver* projetado. Graças a sua atuação, um MOSFET pode atuar em uma frequência quatro vezes menor que o barramento. Isso abre uma série de possibilidades para o funcionamento de conversores e inversores, especialmente em aplicações de áudio. Há a possibilidade de utilizar uma frequência de chaveamento bastante alta, tendo sido verificado no projeto o funcionamento do multiplexador de pulsos para frequências de até 1 MHz, ao passo que permite cada transistor atuar em 250 kHz. Tal configuração é possível de ser obtida e, graças à multiplexação, ainda obtém-se um desempenho satisfatório dos MOSFETs. O ganho em redução no tamanho dos componentes também é altamente significativo, pois maiores frequências de operação implicam em menores núcleos de transformadores e indutores.

Na prática, o ensaio realizado com o protótipo *Buck* multiplexado denota a viabilidade da multiplexação. Com relação ao rendimento do circuito, um aspecto importante é que as frequências utilizadas no chaveamento são elevadas, o que leva a um indesejável aumento na corrente de saída em função do efeito pelicular nos transistores. É um aspecto a ser tratado em trabalhos futuros, pois causa uma depreciação no rendimento do circuito para entrada em altas frequências.

Também é possível citar a vantagem que a multiplexação traz em termos de minimização da necessidade da utilização de *snnubers* dissipativos para as chaves. Como mencionado, inclusive é possível utilizar MOSFETs operando em *hard switching* em frequências de até 150 kHz, o que implica gerar um barramento com frequência de 600 kHz permitindo chaveamento sem *snnubers* nas chaves, e com alto rendimento. Tal procedimento, sem a utilização da técnica da multiplexação, é inviável, e espera-se assim fazer uma contribuição com a utilização desta técnica.

Com relação à proposta da placa de controle, a ideia é que seja um circuito universal, que possa ser utilizado tanto para controlar um *no break* como um amplificador de áudio classe D, juntamente com todos os seus componentes: inversores, conversores. O circuito apresenta uma série de características importantes, como um *soft start*, controle de temperatura, gerador de ondas quadrada e triangular implementado com NE566, controle de tensão e corrente do inversor, juntamente com gerador de pulsos PWM implementados com amplificadores LM 318 - que permitem operação em frequências superiores a 200 kHz, controle para dois inversores, detecção de presença de sinal da

rede e controle do carregamento de bateria. Dessa forma, pensando em um amplificador de áudio, a topologia proposta é capaz de acionar o dispositivo estando ele conectado à rede elétrica ou a uma bateria - como no caso de uma aplicação automotiva -, garantindo versatilidade de aplicações. Com relação ao controle do inversor, a configuração utilizada, um compensador, é simples e mostrou-se eficaz até mesmo em aplicações de áudio.

Algumas características merecem destaque ainda. O pré-amplificador utilizado confere uma boa resposta em frequência, e um ganho adequado para múltiplas aplicações, desde amplificação de sinais provenientes de dispositivos portáteis, como um celular, até níveis de tensão fornecidos por um equipamento de áudio automotivo. Tal circuito é de simples montagem, porém de desempenho satisfatório, e confere uma ampla flexibilidade em termos de aplicação.

O controle de corrente do inversor é uma topologia bastante utilizada e com vantagens em termos de avanço de fase e margem de ganho, conforme mencionado. Portanto, basta um ajuste adequado dos ganhos em função do inversor projetado para garantir uma grande precisão na amplificação do sinal modulado. A geração do pulso PWM é feita nos comparadores LM 318, comparando com o sinal triangular de alta qualidade fornecido pelo NE566. Espera-se alcançar um desempenho elevado em função destes parâmetros.

O controle de corrente do inversor, bem como o controle de temperatura, são aspectos de segurança importantes para evitar danos aos equipamentos. O circuito de detecção de rede é capaz de aumentar ainda mais a flexibilidade do circuito, proposto para funcionar tanto garantindo flexibilidade ao amplificador de áudio, bem como para controlar um *no break*. A ideia é que a detecção da ausência da rede seja feita em poucos *ms*, o que garante uma alta qualidade ao sistema, de acordo com as normas internacionais. A presença de um controle de nível de bateria também é importante, pois abre a possibilidade de se implementar um sistema que possa fazer o carregamento dessa bateria, em um primeiro momento, e sua utilização caso haja ausência da rede elétrica.

Além disso, há um controle implementado para dois conversores DC/DC, sendo um conectado à rede elétrica e o outro à bateria. A técnica de controle utiliza o controle PID, amplamente dominado e discutido na literatura, e este circuito já foi utilizado anteriormente em projetos desenvolvidos no Laboratório de Eletrônica de Potência e Qualidade de Energia da UEL. Portanto, basta um ajuste adequado no ganho dos amplificadores para se ter um controle eficaz sobre a tensão e a corrente de saídas destes conversores, utilizando apenas um 3525. Esses conversores estão, ainda, sincronizados com o inversor e com as demais fontes de alimentação do circuito. Contudo, este não foi o foco deste trabalho.

Com relação aos resultados obtidos, em primeiro lugar é interessante notar os resultados em malha aberta. Apesar de, teoricamente, o projeto de filtro adotado evitar picos de tensão na saída, nota-se que eles ocorreram. O circuito em malha fechada resolveu esse problema, com uma amplitude de tensão de saída praticamente constante em toda a banda audível. Com relação à THD, os resultados obtidos foram satisfatórios, em uma primeira análise. Há ideias para melhorar a qualidade do sinal de saída, como a utilização de um filtro mais adequado, bem como um aumento na frequência da portadora triangular. Outro aspecto muito importante é a não utilização de fontes estabilizadas na

alimentação dos circuitos. O protótipo, como montado (com fontes utilizando circuito 7815), insere distorções na modulação PWM, refletindo na qualidade do sinal de saída. Contudo, a THD obtida já demonstra a viabilidade da técnica proposta.

A maior dificuldade obtida foi com relação à potência e rendimento. A potência inicialmente almejada, superior a 2 kW, não pode ser alcançada em função das limitações impostas pelos comparadores utilizados no circuito de controle. A saída seria utilizar comparadores mais rápidos do que os LM318. Com relação ao rendimento, pouco superior a 70%, a hipótese mais razoável para explicá-lo é que os valores de indutância no filtro de saída estão excessivamente baixos. Uma sugestão para trabalhos futuros é utilizar indutâncias com valor de mínimo duas vezes daquele apresentado neste trabalho.

Espera-se que esse projeto do circuito de controle também contribua para futuras pesquisas realizadas no programa de Mestrado em Engenharia Elétrica, dada a característica de universalidade do projeto. Além disso, propõe uma ampla discussão da técnica de controle utilizada em amplificadores de áudio classe D, e espera-se encontrar resultados satisfatórios - alta fidelidade sonora - com um circuito simples e de fácil implementação. Ainda, com a utilização da técnica da multiplexação, espera-se obter resultados superiores em termos de desempenho e rendimento do circuito, realizando uma contribuição para o projeto de amplificadores classe D, que está sendo cada vez mais utilizada no mercado de áudio.

Portanto, é possível dizer que o protótipo implementado apresenta resultados encorajadores. Ao longo do trabalho foram feitas sugestões para trabalhos futuros, a fim de melhorar os resultados obtidos. Enfim, é possível obter um amplificador classe D de qualidade para aplicações de áudio de alta potência e fidelidade, sem a utilização de técnicas de controle não-lineares, graças ao conceito de multiplexação de pulsos.

Futuramente, espera-se utilizar esta técnica para a montagem também de um *soft-start*, como mencionado ao longo de todo este trabalho.

---

## Bibliografia

---

- [1] <http://www.gizmodo.com.br>. Apple anuncia nova linha de ipods e coloca facetime no touch, 2010. <http://www.gizmodo.com.br/conteudo/apple-anuncia-nova-linha-de-ipods-e-coloca-facetime-no-touch> (acessado em 15/09/2010).
- [2] B. Putzeys. Digital audio's final frontier. *IEEE spectrum*, 40(3):34–41, 2003.
- [3] A. SEDRA and K. C. SMITH. *Microeletronic Circuits*. Oxford University Press, Nova Yorque, 2004.
- [4] M. RODRIGUES. *Topologia inversora baseada no conversor push-pull como modulação SPWM*. PhD thesis, Universidade Estadual de Londrina, 2008.
- [5] D. Self. *Audio power amplifier design handbook*. Focal Pr, 2009.
- [6] D. Class. Amplificador classe d para subwoofer. *Sba Controle & Automação*, 20(4), 2009.
- [7] MA Rojas-Gonzalez and E. Sanchez-Sinencio. Design of a Class D audio amplifier IC using sliding mode control and negative feedback. *IEEE Transactions on Consumer Electronics*, 53(2):609–617, 2007.
- [8] PH Mellor, SP Leigh, and BMG Cheetham. Reduction of spectral distortion in class D amplifiers by an enhanced pulse width modulation sampling process. 1990.
- [9] MA Rojas-Gonzalez and E. Sanchez-Sinencio. Design of a Class D audio amplifier IC using sliding mode control and negative feedback. *IEEE Transactions on Consumer Electronics*, 53(2):609–617, 2007.
- [10] G. Pillonnet, R. Cellier, N. Abouchi, and M. Chiollaz. A high performance switching audio amplifier using sliding mode control. In *Circuits and Systems and TAISA Conference, 2008. NEWCAS-TAISA 2008. 2008 Joint 6th International IEEE Northeast Workshop on*, pages 305–309, 22-25 2008.
- [11] Kwang-Chan Lee, Chang-Seok Chae, Kang-Ho Lee, and Gyu-Hyeong Cho. Fast switching charge dump assisted class-d audio amplifier with high fidelity and high efficiency. In *Power Electronics Specialists Conference, 2008. PESC 2008. IEEE*, pages 3506–3511, 15-19 2008.
- [12] C. Hai and W. Xiaobo. A class D audio power amplifier with high-efficiency and low-distortion. In *Proceedings of the 2005 Asia and South Pacific Design Automation Conference*, page 818. ACM, 2005.
- [13] C. Pascual, Zukui Song, P.T. Krein, D.V. Sarwate, P. Midya, and W.J. Roeckner. High-fidelity pwm inverter for digital audio amplification: Spectral analysis, real-time dsp implementation,

- and results. *Power Electronics, IEEE Transactions on*, 18(1):473 – 485, jan 2003.
- [14] Jr. Smith, K.M., Z. Lai, and K.M. Smedley. A new pwm controller with one-cycle response. *Power Electronics, IEEE Transactions on*, 14(1):142 –150, jan 1999.
- [15] Huiyun Li, Bah Hwee Gwee, and J.S. Chang. A digital class d amplifier design embodying a novel sampling process and pulse generator. In *Circuits and Systems, 2001. ISCAS 2001. The 2001 IEEE International Symposium on*, volume 4, pages 826 –829 vol. 4, 6-9 2001.
- [16] T. Instruments. Reducing and Eliminating the Class-D Output Filter. *Application Report, August*, 1999.
- [17] Texas Instruments. Class-d lc filter design, 2006. <http://focus.ti.com.cn/> (acessado em 24/08/2010).
- [18] Maxim Semiconductor. Class d audio amplifier output filter optimization, 2002. <http://www.maxim-ic.com/app-notes/index.mvp/id/624> (acessado em 24/08/2010).
- [19] Karsten Nielsen. *Audio Power Amplifier Techniques With Energy Efficient Power Conversion*. PhD thesis, Technical University of Denmark, 1998.
- [20] G. J. SCHIAVON. *No-break 1,2 KVA, senoidal, operando em malha fechada: ccircuito de potência, circuito de controle analógico e circuito de controle digital com DSC*. PhD thesis, Universidade Estadual de Londrina, 2008.
- [21] A. L. B. FERREIRA. *UPS de 5kVA, tipo Passive Stand-by, com integração de painéis solares*. PhD thesis, Universidade Estadual de Londrina, 2009.
- [22] T. Ge and J.S. Chang. Filterless class d amplifiers: power-efficiency and power dissipation. *Circuits, Devices Systems, IET*, 4(1):48 –56, january 2010.
- [23] David Fernandes. Amplificador - o coração do sistema de som. Technical report, Audio Engineering Society, -.
- [24] Marlio Bonfim. Medidas elétricas. Technical report, Universidade Federal do Paraná, 2002.
- [25] J.J.E. Labrique, F. e Santana. *Electrónica de potência*. Fund. Calouste Gulbenkian. Serviço de Educação, Lisboa, 1991.
- [26] FRANCISCO JOSÉ AMORIM PIRES. *Amplificador de áudio classe D*. PhD thesis, Universidade do Porto, 2010.
- [27] Jun Honda Jonathan Adams. Class d amplifier basics. Technical report, International Rectifier, -.
- [28] Fábio Vincenzi Romualdo da Silva, João Batista Vieira Júnior, Ernane Antônio Alves Coelho, Valdeir José Farias, and Luis Carlos de Freitas. Amplificador classe d de potência utilizado em fonte ca programável empregada para realizar testes de desempenho de equipamentos eletrônicos no contexto da qualidade da energia elétrica. *Sociedade Brasileira de Eletrônica de Potência, Revista da*, 14(1):9 – 16, fev. 2009.
- [29] L.F.P. MELLO. *Análise e projeto de fontes chaveadas*. Editora Érica, São Paulo, 1996.
- [30] Christian Klumpner. Power electronics 2 : H5cpe2, 2005. <http://hermes.eee.nott.ac.uk/teaching/h5cpe2/> (acessado em 27/07/2010).
- [31] C.H.G. TREVISIO. Apostila de eletrônica de potência, 2006.

- [32] J.A. Pomilio. Fontes chaveadas, 1995.
- [33] Motorola Semiconductor. Sg 3525 datasheet, 1996. <http://www.datasheetcatalog.org/datasheet/motorola/SG3525AN.pdf> (acessado em 24/08/2010).
- [34] Preamp definition, 2008. <http://www.preamplifier.com/> (acessado em 04/08/2010).
- [35] Pioneer. Operation manual - deh-p3550mp, 2002. <http://www.pioneer.com.br/> (acessado em 03/08/2010).
- [36] PHILIPS. Manual de operação - *home theater*, 2008. <http://www.philips.com/> (acessado em 03/08/2010).
- [37] Britania Sound. Manual de operação - mini *mp3 player*, -. <http://www.compresaude.com.br/> (acessado em 03/08/2010).
- [38] Rod Elliot. Minimalist discrete hifi preamp, 1999. <http://sound.westhost.com/> (acessado em 04/08/2010).
- [39] Fairchild Semiconductor. Bc549 datasheet, 2002. <http://www.fairchild.com/> (acessado em 05/08/2010).
- [40] Motorola Semiconductor. Bc549 datasheet, 1996. <http://www.fairchild.com/> (acessado em 05/08/2010).
- [41] Motorola Semiconductor. Tl 431 datasheet, 1998. <http://www.datasheetcatalog.org/datasheet/motorola/TL431ID.pdf> (acessado em 24/08/2010).
- [42] R. Moghimi. Amplifiers as Comparators. *Ask the Applications Engineer*, 31:37–04.
- [43] Texas Instruments. Lm 318 datasheet, 2002. <http://www.datasheetcatalog.org/datasheet/texasinstruments/lm318.pdf> (acessado em 24/08/2010).
- [44] Xantrex Technologies Inc. Hard switching vs soft switching: A case study, -. <http://www.xantrex.com/web/id/910/docserve.aspx> (acessado em 10/03/2010).
- [45] Yuancheng Ren, Ming Xu, Jinghai Zhou, and F.C. Lee. Analytical loss model of power mosfet. *Power Electronics, IEEE Transactions on*, 21(2):310 – 319, march 2006.
- [46] Yali Xiong, Shan Sun, Hongwei Jia, P. Shea, and Z.J. Shen. New physical insights on power mosfet switching losses. *Power Electronics, IEEE Transactions on*, 24(2):525 –531, feb. 2009.
- [47] Ren-Huei Tzeng, Chia-Chien Hung, and Chern-Lin Chen. High-efficiency regulated gate driver for power mosfet. In *Applied Power Electronics Conference and Exposition, 2008. APEC 2008. Twenty-Third Annual IEEE*, pages 621 –626, 24-28 2008.
- [48] Ren-Huei Tzeng and Chern-Lin Chen. A low-consumption regulated gate driver for power mosfet. *Power Electronics, IEEE Transactions on*, 24(2):532 –539, feb. 2009.
- [49] A. Elbanhaway and W. Newberry. Influence of skin effect on mosfet losses. In *IEEE Industrial Electronics, IECON 2006 - 32nd Annual Conference on*, pages 2313 –2317, 6-10 2006.
- [50] STMicroelectronics. An isolated gate drive for power mosfet and igbt (application note), 1999. [www.st.com/stonline/books/pdf/docs/3668.pdf](http://www.st.com/stonline/books/pdf/docs/3668.pdf) (acessado em 10/03/2010).
- [51] Freescale. Datasheet do cd4017bc, 1999. [www.datasheetcatalog.org/](http://www.datasheetcatalog.org/) (acessado em 22/07/2010).
- [52] On Semiconductor. 4066 datasheet, 2000. [http://www.datasheetcatalog.org/datasheets/320/206765\\_DS.pdf](http://www.datasheetcatalog.org/datasheets/320/206765_DS.pdf) (acessado em 16/09/2010).



---

## PROJETO DO INVERSOR SENOIDAL BIPOLAR MULTIPLEXADO, *snnuber* E FILTRO DE SAÍDA

---

Utilizando os procedimentos de cálculo apresentados na seção 3.1, é possível fazer o dimensionamento completo do inversor senoidal bipolar multiplexado a ser implementado. A primeira etapa é referente à potência fornecida pelo circuito. Deseja-se um amplificador com potência de  $1250W_{RMS}$ , alimentado por uma tensão de  $50V_{RMS}$  e por uma corrente de  $25A_{RMS}$ . Portanto, as chaves devem suportar esse valor de corrente média e uma tensão de pico de  $70V_{pk}$ . Aqui uma vantagem importante da técnica da multiplexação merece ser salientada. Normalmente, para o caso de uma corrente média de 25 A, procura-se um transistor que suporte, em condição de  $100^{\circ}C$ , uma corrente quatro vezes superior, ou seja, 100 A. Isso para considerar a ação do efeito pelicular nas chaves e compensá-lo, para dar qualidade ao projeto. Contudo, como haverá multiplexação em quatro chaves, ao invés de buscar um MOSFET que suporte  $100A@100^{\circ}C$ , basta utilizar quatro transistores que suportem  $25A@100^{\circ}C$ , pois a multiplexação já realiza a devida compensação ao efeito pelicular. Dessa forma, é possível buscar chaves mais baratas. A escolha foi pelo MOSFET IRF8010, que suporta uma tensão de pico de 100 V e uma corrente média, a  $100^{\circ}C$ , de 57 A, fornecendo uma boa margem de segurança para o projeto, prevenindo contra eventuais picos de tensão. Portanto, há a necessidade de 16 transistores IRF8010 para a montagem do inversor proposto, multiplexado.

### B.1 Cálculo do *snnuber*

Muito embora a utilização da multiplexação minimize a necessidade de utilizar *snnubers* dissipativos nas chaves, é conveniente a utilização de um *snnuber* para cada grupo de quatro chaves em paralelo, pois ao menos minimiza as oscilações causadas por capacitâncias intrínsecas e indutâncias do circuito. Além disso, são dispositivos de baixo consumo de potência, acrescentando pouco ao projeto em termos de custos e tamanho. Define-se a potência dissipada pelo *snnuber*, com

apresentado na figura 3.11 como sendo 1 W. Portanto, o resistor do mesmo é calculado como segue, de acordo com a equação 3.2:

$$R = \frac{V_{máx}^2}{1} = \frac{70^2}{1} = 4,9k\Omega \quad (B.1)$$

Adota-se então um valor comercial de  $4,7k\Omega$ . O capacitor é determinado pela equação 3.4:

$$C = \frac{t}{R \cdot \ln \frac{V_{C1}}{V_{C0}}} = \frac{500 \cdot 10^{-9}}{4,7k\Omega \cdot \ln(0,9)} = 1nF \quad (B.2)$$

O tempo de 500 ns utilizado na equação B.2 é obtido em função da frequência de operação do inversor, definida em 200 kHz. Portanto, o período do sinal é de  $5\mu s$ . Como deve-se considerar um fator de 90% para a descarga do capacitor (este é o valor de  $\frac{V_{C1}}{V_{C0}}$ ), o tempo para atuação do *snnuber* são os 10% restantes do período, ou seja, 500 ns.

## B.2 O filtro de saída

A primeira etapa é a definição do fator Q como sendo 0,707, conforme recomendação [17]. Por meio da equação 3.12 obtém-se o valor do indutor a ser utilizado, considerando frequência de corte de 20 kHz e carga de  $1\Omega$ :

$$L = \frac{R_L}{2 \cdot \pi \cdot Q \cdot f_0} = \frac{1}{2 \cdot \pi \cdot 0,707 \cdot 20kHz} = 11,25\mu H \quad (B.3)$$

Por meio da equação 3.11 obtém-se o valor do filtro:

$$C = \frac{Q^2 \cdot L}{R_L^2} = \frac{0,707^2 \cdot 11,25\mu H}{1^2} = 5,62\mu F \quad (B.4)$$

Sendo adotado o valor de  $5,1\mu H$  para cada indutor. Para esta indutância, a energia no núcleo é:

$$E = \frac{1}{2} \cdot L_f \cdot I_{pico}^2 = \frac{1}{2} \cdot 4\mu H \cdot (25 \cdot \sqrt{2})^2 = 2,5mJ \quad (B.5)$$

Assim, é possível identificar o núcleo de ferrite a ser utilizado:

$$A_p = \left( \frac{2 \cdot E \cdot 10^4}{K_u \cdot K_j \cdot B_{máx}} \right)^{1,136} = \left( \frac{2 \cdot 2,5mJ \cdot 10^4}{0,4397 \cdot 0,3} \right)^{1,136} = 1,056cm^4 \quad (B.6)$$

Assim, deve-se adotar um núcleo EE 30/15/14, cujo  $A_p$  é de  $1,43 \text{ cm}^4$ . É possível constatar que é possível armazenar até  $3,26 \text{ mJ}$  de energia neste núcleo, possibilitando uma indutância máxima de  $5,216 \mu\text{H}$ . Adotando-se esse valor tem-se uma indutância total de  $10,4 \mu\text{H}$ , e utilizando oito capacitores de  $680 \text{ nF}$  em paralelo chega-se a uma frequência de corte de  $21 \text{ kHz}$  (para o mesmo fator  $Q$  desejado inicialmente). Ou seja, são valores adequados ao projeto.

O núcleo EE 30/15/14 possui os seguintes parâmetros de projeto:

- $l_e = 67 \text{ mm}$
- $A_e = 122 \text{ mm}^2$

Assim, é possível calcular o fator de indutância:

$$Al = \frac{A_e^2 \cdot B_{máx}^2}{2 \cdot E_{máx}} = \frac{(122 \cdot 10^{-6}) \cdot 0,3^2}{2 \cdot 3,26 \text{ mJ}} = 205,45 \text{ nH/espira} \quad (\text{B.7})$$

Assim, há necessidade de entreferro, para diminuir o valor do fator de indutância nominal do núcleo e alcançar o valor obtido na (B.7). Então, o entreferro é calculado:

$$\mu_e = \frac{Al \cdot l_e}{\mu_0 \cdot A_e} = \frac{205,45 \text{ nH/esp} \cdot 67 \cdot 10^{-3}}{4 \cdot \pi \cdot 10^{-7} \cdot 122 \cdot 10^{-6}} = 89,78 \quad (\text{B.8})$$

Assim:

$$l_g = \frac{l_e}{\mu_e} = 0,7 \text{ mm} \quad (\text{B.9})$$

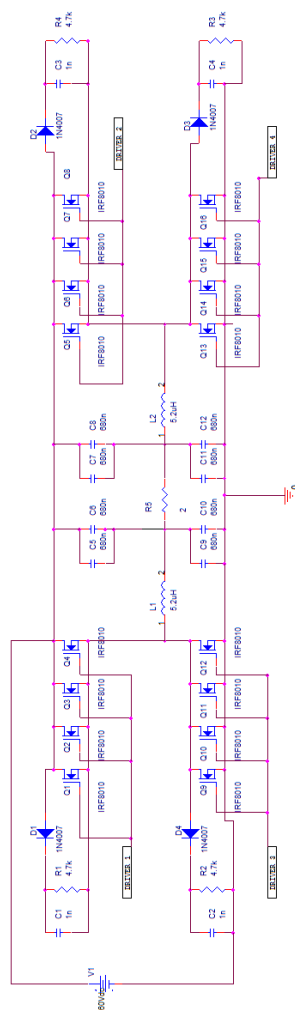
Por fim, deve-se calcular o número de espiras para alcançar a indutância desejada:

$$N = \sqrt{\frac{L}{Al}} = \sqrt{\frac{10,4 \mu\text{H}}{205 \text{ nH/esp}}} = 7,133 \text{ espiras} \quad (\text{B.10})$$

Ou seja, sete espiras. Foram utilizadas barras de cobre no lugar de fios para suportar o nível de corrente exigido no projeto.

## APÊNDICE C

# CIRCUITO DE POTÊNCIA (INVERSOR E FILTRO)



APÊNDICE D

# CIRCUITO DE *driver* E MULTIPLEXADOR DE PULSOS COMPLETO

